ORSAY

Série A,
N° d'ordre
251

THESE

présentée

A L'UNIVERSITE DE PARIS-SUD
CENTRE D'ORSAY

pour obtenir

LE TITRE DE DOCTEUR-INGENIEUR

par

Michel MESTRALLET

LE MITRA 15 - ETUDE ET REALISATION D'UN RESEAU MULTIPOINT CENTRALISE A 10 MEGABAUDS

Soutenue le 21 juin 1975 devant la Commission d'Examen

M. DEBRAINE Président

M. DONADIEU
M. SAUTIEZ Examinateurs
M. SEGALAS

ORSAY

Série A,
N° d'ordre
251

THESE

présentée

A L'UNIVERSITE DE PARIS-SUD
CENTRE D'ORSAY

pour obtenir

LE TITRE DE DOCTEUR-INGENIEUR

par

Michel MESTRALLET

LE MITRA 15 - ETUDE ET REALISATION D'UN RESEAU MULTIPOINT CENTRALISE A 10 MEGABAUDS

Soutenue le 21 juin 1975 devant la Commission d'Examen

M. DEBRAINE Président

M. DONADIEU
M. SAUTIEZ Examinateurs
M. SEGALAS

UNIV.
LEIDEN
BIBL.

AVANT - PROPOS

L'étude et la réalisation qui font l'objet de cette thèse ont été effectuées au Service des Piles du Centre d'Etudes Nucléaires de Saclay.

Je prie Monsieur P. DEBRAINE, Professeur Associé à l'Université de Paris-Sud, Professeur à l'Institut National des Sciences et Techniques Nucléaires, Adjoint au Directeur du Centre d'Etudes Nucléaires de Saclay, de bien vouloir accepter toute ma reconnaissance pour l'honneur qu'il m'a fait en présidant le jury de cette thèse et pour l'intérêt qu'il a porté à ce travail.

Je sais gré à Monsieur GRAF, Chef du Service des Piles de Saclay, d'avoir accepté de m'accueillir dans son Service.

Je tiens à remercier Monsieur le Professeur DONADIEU, Directeur de l'Institut Universitaire de Technologie d'Orsay, qui, malgré ses nombreuses occupations, a bien voulu accepter d'être membre du jury.

Qu'il me soit permis de remercier Monsieur SAUTIEZ, responsable du projet APIS, de m'avoir orienté vers la carrière des systèmes temps réel au cours de plusieurs stages effectués au Service des Piles de Saclay puis de m'avoir intégré dans son équipe en me confiant un travail des plus intéressant.

Que Monsieur SEGALAS trouve ici l'expression de ma profonde gratitude pour avoir accepté d'être membre de ce jury et pour m'avoir prêté tout le matériel de liaison que je désirais avec le concours de Monsieur MATICHARD et de son Laboratoire d'Electronique.

J'exprime ma profonde reconnaissance à Monsieur NECTOUX, Chef de la Section d'Exploitation de la Pile OSIRIS et à Monsieur CORRE, responsable du Groupe Commande et Contrôle d'OSIRIS, pour avoir mis à ma disposition un matériel important du Laboratoire d'Electronique.

Je tiens à remercier Monsieur FADY, Adjoint au Directeur de la Division Petits Calculateurs à la Compagnie Internationale pour l'Informatique (C.I.I.), pour les renseignements précieux qu'il a bien voulu me fournir.

Que tous mes camarades du Laboratoire soient assurés de ma sympathie, en particulier Messieurs BOUTFROY, JEANNE du Groupe APIS pour leur participation cordiale et Messieurs JEZEQUEL, MILLY, PETIT et REMERAND pour leur collaboration amicale.

J'exprime aussi ma gratitude au Commissariat à l'Energie Atomique pour m'avoir accordé une bourse d'études pendant la durée de mes travaux.

CHAPITRE 1

PRESENTATION GENERALE

Mes travaux se sont déroulés en deux étapes au sein de l'équipe du Service des Piles de Saclay chargée de la conception et de la réalisation du systeme " APIS " en cours d'installation pour l'expérimentation d'OSIRIS sous la direction de Monsieur Bernard SAUTIEZ, responsable du projet.

Dans un premier temps, j'ai participé à l'élaboration et à la mise au point des programmes temps réel de la première unité satellite du système APIS pour son exploitation en mode autonome, puis, connaissant l'organisation d'un satellite, je me suis orienté vers les problèmes du couplage des calculateurs satellites au calculateur central en développant deux coupleurs de liaison : une version unique pour le calculateur central, une autre version pour chaque unité satellite. Dans cette seconde partie, j'ai été amené à étudier un coupleur micro-programmé (l'Accès Mode Canal ou Voie Mode Canal - AMC ou VMC) du point de vue électronique, ainsi que son microprogramme et son fonctionnement vis-à-vis de l'Unité Centrale. C'est pour cette raison que j'ai consacré un chapitre à la présentation de l'Unité de Traitement du Mitra 15.

1.1 - Le système APIS d'OSIRIS

Le réacteur OSIRIS est l'irradiateur du technologue. De nombreux expérimentateurs, clients du réacteur, plongent au coeur de celui-ci ou dans son voisinage les dispositifs d'irradiation de leurs expériences. Ces expériences, très variées, au caractère essentiellement industriel, consistent à irradier divers matériaux et combustibles nucléaires dans différentes conditions. Ce sont les capteurs analogiques ou numériques de ces expériences et du réacteur que les systèmes informatiques ont à prendre en compte.

APIS est un système informatique prévu pour le contrôle de l'appareillage de dispositifs expérimentaux irradiés dans OSIRIS (réacteur piscine de 70 MW - SPS - C.E.N. Saclay). Un dispositif expérimental constitue "une expérience". Une expérience forme en général une unité industrielle indépendante des autres. Les expériences orientées vers les études technologiques sont très variées. Sur tout l'ensemble du réacteur leur nombre peut atteindre l'ordre de grandeur d'une cinquantaine.

Les modifications du système informatique doivent être rythmées sur le réacteur dont les arrêts, durant deux à trois jours, interviennent tous les vingt cinq jours environ. C'est à l'occasion de ces périodes d'arrêt que certaines expériences sont éliminées et que de nouvelles sont raccordées au système. Cette mobilité dans le nombre et la variété des expériences doit conduire à un système assez souple pour s'adapter aux circonstances.

Le fait de construire un système à partir de plusieurs ordinateurs permet de répartir ceux-ci dans les étages du hall du réacteur au niveau des baies de contrôle des expériences raccordées.

La structure du système a été développée en deux étapes :

- Une première étape où des "unités satellites" fonctionnent en mode autonome, chacune dotée d'un ordinateur de petite configuration (les ordinateurs étant des Mitra 15 de la C.I.I.). Un ordinateur plus important dit "central" permet la mise au point et la préparation des tables et des tâches d'un arrêt à l'autre. Il permet également d'effectuer des essais de liaison, l'élaboration de programmes de test et en seconde priorité les travaux d'un petit centre de calcul. C'est à ce niveau du développement que se situe actullement le système APIS.

- Une seconde étape où les unités satellites fonctionnent en mode raccordé au calculateur central. Cette disposition avec d'autres facilités complémentaires permet de retrouver en central près de la salle de contrôle du réacteur pour l'ensemble des unités, les fonctions que l'on avait en local au niveau de chacune d'elles et qui ne seront en rien perturbées. Le mode autonome reste la solution de secours.

On peut remarquer qu'une unité satellite autonome utilisable autour d'OSIRIS l'est également au niveau d'un hall d'essais, au niveau d'une unité industrielle n'ayant rien à voir avec les irradiations dans un réacteur.

1.2 - Présentation du MITRA 15

Le MITRA 15 est construit autour d'une mémoire principale à tores de ferrite disposant de 4 accès permettant la connexion de 1 à 4 Unités de Traitement micro-programmées (U.T.) ou Accès Direct à la Mémoire (A.D.M.). Selon la nature des microprogrammes intégrés aux U.T., celles-ci peuvent remplir la fonction d'Unité Centrale (U.C.), d'Unité d'Echange (U.E.), ou d'Unité Spéciale adaptée à un traitement particulier.

La mémoire principale de MITRA 15 est une mémoire à torres de ferrite au lithium, organisée en mots de 16 bits + 1 bit de parité + 1 bit de protection (contre l'écriture). Le cycle de base est de 800 nanosecondes par mot, ce qui représente un débit de 2,5 millions d'octets par seconde. La mémoire est composée de blocs de 4 096 mots (4 Kmots), c'est-à-dire 8 192 octets, le nombre maximum de blocs est de 8. Il est donc possible d'étendre la mémoire de 4 K à 32 Kmots par blocs de 4 K mots.

Les fonctions traditionnelles d'un ordinateur sont réparties entre un module câblé identique pour chaque unité de traitement et qui constitue en fait une micromachine, et le contenu de la mémoire de commande qui spécialise cette micromachine pour lui faire remplir les fonctions d'unité centrale, d'unité d'échange générale ou d'unité d'échange spécialisée. Une unité de traitement se compose d'un bloc de registres rapides, de cinq indicateurs programme, d'une mémoire morte microprogrammée, d'un opérateur et d'un système d'interruptions et de suspensions.

La mémoire à registres rapides est réalisée en circuits intégrés bipolaires de type MSI, elle est organisée en blocs de registres de 16 bits adressables par programme, sa capacité est de 64 registres par unité de traitement ; Temps d'accès : 60 nanosecondes pour 1 mot. Pour l'unité centrale les premiers registres sont affectés au contexte programme, les autres registres sont affectés aux échanges avec les périphériques ("registres de voies"). Pour l'unité d'échange, tous les registres servent aux échanges avec les périphériques.

MITRA 15 dispose d'un jeu de 87 instructions de format fixe sur un mot, le premier octet comprenant le mode d'adressage sur 3 bits puis la fonction ; le deuxième octet étant le déplacement.

La mémoire morte microprogrammée est une mémoire inaltérable ou à lecture non destructive (ROM) qui est préenregistrée. Chaque mot de 16 bits

représente une microinstruction. Elle est réalisée en circuits intégrés bipolaires de type MSI, le temps d'accès est de 60 nanosecondes. Sa capacité est de 512 ou 1 024 mots par unité de traitement.

Le MITRA 15 dispose de 32 niveaux d'interruption dont 31 prioritaires (foreground) qui peuvent être armés, validés et déclenchés par programme, et d'un niveau 0, toujours actif, ne possédant pas de bascule d'interruption appelé niveau background. Le déclenchement d'une interruption provoque un changement automatique du contexte programme en 30 microsecondes. Un niveau spécial rapide provoque un changement de contexte par commutation de blocs registres en 3 microsecondes.

Le MITRA 15 dispose également de 32 signaux de suspension hiérarchisés qui sont affectés au couplage par microprogramme des périphériques pour lesquels les transferts sont soit urgents, soit fréquents. Leur temps de prise en compte maximum est de 315 nanosecondes.

Chaque Unité de Traitement possède un " MINIBUS " périphérique sur lequel viennent se connecter les coupleurs des périphériques. Ce MINIBUS se présente sous la forme d'un circuit imprimé placé dans un fond de panier et permettant de banaliser entièrement l'implantation des cartes coupleurs.

Le MITRA 15 possède un microprogramme qui traite automatiquement les déroutements sur détection d'incident.

CHAPITRE 2

L'UNITE DE TRAITEMENT DU MITRA 15

2.1 - Généralités

2.1.1 - Introduction

L'unité de traitement représente l'élément de base de l'ordinateur MITRA 15. Par sa conception modulaire et sa structure microprogrammée, elle peut remplir des fonctions bien différentes.

Selon le type de microprogramme qui lui est adjoint, une unité de traitement peut se comporter en unité centrale, en unité d'échange multiplexée ou bien en unité spécialement adaptée à des applications particulières.

Nous resterons dans le cadre de l'Unité Centrale en résumant toutes les particularités nécessaires à l'étude du coupleur Accès Mode Canal et à son microprogramme.

2.1.2 - Constitution d'une unité de traitement

Une unité de traitement standard comprend essentiellement :

- Une mémoire morte (ROM), dite de commande, contenant des microprogrammes spécifiques.
- Un module de calcul comprenant un opérateur logique et arithmétique, un registre temporaire, des circuits d'aiguillage des données mises en jeu (multiplexeurs) et des indicateurs de résultat.
- Une mémoire vive (RAM) constituant un ensemble de registres de travail à accès rapide.
- Une interface mémoire réservée aux échanges d'informations avec la mémoire centrale (ferrite). Elle comprend un registre d'adresse, un registre de données et la logique assurant le dialogue.
- Une interface périphérique réservée aux échanges d'informations avec les utilisateurs (coupleurs de périphériques). Elle assure le dialogue soit à la demande du micro-programme de l'Unité de Traitement (U.T.) (lignes d'ordre et d'adresse), soit à la demande des coupleurs (lignes de suspension et d'interruption). Elle possède des lignes d'entrée et de sortie pour les transferts de données.
- Un module centralisateur des anomalies décelées dans l'exécution d'une tâche pour le compte d'un utilisateur (déroutements).

2.1.3 - Notions de microprogrammes et de suspension

2.1.3.1 - Microprogrammes

A chaque tâche que doit accomplir une unité de traitement correspond un ou plusieurs microprogrammes.

Ainsi pour l'Unité Centrale (U.C.) on trouvera un microprogramme pour chaque type d'instruction à exécuter. Pour une unité d'échange, on trouvera les microprogrammes de traitement des échanges initialisés par un programme implanté en mémoire centrale géré par l'U.C.

On trouvera également pour ces deux unités de traitement les micro-programmes de couplage de leurs périphériques respectifs.

Chaque microprogramme est un assemblage de microinstructions exécutées en séquence et choisies parmi un ensemble disponible : l'organisation hardware de la micromachine est telle que les informations mises en jeu peuvent emprunter divers chemins et subir des traitements différents. Un choix de ces possibilités a amené la C.I.I. à la sélection de 96 microinstructions particulières implantées dans une mémoire morte dite de "second niveau" ou "mémoire des exécutifs".

Les micro-programmes qui représentent en fait l'utilisation judicieuse de ces possibilités, sont implantés dans une autre mémoire morte dite de "premier niveau" ou "mémoire de commande".

Un microprogramme s'exécute, microinstruction par microinstruction au rythme d'une Horloge Interne (.H.I.) à l'unité de traitement qui a une période de 315 nanosecondes.

L'exécution d'une microinstruction correspond en fait au transfert d'informations entre les différents éléments constituant la micromachine.

A chaque top d'horloge (toutes les 315 nanosecondes) le contenu de certains registres reflète l'état d'avancement de la tâche, c'est-à-dire le contexte du microprogramme considéré.

2.1.3.2 - Suspension

Un microprogramme peut être suspendu dans son exécution au profit d'un autre microprogramme hiérarchisé plus prioritaire. Il faut donc sauvegarder le contexte du microprogramme suspendu afin de pouvoir le restituer plus tard.

Ces opérations sont réalisées par des piles associées aux registres de contexte de la micro-machine. Une pile est constituée d'un registre à décalage bidirectionnel capable d'emmagasiner puis de restituer les états successifs d'une configuration binaire. La capacité du registre à décalage définit la profondeur de la pile, c'est-à-dire le nombre maximal de sauvegarde. Elle est fixée technologiquement à quatre couches, c'est-à-dire que la micro-machine peut avoir à suspendre quatre tâches au profit d'une cinquième.

Malgré cela la suspension d'une tâche peut s'effectuer sans réservation ni restitution de contexte dans le cas particulier où le microprogramme suspendu peut être abandonné ou bien repris en un point bien précis et connu. C'est le cas de certaines suspensions internes à l'unité de traitement.

En règle générale, un microprogramme est suspensible entre chaque micro-instruction.

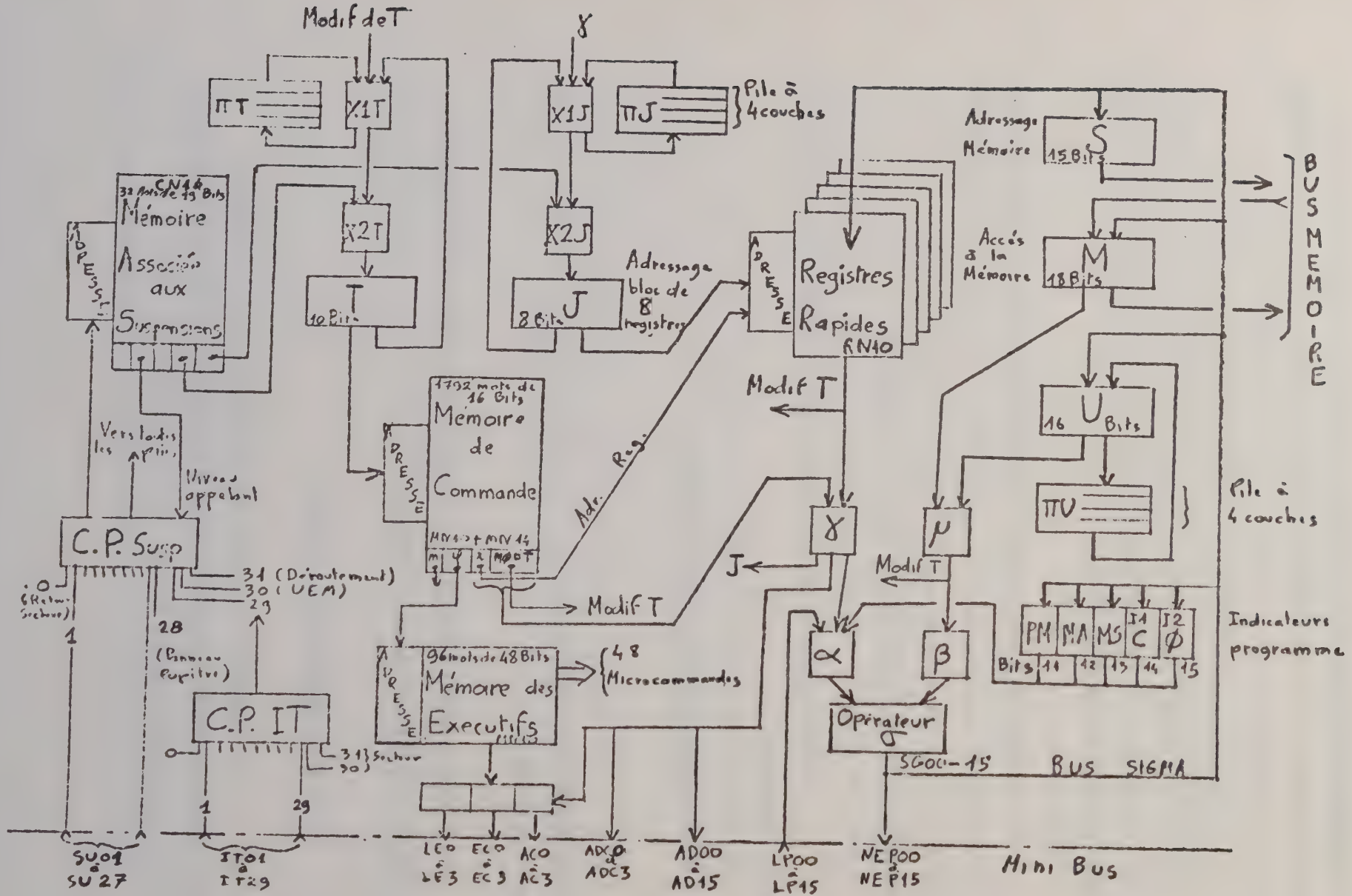
2.1.4 - Présentation du schéma synoptique

Il me semble nécessaire de faire une présentation du schéma synoptique de la micromachine afin de faciliter la compréhension des explications détaillées qui vont suivre.

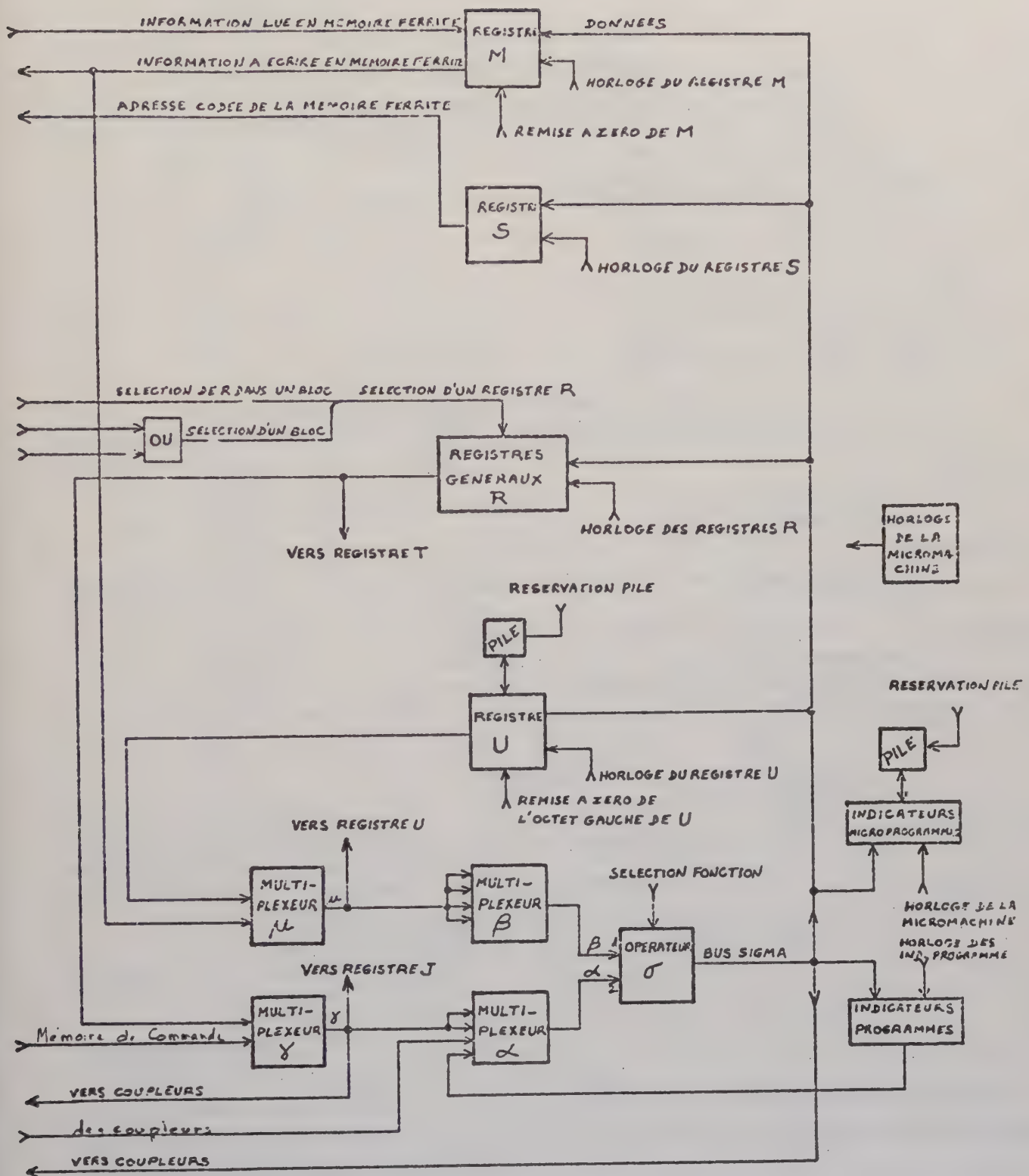
Le schéma synoptique est simplifié, il donne, une vue d'ensemble sur la figure 1, plus détaillée sur les figures 2, 3 et 4.

2.1.4.1 - Mémoire de commande

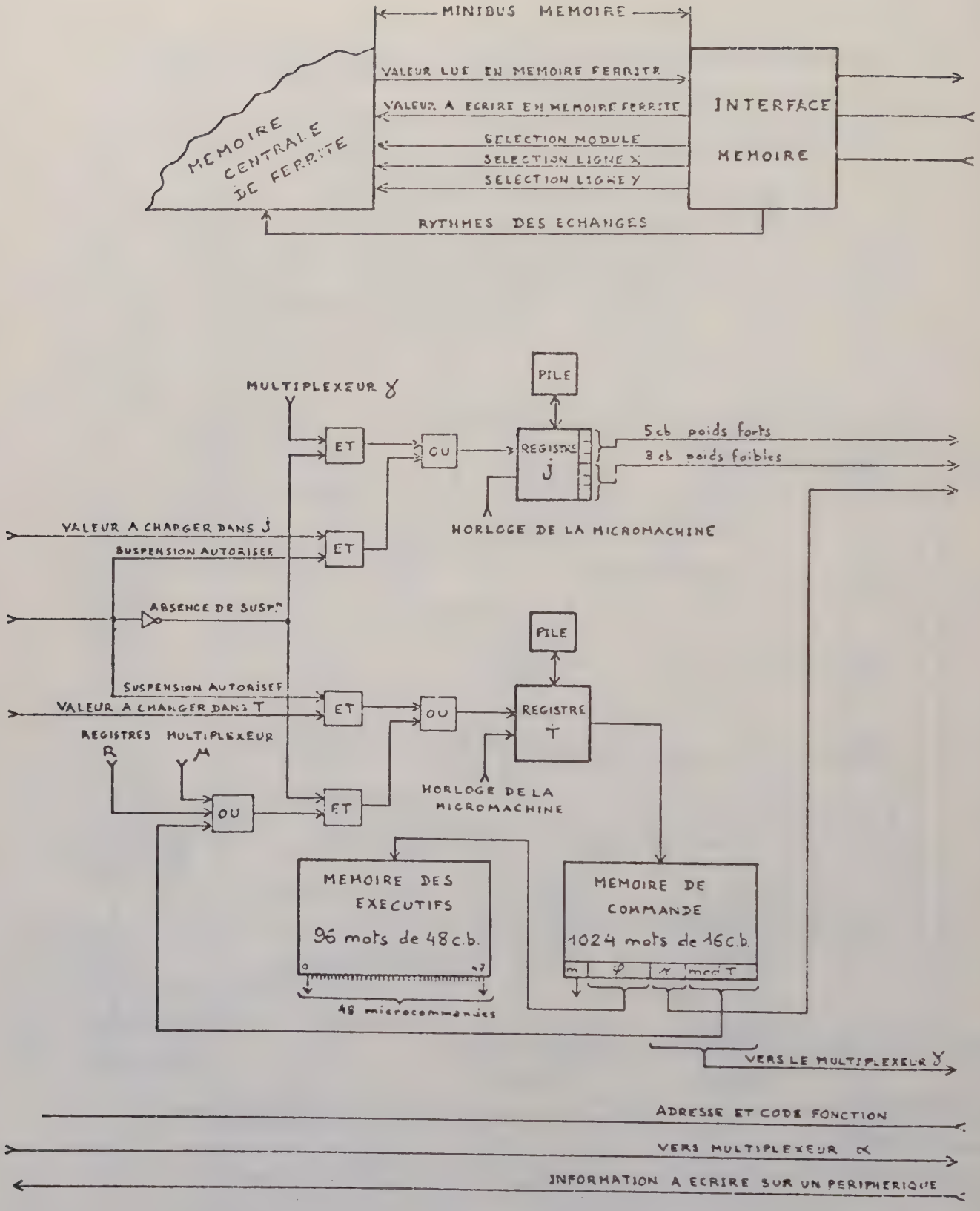
La micromachine ayant pour tâche d'exécuter divers micro-programmes, son fonctionnement consiste à sélectionner et à exécuter les micro-instructions correspondantes.



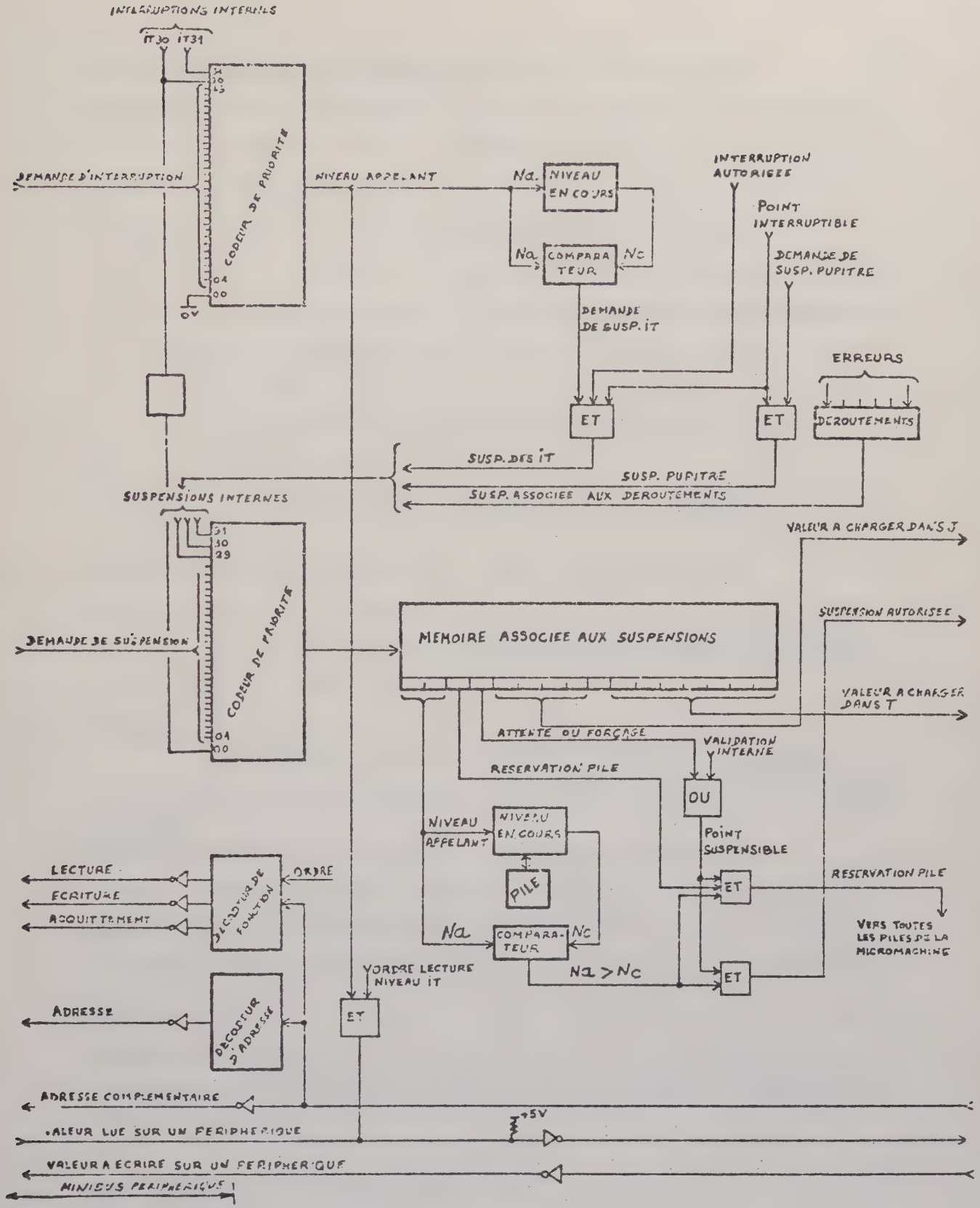
Chapitre 2 - Figure 1 - Unité centrale.



Chapitre 2 - Figure 2 - Schéma synoptique (UT).



Chapitre 2 - Figure 3 - Schéma synoptique (UT).



Chapitre 2 - Figure 4 - Schéma synoptique (UT).

Sur la figure 3 du synoptique, on aperçoit la mémoire de commande (premier niveau), son registre d'adresse T et la mémoire des exécutifs (deuxième niveau).

Chaque microinstruction, sélectionnée par le contenu du registre T, se décompose en différentes zones qui permettent, en règle générale, d'adresser les mémoires de la micromachine :

- la zone m concerne le dialogue avec la mémoire ferrite
- la zone ψ concerne la mémoire ROM des exécutifs
- la zone r concerne la mémoire RAM des registres généraux
- la zone MODT concerne la mémoire ROM de commande.

L'exécutif sélectionné par la microinstruction représente 48 micro-commandes qui, par leur action sur tous les éléments de la micromachine, permettent l'exécution de cette microinstruction.

Durant l'exécution d'une microinstruction, l'adresse de la suivante est préparée à l'entrée du registre T.

En l'absence de suspension, cette adresse provient, soit de la mémoire de commande elle-même, soit d'une information externe chargés dans un des registres R , M ou U. Lorsqu'une demande de suspension est accordée, l'adresse de la première microinstruction du microprogramme appelé provient de la Mémoire Associée aux Suspensions (M A S). Le registre T est équipé d'une pile pour la sauvegarde et la restitution de l'adresse des microprogrammes suspendus. Le chargement du registre T est synchronisé par l'horloge de la micromachine.

2.1.4.2 - Module de calcul

Le module de calcul, représenté sur la figure 2 du synoptique, est constitué du registre universel U, des multiplexeurs MU (μ), GAMMA (γ), BETA (β), ALPHA (α) et de l'opérateur logique-arithmétique (OP).

Les multiplexeurs servent à aiguiller l'une des différentes informations vers les entrées de l'opérateur qui émet le résultat sur le bus SIGMA (σ).

Le multiplexeur β reçoit du multiplexeur μ :

- le contenu du registre U pour utilisation du résultat σ précédemment chargé,
- la valeur du registre M pour utilisation d'une donnée lue préalablement en mémoire centrale (ferrite).

Le multiplexeur μ permet de sélectionner les données chargées dans le registre U ou le registre M .

Le multiplexeur β permet d'aiguiller à l'entrée 1 de l'opérateur l'une des différentes valeurs de μ préalablement traitées par câblage (recopie, décalage, permutation, ...).

Le multiplexeur γ permet de sélectionner les données issues de la mémoire de commande (opérande immédiat) ou d'un registre rapide préalablement adressé.

Le multiplexeur α permet d'aiguiller à l'entrée 2 de l'opérateur les différentes opérations issues :

- du multiplexeur γ (recopie et permutation)
- du bus lecture périphérique
- des indicateurs programme.

Le bus SIGMA transmet le résultat de la fonction réalisée par l'opérateur vers les différents éléments de la micromachine :

- le registre S pour adresser la mémoire centrale
- le registre M en cas d'écriture en mémoire centrale
- la mémoire des registres généraux
- le registre U pour une mémorisation temporaire
- certains indicateurs microprogramme
- les indicateurs programme pour le chargement du contexte programme
- le bus écriture périphérique.

Le chargement du registre U s'effectue en synchronisme avec l'horloge générale de la micromachine.

Le registre U est équipé d'une pile permettant la sauvegarde et la restitution du contexte microprogramme en cas de suspension.

2.1.4.3 - Registres généraux

Les registres généraux R, constituant la mémoire RAM à accès rapide et leur registre d'adresse J sont respectivement représentés sur les figures 2 et 3 du synoptique.

L'adresse du registre général R est composée de deux parties :

- l'adresse d'un bloc fonctionnel fourni par les poids forts du registre J
- l'adresse d'un registre dans le bloc sélectionné fournie, soit par les poids faibles du registre J, soit par la zone r de la microinstruction.

Le chargement d'un registre général R s'effectue en synchronisme avec l'horloge générale de la micromachine.

2.1.4.4 - Interface Mémoire Centrale

L'interface mémoire, les registres de donnée mémoire (M) et d'adresse mémoire (S) sont représentés sur les figures 1 à 3 du synoptique.

La mémoire centrale ne faisant pas partie intégrante de la micromachine y est représentée symboliquement.

Le registre S est chargé à partir du bus SIGMA par l'adresse calculée dans l'opérateur. Cette adresse est décodée par l'interface mémoire pour la sélection d'un mot dans le module mémoire.

Le registre M est chargé soit par la mémoire centrale dans le cas d'une lecture, soit par le bus SIGMA dans le cas d'une écriture.

L'horloge des registres S et M est synchronisée sur l'horloge générale de la micromachine.

2.1.4.5 - Interface périphérique

L'interface périphérique et le MINIBUS périphérique sont représentés sur la figure 4 du synoptique ; elle peut être décomposée en deux parties :

- l'interface "Unité de traitement ⟶ coupleurs"
- l'interface "coupleurs ⟶ Unité de traitement".

L'interface "Unité de traitement⟶coupleurs" est constituée par les lignes du BUS périphérique sur lesquelles l'unité de traitement émet :

- l'adresse codée du périphérique concerné
- le code de la fonction à réaliser
- la donnée à transférer dans le coupleur adressé.

Il comprend aussi les décodeurs d'adresses et de fonction.

L'adresse de la fonction E/S est issue du multiplexeur δ , c'est-à-dire soit de la Mémoire de Commande MC (adressage direct), soit d'un registre général R (adressage indirect).

L'interface "coupleurs ⟶ Unité de traitement" est constituée par les lignes du bus périphérique sur lesquelles l'unité de traitement reçoit :

- les demandes de suspension
- les demandes d'interruption
- les données prélevées dans les coupleurs.

2.1.4.6 - Système de suspensions

Le système de suspensions représenté figure 4 comprend :

- le codeur de priorité des demandes de suspensions
- la mémoire associée aux suspensions
- le registre du niveau en cours avec sa pile associée
- le comparateur de niveau.

A chaque demande de suspension est affecté un niveau hiérarchique. Les trois rangs les plus prioritaires et le rang 0 sont réservés aux demandes de suspensions générées par la micromachine (suspensions internes). Les autres rangs sont affectés aux différents périphériques (suspensions externes).

La demande de suspension sélectionnée par le codeur de priorité pointe sur la mémoire associée aux suspensions. Le mot associé correspondant contient l'information qui conditionne la prise en compte de cette suspension, c'est-à-dire :

- le niveau attribué à cette suspension (niveau appelant)
- la classe de cette suspension, c'est-à-dire les conditions de prise en compte
- la valeur à charger dans T, c'est-à-dire l'adresse de début du microprogramme
- la valeur à charger dans J afin de désigner le bloc de registres de travail.

La comparaison des niveaux et l'apparition d'un point suspensible permet la génération de l'ordre "suspension autorisée".

La classe de la suspension permet ou non la génération de l'ordre "réservation pile".

2.1.4.7 - Système d'interruptions

Le système d'interruptions représenté figure 4 comprend :

- le codeur de priorité des demandes
- le registre de niveau en cours
- le comparateur de niveaux.

A chaque demande correspond un niveau.

Les deux niveaux supérieurs sont réservés aux défauts d'alimentation (IT internes) et le niveau 0 ou le programme tournant en background.

Les autres niveaux sont accessibles sur le minibus périphérique (IT externes).

Dès l'apparition d'un point interruptible, la demande d' IT devient une suspension interne dont le microprogramme permet de lire le niveau appelant de l'IT sur le bus "lecture périphérique".

2.1.4.8 - Déroutements

Plusieurs anomalies de fonctionnement peuvent être détectées. Elles sont alors mémorisées dans un registre et provoquent l'émission d'une suspension interne. Le microprogramme associé assure l'appel de la tâche réservée au traitement du déroutement (CSV = 0).

2.1.4.9 - Pupître

Une suspension est réservée à l'unité centrale pour le pupître de commande. Le pupître n'est en fait qu'un périphérique mais sa suspension associée est considérée comme interne à l'UT car l'intervention d'une commande pupître n'est acceptable qu'en des points interruptibles.

2.1.5 - Convention de notation

Chaque signal est nommé suivant la fonction qu'il remplit.

Chaque nom comprend six termes maximum et se décompose en trois parties :

- un repère de phase
- la racine du signal symbolisant sa fonction
- un indice.

2.1.5.1 - Repère de phase

Il est indiqué par la présence ou l'absence de la lettre N placée en tête du nom, tel que :

- lettre N présent signifie :

Signal actif (état 1 logique) au niveau électrique Haut (+ 3 à + 5 V) ;

- lettre N absente signifie :

Signal actif (état 1 logique) au niveau électrique Bas (0 à + 0,4 V).

Ce repère permet ainsi de connaître l'état électrique correspondant à l'état logique d'un signal sachant qu'en technologie TTL on utilise simultanément les logiques dites positive et négative.

2.1.5.2 - Racine du signal

Elle est constituée de cinq lettres maximum. Elle peut avoir trois significations :

- elle désigne une fonction particulière

. EM	Ecriture mémoire
. DIT	Désactivation des interruptions
. ADES	Acquittement de la demande d'entrée-sortie.

- elle désigne la source du signal sachant que cette source est définie dans un organigramme de l'ensemble considéré (registre, multiplexeur, mémoire ...)

. RT	Sortie du registre T
. PIU	Sortie pile du registre U.

2.1.5.3 - Indice

Il est constitué de 1 à 2 chiffres indiquant le rang du signal lorsque celui-ci fait partie d'un même groupe (information codée ou décodée).

- moins de 10 rangs : 1 seul chiffre d'où racine de 4 lettres maximum

. RT 8	Sortie du registre T bit 8
. ADRR 4	Adresse registres rapides bit 4.

- plus de 10 rangs : 2 chiffres d'où racine de 3 lettres maximum

. MC 02 Sortie mémoire de commande bit 2
. MC 14 Sortie mémoire de commande bit 14
. PIU 12 Sortie pile du registre U bit 12
. EP 00 Ligne des données d'écriture périphérique bit 0.

Après ces généralités, je vais détailler certaines parties de l'unité centrale afin de montrer certaines particularités du MITRA 15 et de développer le fonctionnement d'un périphérique : la carte Accès Mode Canal connectée sur le minibus de l'UC et d'en étudier le microprogramme.

2.2 - La Mémoire de Commande

La mémoire de commande contient l'ensemble des informations nécessaires au fonctionnement de la micromachine.

Elle est répartie en deux niveaux :

- Premier niveau correspondant à l'implantation des microinstructions (Mémoire de Commande).
- Deuxième niveau correspondant à l'implantation des exécutifs (Mémoire des exécutifs).

Le premier niveau contient les microinstructions proprement dites constituant l'ensemble des microprogrammes. Chaque microprogramme est associé à une tâche précise de l'unité de traitement.

Le deuxième niveau contient les exécutifs constitués par un ensemble des microcommandes qui agissent sur les différents circuits de la micromachine et définissent ainsi le cheminement des informations dans celle-ci.

Ce deuxième niveau définit donc les possibilités de la micromachine (puissance de chaque microinstruction) alors que le premier niveau définit l'installation de ces possibilités (dans le but d'exécuter les différentes tâches désirées).

La répartition de la mémoire de commande en deux niveaux, c'est-à-dire le fait que les microcommandes ne soient pas incorporées dans les microinstructions offre les avantages suivants :

- le format des microinstructions est plus faible : 16 bits seulement au lieu de 59 (16 - 5 + 48).
- un exécutif de 48 bits (48 microcommandes) peut être accessible par plusieurs microinstructions.

2.2.1 - Mémoire de premier niveau

2.2.1.1 - Généralités

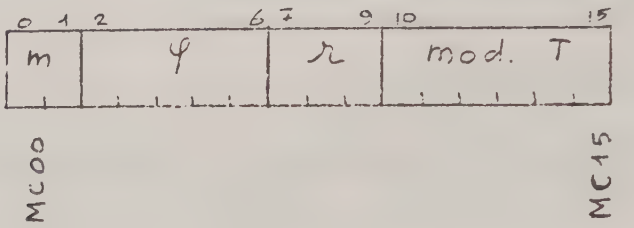
La mémoire de commande MC 1 est une mémoire ROM (mémoire à lecture non destructive) dont la capacité peut atteindre 2 048 mots de 16 bits. Chaque mot représente une microinstruction. Le contenu d'une microinstruction associé à l'information issue de la mémoire des exécutifs permet de générer les signaux nécessaires au fonctionnement de la micromachine.

2.2.1.2 - Capacité

La capacité de la mémoire était initialement fixée à 1 024 microinstructions adressables par les 10 bits du registre T. L'utilisation d'un 11ème bit d'adresse (Extension de T), uniquement accessible par suspension, a permis de porter la capacité maximum de la mémoire de commande à 2 048 mots.

2.2.1.3 - Contenu d'une microinstruction

Chaque microinstruction contient 16 bits d'information (de 0 à 15). Elle se décompose en plusieurs zones appelées, suivant leur rôle : m , φ , r et mod. T .



2.2.1.3.1 - Zone " m "

Elle détermine l'action à effectuer sur la mémoire ferrite :

MC 00 MC 01	1/2 cycle	Action
0 0	E M	Demande d'écriture en mémoire.
0 1	D M	Demande de lecture en mémoire (donc effacement du mot adressé).
1 0	L M	Demande de réécriture du mot lu.
1 1	N O P	Repos (pas d'action).

Le code NOP est obtenu lorsque l'on adresse un boîtier ROM absent dans l'extension de la mémoire de commande. C'est pourquoi on a choisi ce code pour éviter un appel mémoire parasite.

La distinction entre un LM et un EM ne se fait qu'au niveau de la micromachine. Au niveau de la mémoire ferrite un EM et un LM sont traités comme une écriture.

2.2.1.3.2 - Zone " φ "

Cette zone joue un double rôle :

- elle représente le code fonction qui permet d'établir l'adresse de la mémoire des exécutifs.
- elle désigne le rôle des zones " r " et mode T.

2.2.1.3.3 - Zone " r "

Suivant la valeur de φ , elle représente :

- le poids faible de l'adresse d'un registre rapide R
- le complément φ_c de la zone
- l'adresse de la bascule à tester.

2.2.1.3.4 - Zone " mod. T "

En général elle contribue à la modification du contenu du registre T nécessaire à la sélection de la microinstruction suivante.

Suivant la valeur de φ , elle peut aussi contenir :

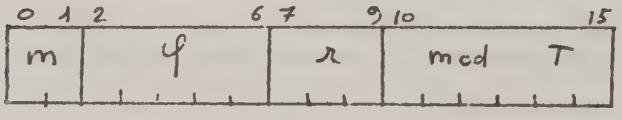
- un élément d'extension de φ (φ_c = MC 11 à 13)
- un opérande immédiat.

2.2.1.4 - Différents types de microinstructions

On distingue suivant la valeur de φ et le rôle attribué aux champs MC 7 - 9 et MC 10 - 15 (zones r et mod. T), six types de microinstructions.

Quel que soit le type de microinstruction, la zone " m " détermine l'action à effectuer sur la mémoire ferrite et la zone " φ " permet d'établir l'adresse de la mémoire des exécutifs.

2.2.1.4.1 - Type 0



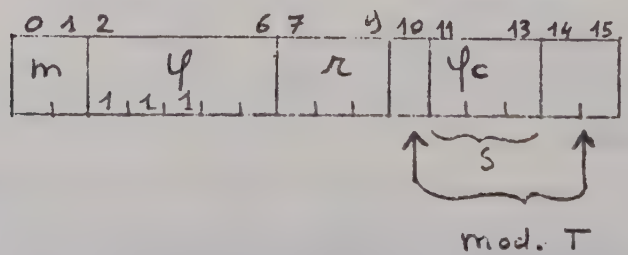
avec $4 \leq \varphi \leq 27$

Les bits MC 2 - 4 doivent être différents de 000 et 111.

La zone " r " représente les poids faibles et l'adresse d'un registre rapide R pour les microinstructions normales ou l'adresse de l'indicateur à tester pour les microinstructions de test. Le choix est fait par l'exécutif sélectionné, donc suivant la valeur de φ.

La zone " mod. T " sert à l'adressage de la microinstruction suivante. Elle provoque une modification "normale" du contenu du registre T.

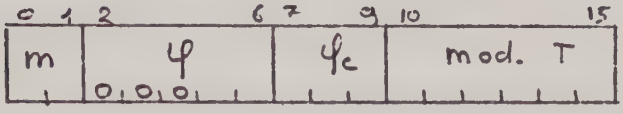
2.2.1.4.2 - Type 1



avec $28 \leq \varphi \leq 31$ soit les bits MC 2 - 4 = 111.

- la zone " r " sert à l'adressage d'un registre rapide R
- les bits MC 11 - 13 forment la zone appelée " S " qui représente le complément φ_c de φ
- les bits MC 10 et MC 14 - 15 servent à modifier le contenu de T.

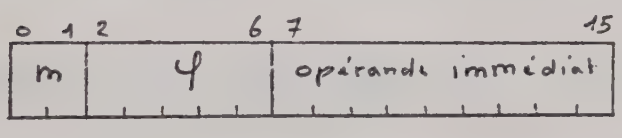
2.2.1.4.3 - Type 2



avec $0 \leq \varphi \leq 3$ soit les bits MC 2 - 4 = 000 .

- la zone " r " représente le complément φ_c de φ
- la zone " mod. T " sert à l'adressage de la microinstruction suivante.

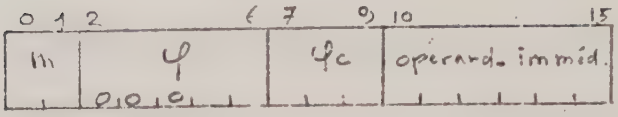
2.2.1.4.4 - Type 3



avec $4 \leq \varphi \leq 27$

- la zone MC 07 - 15 (zones r et mod. T) représente un opérande immédiat de 9 bits. Son utilisation dépend de l'exécutif sélectionné (adressage de φ).

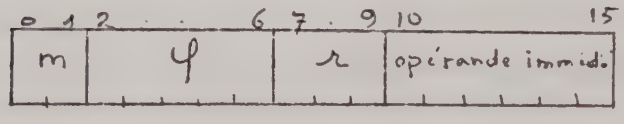
2.2.1.4.5 - Type 4



avec $0 \leq \varphi \leq 3$ soit les bits MC 2 - 4 = 000 .

- la zone " r " représente le complément φ_c de φ
- la zone " mod. T " est remplacée par un opérande immédiat de 6 bits dont l'utilisation dépend de l'exécutif sélectionné.

2.2.1.4.6 - Type 5



avec $4 \leq \varphi \leq 27$ c'est-à-dire les bits MC 2 - 4 $\neq$ 000 et $\neq$ 111 .

- la zone " r " sert à l'adressage d'un registre rapide.
- la zone " mod. T " est remplacée par un opérande immédiat de 6 bits servant de masque pour les opérations de branchement (éclatements) à partir d'une information externe à la micromachine ; celle-ci peut avoir été chargée dans l'un des registres U , R ou M .

2.2.2 - Mémoire de second niveau (exécutifs)

2.2.2.1 - Généralités

La mémoire des exécutifs est adressée à partir d'une microinstruction ; elle correspond au deuxième niveau de la mémoire de commande. C'est une mémoire

ROM (mémoire à lecture non destructive) dont la capacité est fixée à 96 mots de 48 chiffres binaires. Chaque mot représente un exécutif. Le rôle des exécutifs est d'effectuer le câblage microprogrammé entre différents éléments de la micromachine (registres, multiplexeurs, ...). Chaque boîtier ROM contient 32 octets adressés par 5 lignes d'adresse (accessibles en 60 nanosecondes). Il faut donc un groupe de 6 boîtiers pour obtenir le format de 48 bits relatif à un exécutif. Il en résulte une organisation de la mémoire des exécutifs en trois groupes (de 32 mots de 48 bits) appelés d'après leur mode d'adressage φ_r, φ et φ_s.

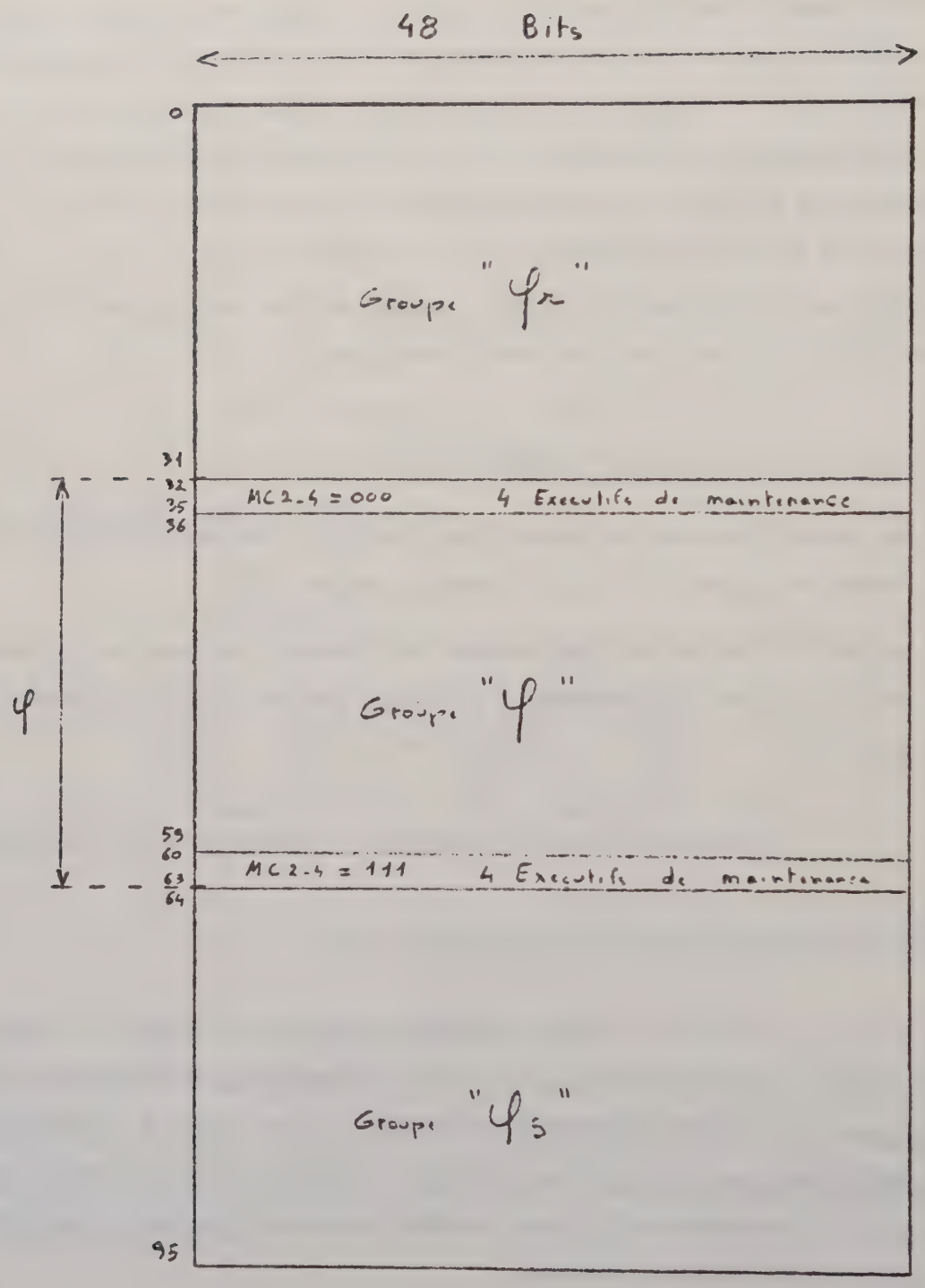
Il y a deux types d'exécutifs :

- les exécutifs courants (utilisés en mode "normal") adressés à partir d'une micro-instruction (zones φ, φ_c). Ils sont au nombre de 88.
- les exécutifs de test (utilisés en mode "maintenance") adressés par l'opérateur à partir du panneau de commande ; ils sont au nombre de 8 et appartiennent au groupe φ.

On trouvera figure 5, l'implantation des exécutifs sur la carte MN 10.

2.2.2.2 - Contenu des exécutifs

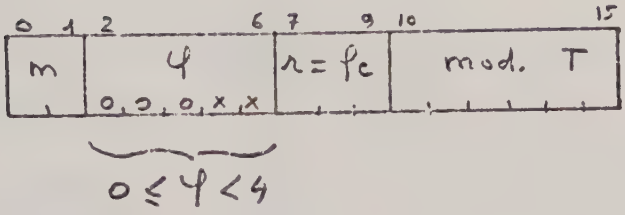
Le format d'un exécutif est plus important que celui d'une micro-instruction. Il contient 48 bits d'information nécessaires à la réalisation du câblage microprogrammé entre différents éléments de la micromachine. A chaque bit d'un exécutif correspond un signal de commande. Un exécutif fournit donc 48 signaux appelés "microcommandes" qui sont rangées en plusieurs groupes correspondant aux commandes de différents éléments.



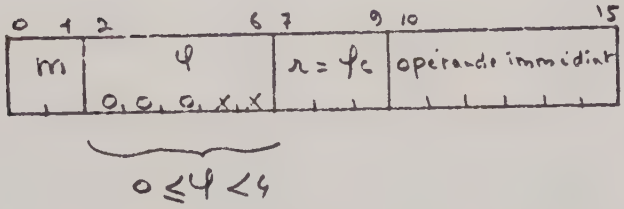
Chapitre 2 - Figure 5 - La mémoire des exécutifs.

2.2.2.2.1 - Formats des microinstructions qui utilisent les exécutifs du groupe φ_r

Type 2



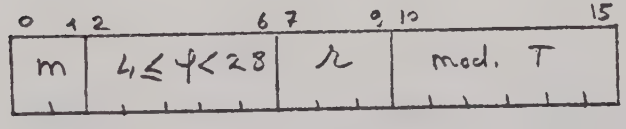
Type 4



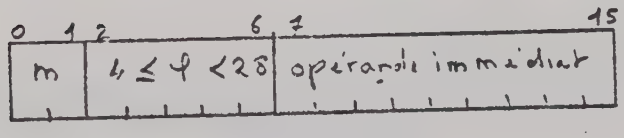
Ces exécutifs du groupe φ_r sont donnés figure 6.

2.2.2.2.2 - Formats des microinstructions qui utilisent les exécutifs du groupe

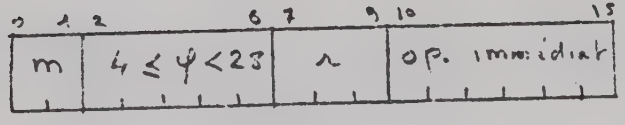
Type 0



Type 3

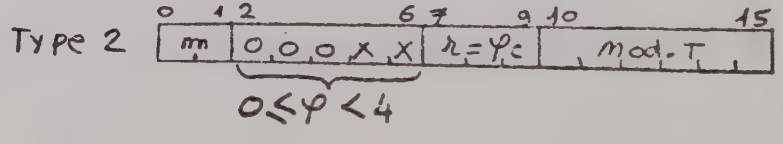


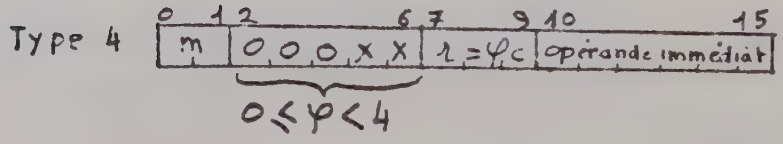
Type 5



Ces exécutifs du groupe φ sont donnés figure 7.

	n			φ		Type de micro-instruction	Nom de l'exécutif	Action
	MC7	MC8	MC9	MC5	MC6			
0	1	1	1	1	1	2	U U U 3	μD → UG μG → UD
1	1	1	1	1	0	"	= IU	PM → U11 ; MA → U12 ; MS → U13 ; I1 → U14 ; I2 → U15
2	1	1	1	0	1	"	= UP	14 → I1 ; 15 → I2 ; μ → U
3	1	1	1	0	0	"	TI	Test des interruptions μ → U
4	1	1	0	1	1	"	0 U U 0	0 → UG ; UD inchangé
5	1	1	0	1	0	"	= 1U	1 → U
6	1	1	0	0	1	"	= 1Ø	1 → SØ
7	1	1	0	0	0	4	D MS	Positionnement du déroutement Maître/Esclave
8	1	0	1	1	1	2	U 0 U 0	0 → UD ; UG inchangé
9	1	0	1	1	0	"	= 0U	0 → U
10	1	0	1	0	1	"	= PB	μ15 → B ; μ → U
11	1	0	1	0	0	4	A C R	Acquittement suspension avec retour pile
12	1	0	0	1	1	"	M C J	MC8-15 → J ; μ → U
13	1	0	0	1	0	2	= ZP	σ_Z → I1 ; σ_N → U
14	1	0	0	0	1	"	= SB	μ- → B ; μ → U
15	1	0	0	0	0	4	AC	Acquittement suspension sans retour pile
16	0	1	1	1	1	2	= U I P	PM → U11 ; MA → U12 ; MS → U13 ; I1 → U14 ; I2 → U15
17	0	1	1	1	0	"	= BP	B → I2 ; σ_Z → I1 ; μ → U
18	0	1	1	0	1	"	= 1 B	1 → B ; μ → U
19	0	1	1	0	0	4	ED	Ecriture directe : μ → coupleur U
20	0	1	0	1	1	2	= MU	M → U
21	0	1	0	1	0	"	= UA	μ12 → MA ; μ → U
22	0	1	0	0	1	"	= OB	0 → B ; μ → U
23	0	1	0	0	0	4	LD	Lecture directe périphérique → U
24	0	0	1	1	1	2	M + 1 U	M + 1 → U
25	0	0	1	1	0	"	= UE	μ11 → PM ; μ13 → MS ; μ → U
26	0	0	1	0	1	"	U X 0 U	2 μ → U
27	0	0	1	0	0	"	H L T	Arrêt μ → U ; recopie de T
28	0	0	0	1	1	"	= U R J	μ → R (J), U 0 → J
29	0	0	0	1	0	"	= R J U	R (J) → U; 0 → J
30	0	0	0	0	1	"	P + 2 P	P + 2 → PU et test des interruptions
31	0	0	0	0	0	"	= B B P	B → RM 16 (bit de protection BP)

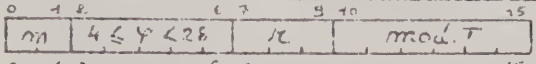




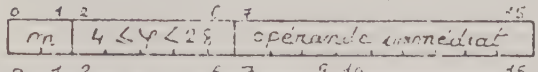
Chapitre 2 - Figure 6 - Les exécutifs du groupe φ_r.

Formats des microinstructions qui utilisent les exécutifs du groupe φ

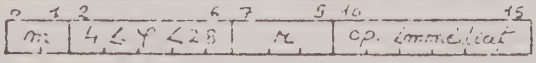
Type 0



Type 3



Type 5



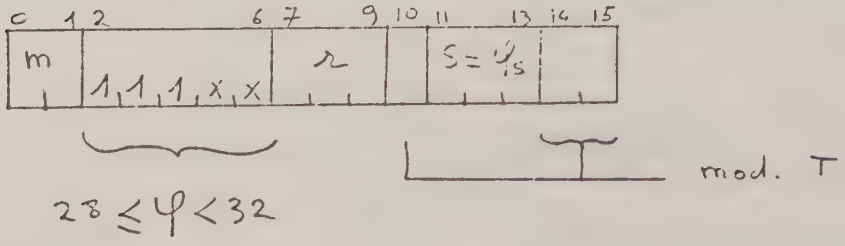
	φ MC2	MC3	MC4	MC5	MC6	Type de microinstruction	Nom de l'exécutif	Action
32	1	1	1	1	1	0	P O S 8	Exécutifs de test ¤
33	1	1	1	1	0	"	P O S 7	
34	1	1	1	0	1	"	P O S 6	
35	1	1	1	0	0	"	P O S 5	
36	1	1	0	1	1	0	R U R 0	RG → RG,UG ; μD → RD,UD
37	1	1	0	1	0	"	U R R 0	μG → RG,UG ; RD → RD,UD
38	1	1	0	0	1	"	U R R 1	μD → RG,UG ; RD → RD,UD
39	1	1	0	0	0	"	= RU	R → U
40	1	0	1	1	1	"	= UI	μ → R,U ; σ_Z → I1 ; σ_N → I2
41	1	0	1	1	0	"	= UR	μ → R,U
42	1	0	1	0	1	"	R x B R	R x 2 → R,U ; B → R15,U15 ; C → B
43	1	0	1	0	0	"	U / B R	μ/2 → R,U ; B → To,Uo ; μ15 → B
44	1	0	0	1	1	"	R I U I	R∨μ → R,U ; σ_Z → I1 ; σ_N → I2
45	1	0	0	1	0	"	R - U I	R∧μ → R,U ; σ_Z → I1 ; σ_N → I2
46	1	0	0	0	1	"	R - 1 R	R - 1 → R,U
47	1	0	0	0	0	3	M C R	MC8-15 → R8-15, U8-15 ; 0 → R0-7, U0-7
48	0	1	1	1	1	0	R - U U	R - μ → U
49	0	1	1	1	0	"	R + U I	R + μ → R,U ; C → I1 ; 0 → I2
50	0	1	1	0	1	"	R + U U	R + μ → U
51	0	1	1	0	0	"	R + 2 R	R + 2 → R,U
52	0	1	0	1	1	"	R + 2 U	R + 2 → U
53	0	1	0	1	0	5	M U R T	Eclatement suivant μ0-5 ; μ → R, μD → UD, 0 → UG.
54	0	1	0	0	1	"	B R G	Eclatement suivant R0-5 ; μ → U
55	0	1	0	0	0	"	B R D	Eclatement suivant R2-7 ; μ → U
56	0	0	1	1	1	3	M C U G	MC8-15 → U0-7 ; U8-15 inchangé
57	0	0	1	1	0	"	M C U D	MC7-15 → U7-15 ; 0 → U0-6
58	0	0	1	0	1	0	T F	Test bascule xx fausse ; μ → U
59	0	0	1	0	0	"	T T	Test bascule xx vraie ; μ → U
60	0	0	0	1	1	0	P O S 4	Exécutifs de test ¤
61	0	0	0	1	0	"	P O S 3	
62	0	0	0	0	1	"	P O S 2	
63	0	0	0	0	0	"	P O S 1	

¤ Action des exécutifs de test -

Chapitre 2 - Figure 7 - Les exécutifs du groupe φ.

2.2.2.2.3 - Format des microinstructions qui utilisent des exécutifs du groupe φ_s

Type 1



Ces exécutifs du groupe φ_s sont donnés figure 8.

2.2.2.2.4 - Les exécutifs de test

Les exécutifs de test sont appelés uniquement à l'aide du pupître.

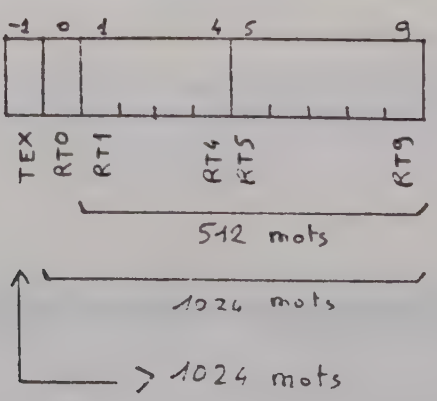
Les exécutifs de test et le contenu des exécutifs sont donnés en annexe.

2.2.3 - Adressage de la mémoire de commande

2.2.3.1 - Adressage du premier niveau

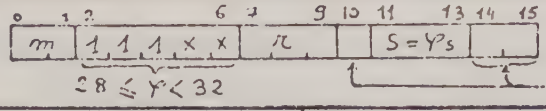
L'adresse de la microinstruction à exécuter est fournie par le registre T dont le contenu est modifié à chaque top d'horloge générale H1. Le registre T possède 10 positions binaires (RTO - 9) permettant d'adresser une mémoire de commande de 1 024 mots et un bit d'extension (TEX) permettant de doubler cette extension. Cette extension est réservée uniquement aux microprogrammes accessibles par suspensions.

T



Format des microinstructions qui utilisent les exécutifs du groupe φ_S

Type 1



	S			φ		Nom de l'exécutif	Action
	AOI1	AOI2	AOI3	AOI4	AOI5		
64	1	1	1	1	1	R ∂ U U	R ⊕ μ ⟶ U
65	1	1	1	1	0	M R U O	MG ⟶ UG ; RD ⟶ UD
66	1	1	1	0	1	R X C R	R X 2 ⟶ R,U ; C ⟶ B (décalage logique gauche)
67	1	1	1	0	0	R - K R	R - 2 μ ⟶ R,U
68	1	1	0	1	1	A C I R	Acquittement indirect μ ⟶ U avec retour pile
69	1	1	0	1	0	R M U 1	RD ⟶ UG ; MD ⟶ UD
70	1	1	0	0	1	= 0 R	0 ⟶ R,U
71	1	1	0	0	0	R + N R	R + 2 μ ⟶ R,U
72	1	0	1	1	1	R + 1 R	R + 1 ⟶ R,U
73	1	0	1	1	0	M R U 2	MG ⟶ UG ; RG ⟶ UD
74	1	0	1	0	1	⇄ R R	R ⟶ R,U
75	1	0	1	0	0	R - U I	R - μ ⟶ R,U ; C ⟶ I1 ; Ø ⟶ I2
76	1	0	0	1	1	= RJ	R8-15 ⟶ J ; μ ⟶ U
77	1	0	0	1	0	R M U O	RG ⟶ UG ; MD ⟶ UD
78	1	0	0	0	1	= RZ	(R = 0) ⟶ σ_Z ; (R < 0) ⟶ σ_N
79	1	0	0	0	0	R - U R	R - μ ⟶ R,U
80	0	1	1	1	1	R R R 3	RG ⟶ RD,UD ; RD ⟶ RG,UG
81	0	1	1	1	0	U / P R	μ/2 ⟶ R,U ; μ15 ⟶ RO,UO ; μ15 ⟶ B (circulaire droit)
82	0	1	1	0	1	R • U U	R ∧ μ ⟶ U
83	0	1	1	0	0	R + U R	R + μ ⟶ R,U
84	0	1	0	1	1	O U R O	O ⟶ RG,UG ; μD ⟶ RD, UD
85	0	1	0	1	0	U / O R	μ/2 ⟶ R,U ; μ15 ⟶ B (décalge logique droit)
86	0	1	0	0	1	R ± M U	$\overline{R}$ ∧ M ⟶ U
87	0	1	0	0	0	R + U B	R + μ ⟶ U ; C ⟶ B
88	0	0	1	1	1	O U R 2	O ⟶ RG,UG ; UG ⟶ RD,UD
89	0	0	1	1	0	U / S R	μ/2 ⟶ R,U ; μ_0 ⟶ RO,UO ; μ15 ⟶ B (arithm. droit)
90	0	0	1	0	1	R ∂ U I	R ⊕ μ ⟶ R,U ; σ_Z ⟶ I1 ; σ_N ⟶ I2
91	0	0	1	0	0	E I	Ecriture indirecte ; μ ⟶ β ⟶ σ ⟶ U, couleur ; R ⟶ γ ⟶ Coupleur
92	0	0	0	1	1	R U R 2	RG ⟶ RG,UG ; μG ⟶ RD,UD
93	0	0	0	1	0	R X S R	R X 2 + RO ⟶ R,U ; C ⟶ B (circulaire gauche)
94	0	0	0	0	1	R à U R	R ⊕ μ ⟶ R,U
95	0	0	0	0	0	L I	Lecture indirecte ; LP ⟶ α ⟶ σ ⟶ U ; R ⟶ γ ⟶ Coupleur

Chapitre 2 - Figure 8 - Les exécutifs du groupe φ_s.

TEX	RT 0	Adresse
0	0	0 à 511
0	1	512 à 1 023
1	0	1 024 à 1 535
1	1	1 536 à 2 047

La modification de T peut être effectuée, suivant l'information issue de la mémoire des exécutifs, d'une des manières suivantes :

- Modification implicite :

$$(T) + 1 \xrightarrow{\text{Modulo 16}} (T)$$

- Modification normale :

  - par le contenu de la microinstruction (bits MC 10 - 15 ou bits MC 10 et MC 14 - 15).

- Modification par des éléments extérieurs :

  - suspension
  - microinstruction spéciale (éclatements).

2.2.3.2 - Adressage de la mémoire des exécutifs (2ème niveau)

Les exécutifs sont adressés par groupes de 32 (φ_r, φ et φ_s). Le choix du groupe se fait suivant le contenu de la zone φ de la microinstruction en cours d'exécution. Ces groupes sont sélectionnés à partir des bits MC 02 - 04 de la microinstruction :

$0 \leqslant \varphi \leqslant 3$ groupe φ_r

$4 \leqslant \varphi \leqslant 27$ groupe φ

$28 \leqslant \varphi \leqslant 31$ groupe φ_s

La sélection d'un mot parmi 32 se fait par l'adresse Ae d'un exécutif à l'intérieur du groupe sélectionné.

L'adresse d'un exécutif (Ae) est calculé à partir de la zone φ de la microinstruction. Cette zone est insuffisante pour adresser les 88 exécutifs utiles d'où la recherche d'une zone complémentaire φ_c.

L'extension φ_c est fournie, suivant la valeur φ, par les bits MC 7 - 9 (zone " r ") ou MC 11 - 13 (zone " s ") qui est une partie de la zone " mod. T " d'une microinstruction

$\varphi_c = r$ si $0 \leq \varphi \leq 3$ c'est-à-dire si MC 2 - 4 = 000

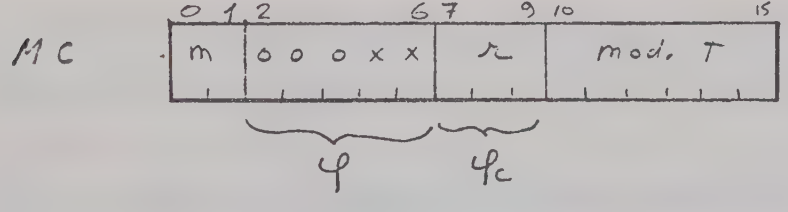
$\varphi_c = s$ si $28 \leq \varphi \leq 31$ c'est-à-dire si MC 2 - 4 = 111

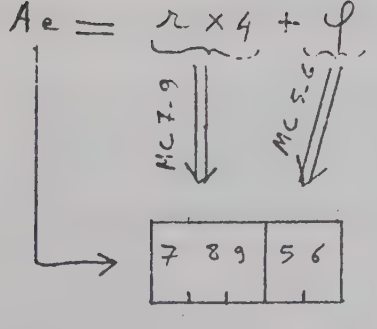
Dans les deux cas l'adresse Ae sera une fonction de la zone restreinte de φ (MC 5 - 6) et de son complément φ_c.

2.2.3.2.1 - $0 \leq \varphi \leq 3$ donc $\varphi_c = r$ (MC 2 - 4 = 000)

C'est le cas d'une instruction n'utilisant pas de registre R.

- Format de la microinstruction

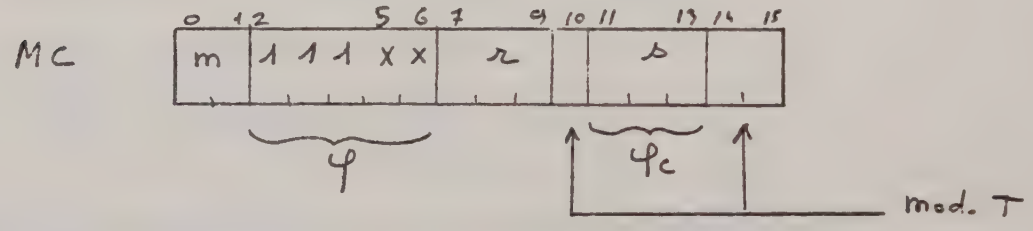


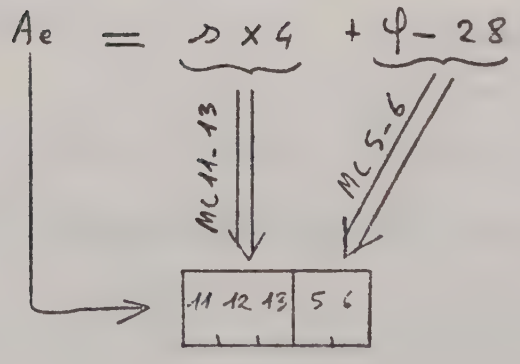


On peut donc dans ce cas adresser 32 exécutifs. Les exécutifs adressés à partir de la zone φ et $\varphi_c = r$ sont rangés dans le groupe appelé " φ_r " (figure 5).

2.2.3.2.2 - $28 \leq \varphi \leq 31$ donc $\varphi_c = s$ (MC 2 - 4 = 111)

C'est le cas où l'adresse de la microinstruction suivante est calculée à partir de 3 bits seulement étant donné que le complément de φ occupe une partie de la zone " mod. T ".

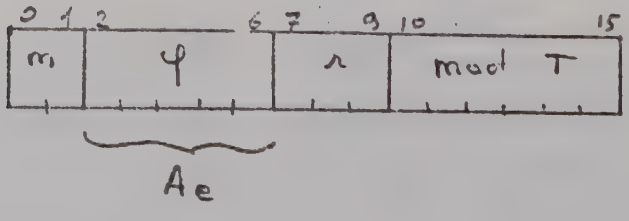




Dans ce cas on peut aussi adresser 32 exécutifs. Les exécutifs adressés à partir de la zone φ et $\varphi_c = s$ sont rangés dans le groupe appelé " φ_s ".

2.2.3.2.3 - $4 \leq \varphi \leq 27$ (MC 2 - 4 $\neq$ 000 et de 111)

C'est la seule valeur de φ disponible en dehors des deux cas précédents.



La zone φ permet d'adresser directement 24 exécutifs. Les exécutifs adressés à partir de la zone φ sont rangés dans le groupe appelé "φ".

On peut donc, à partir d'une microinstruction, adresser :

32 + 32 + 24 = 88 exécutifs

2.2.3.2.4 - Adressage des exécutifs de test

L'adresse d'un exécutif de test est imposée par la position (POS. 1 à 8) du commutateur de test situé sur le panneau de commande de l'unité de traitement. Les exécutifs appartenant au groupe φ sont adressés suivant le mode de fonctionnement à partir de la mémoire de commande (mode "normal") ou à partir du commutateur de test (mode "maintenance").

2.2.4 - Commande d'inhibition des suspensions

Certaines microinstructions ne sont pas suspensibles. C'est le cas, par exemple, de la microinstruction ACR "acquittement avec retour pile". En effet, on ne peut pas effectuer un "aller pile" (imposé par la suspension) en même temps qu'un "retour pile" (défini par ACR). La prise en compte de la suspension est dans ce cas inhibée par la microcommande SUC 0 :

NSUC 0	Action
0	Repos
1	Inhibition et la prise en compte des suspensions

NSUC 0 est le bit 23 d'un exécutif.

L'autorisation de prise en compte des suspensions est en règle générale liée à l'absence du cycle mémoire en cours.

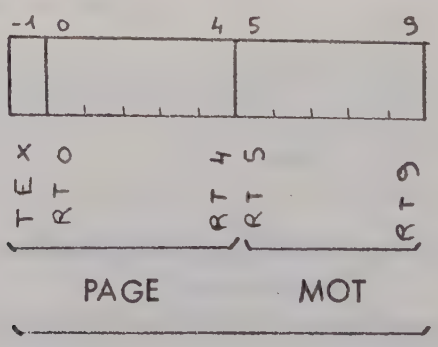
Une lecture en mémoire ferrite, à l'adresse contenue dans le registre S, amène le chargement du registre de données mémoire M. Les registres S et M ne possèdent pas de piles appropriées, la prise en compte d'une suspension n'est autorisée que lorsque le cycle mémoire est terminé.

Une dérogation existe pour les microprogrammes associés ne faisant pas appel à la mémoire.

2.3 - Registre T

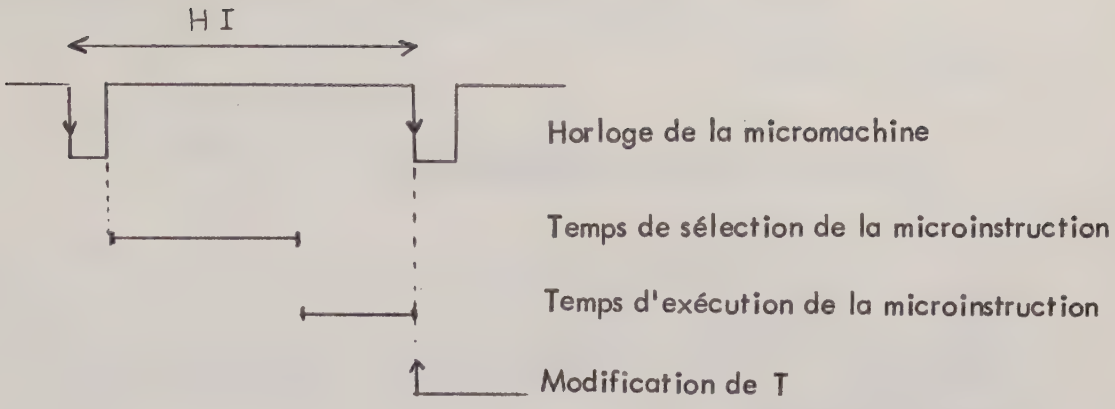
2.3.1 - Généralités

Le registre T sert à adresser la mémoire de commande. Il fournit l'adresse de la microinstruction à exécuter. Il possède dix positions binaires (RT 0 à 9) permettant d'adresser une mémoire de commande composée de 1 024 mots et une position supplémentaire (TEX) permettant de doubler cette capacité. Les bits de poids forts (RT 0 à 4) permettent de sélectionner une page parmi 32 et ceux de poids faibles (RT 5 à 9) un mot parmi 32 d'une page.



Adresse d'une microinstruction

Le contenu de T est modifié simultanément avec l'exécution de la microinstruction en cours.



La nouvelle valeur de T fournit l'adresse de la microinstruction suivante.

2.3.2 - Modification de T

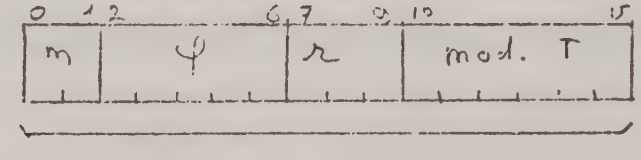
Les microcommandes de la modification de T correspondent aux bits 41 à 46 (NRTC 0 à NRTC 4 et NPARAM) de l'exécutif associé à la microinstruction en cours d'exécution. Suivant la valeur de ces 5 premiers bits, la façon dont le contenu de T est modifié, peut être différente.

NRTC	0	1	2	3	4	Action
	0	0	0	0	0	Modification normale
	0	0	0	0	1	Test "bascule fausse"
	0	0	0	1	0	Test "bascule vraie"
	0	0	x	1	1	Modification implicite
	0	0	1	0	0	Recopie de T
	0	1	1	0	0	Retour pile
	1	0	x	1	1	Modification par μ 0 - 5
	1	1	x	1	1	Modification par R 0 - 5
	1	1	1	0	0	Modification par R 2 - 7

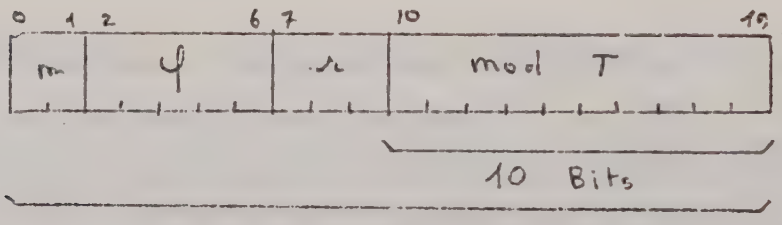
Les autres combinaisons ne sont pas utilisées mais ce code à 5 bits simplifie la logique.

2.3.2.1 - Modification normale de T

Le contenu de T est modifié par la zone " mod. T " de la micro-instruction. La longueur de cette zone (6 bits) est insuffisante pour la modification complète de T (portant sur 10 bits) mais permet de maintenir le format de la micro-instruction à 16 bits.



16 positions binaires, au lieu de :



20 positions binaires.

La modification "normale" de T a lieu dans le cas des microinstructions de type 0 ($4 \leqslant \varphi < 28$), 1 ($28 \leqslant \varphi < 32$) ou 2 ($0 \leqslant \varphi < 4$).

Le champ résumé à la zone " mod. T " varie suivant la valeur de φ.

φ	Zone " mod. T "	Type de microinstruction
$0 \leqslant \varphi < 28$	MC 10 - 15	0 et 2 (φ et φ_r)
$2 \leqslant \varphi < 32$	MC 10 et MC 14 - 15	1 (φ_s)

Il y a donc deux types de modification normale de T :

- Modification normale
- Modification normale restreinte

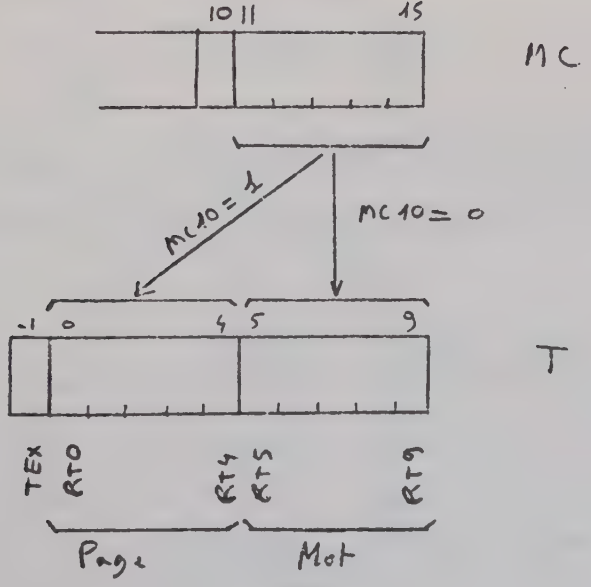
2.3.2.1.1 - Modification normale ($0 \leq \varphi < 28$)

La zone réservée à la modification de T occupe le champ MC 10 - 15. Elle ne contient pas de complément φ_c et φ. C'est le cas des microinstructions du type 0 et 2, qui n'utilisent pas d'exécutifs du groupe φ_s.

Suivant la valeur du bit MC 10 de la microinstruction, la modification porte sur les bits de poids forts (RT 0 - 4) ou de poids faibles (RT 5 - 9) du registre T.

MC 10	Bits RT 0 - 4	Bits RT 5 - 9
0	Inchangés	MC 11 - 15 ⟶ RT 5 - 9
1	MC 11 - 15 ⟶ RT 0 - 4	inchangés

Ce qui se traduit par :



La modification des poids forts de T entraîne un changement de page de MC et celle des poids faibles un changement de mot dans la même page : figure 9.1. Dans les deux cas, les valeurs du bit d'extension (TEX) reste inchangée ; elle ne peut être modifiée que par information venant de la Mémoire Associée aux Suspensions (MAS).

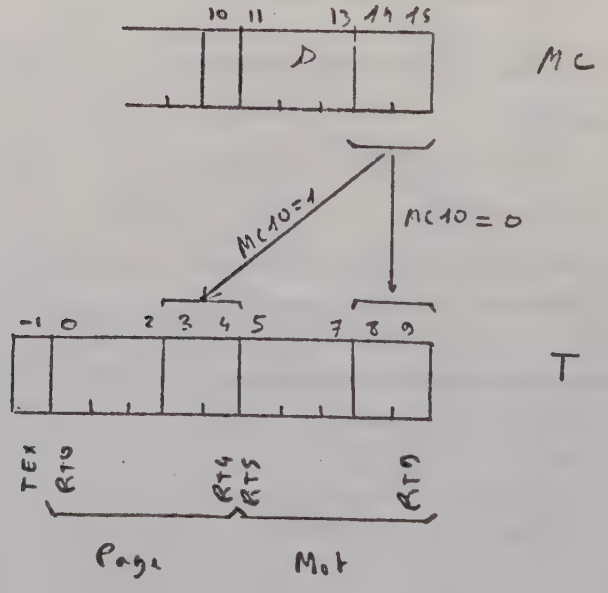
2.3.2.1.2 - Modification normale restreinte ($28 \leq \varphi < 32$)

Elle a lieu lorsque le champ MC 11 - 13 (zone S) de la microinstruction est occupé par le complément φ_c de φ. C'est le cas des microinstructions du type 1. Les exécutifs associés appartiennent au groupe φ_s.

Le contenu de T est modifié par les bits MC 14 - 15 suivant la valeur du bit MC 10 :

MC 10	Bits RT 3 - 4	Bits RT 8 - 9
0	inchangés	MC 14 - 15 ⟶ RT 8 - 9
1	MC 14 - 15 ⟶ RT 3 - 4	inchangés

Ce qui se traduit par :



La modification de l'adresse de page ou de mot ne porte que sur 2 bits de T . On peut donc imaginer que la mémoire de commande est répartie en groupes de quatre pages de quatre mots chacune : figure 9.2.

Pour "sauter" plusieurs pages ou plusieurs mots, il faut une modification normale.

2.3.2.2 - Modification implicite

C'est le cas des microinstructions de types 3 et 4 où la zone " mod. T " est remplacée par un opérande immédiat.

Le contenu du registre T est incrémenté de 1 modulo 16 :

$$(T) + 1 \xrightarrow{\text{modulo } 16} (T)$$

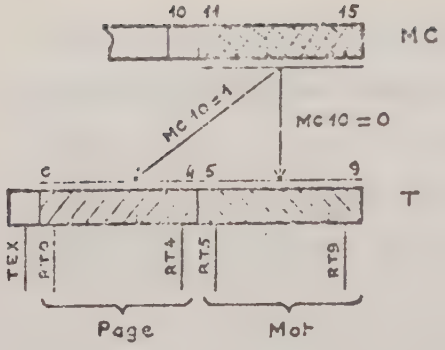
Cette modification porte sur les bits de poids faibles de T (RT 6 - 9) et n'entraîne donc pas de changement de page. On peut envisager que la mémoire de commande est répartie en pages de 16 mots : figure 9.3.

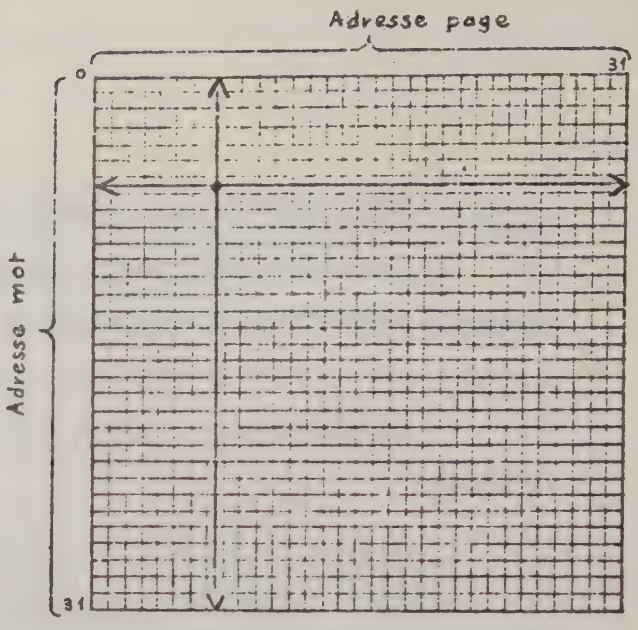
2.3.2.3 - Test bascule fausse (ID = 0) ou vraie (ID = 1)

La façon dont le contenu de T sera modifié dépend du résultat du test :

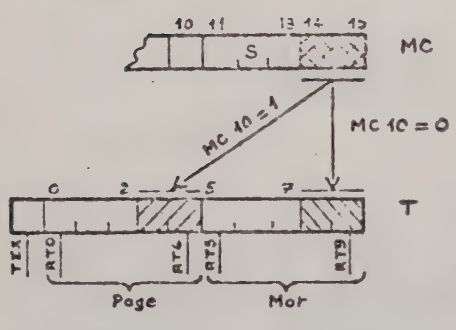
- Modification normale si le test est satisfait
- Modification implicite si le test est non satisfait

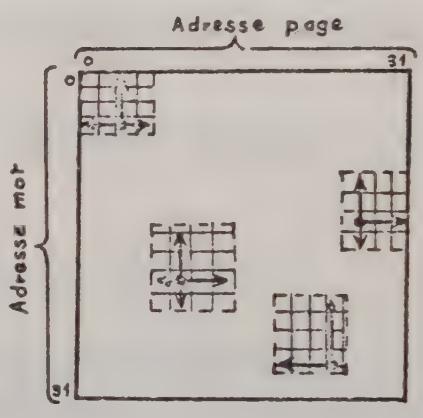
C'est le cas des microinstructions du type 0 ($4 \leq f < 28$), dont le champ MC 7 - 9 (zone r) représente l'adresse de la bascule à tester (indicateur) :





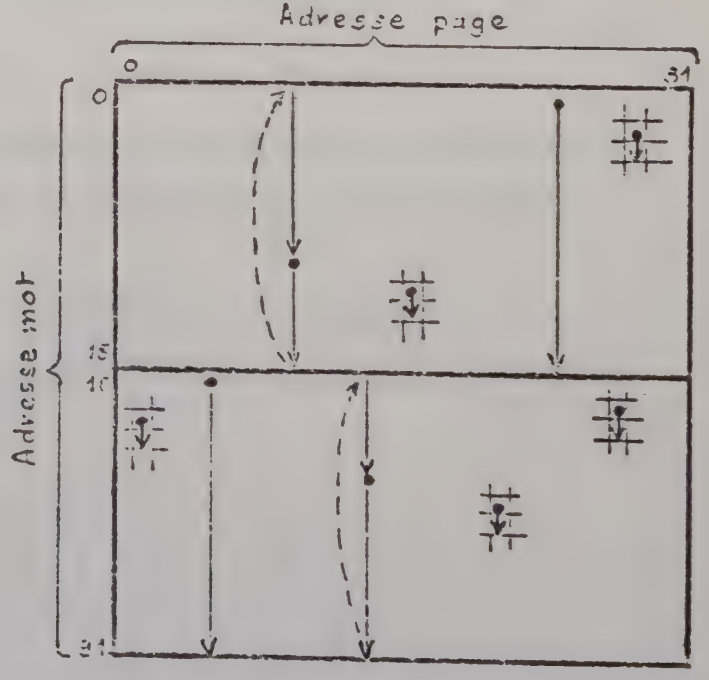
9.1 - Modification normale





9.2 - Modification normale restreinte

(T) + 1 $\xrightarrow{\text{modulo 16}}$ (T)



9.3 - Modification implicite.

Chapitre 2 - Figure 9 - Modification de T.

MC	7	8	9	Bascule à tester
	0	0	0	Indicateur externe
	0	0	1	SN (sortie OP = $\sigma < 0$)
	0	1	0	SZ (sortie OP = $\sigma = 0$)
	0	1	1	SO (sélection octet)
	1	0	0	MS (Maître / Esclave)
	1	0	1	Indicateur programme I2
	1	1	0	Indicateur programme I1
	1	1	1	B

2.3.2.4 - Recopie de T

La valeur de T est recopiée

$$(T) \dashrightarrow (T)$$

Cela correspond au baclage sur une microinstruction en attente d'un appel extérieur (demande de suspension).

2.3.2.5 - Retour Pile

Le registre T est chargé avec le contenu de la pile associée

$$(\Pi\ T) \longrightarrow (T)$$

On restitue ainsi la valeur de T qui a précédé la prise en compte d'une suspension et qui a été sauvegardée en pile. Cela permet de reprendre le travail à l'endroit où il a été suspendu.

2.3.2.6 - Modification de T pour une information externe

La nouvelle valeur de T peu dépendre d'une information externe chargée préalablement dans les registres M , U ou R. On peut donc modifier T, c'est-à-dire appeler un microprogramme à partir d'une information issue de la mémoire centrale (macroinstruction) au lieu d'un coupleur de périphérique (mot d'état quelconque).

L'information externe à un format de 6 bits placés dans l'octet de gauche du registre concerné. Pour modifier T, on combine cette information externe de 6 bits avec un masque, de même format, issu de la mémoire de commande (paramètre MC 10 - 15). Ce masque détermine la partie de l'information externe qui va contribuer à la modification de T. Il permet donc l'analyse partielle ou totale de cette information en accédant instantanément à la boucle du microprogramme correspondant.

On peut donc réaliser un éclatement vers plusieurs microprogrammes de la manière suivante :

- lorsqu'un bit du masque est à l'état 1, on recopie le bit externe dans le bit de T correspondant.
- lorsqu'un bit du masque est à l'état 0, on ne modifie pas le bit de T correspondant.

Ainsi chaque bit à l'état 1 du masque (MC 10 - 15) permet la modification de T par l'information externe :

- le nombre de bits à l'état 1 du masque définit le nombre de branches du microprogramme (éclatement).
- le nombre de bits à l'état 0 du masque définit le saut d'adresse effectué dans T, c'est-à-dire le pas entre chaque branche du microprogramme.

Remarque :

Le paragraphe "Retour à zéro de T" précise qu'il y aura remise à zéro de T lorsque la microinstruction en cours amène une adresse en poids faible de T identique à celle que contient T. Or, lors d'un éclatement, l'information externe peut fort bien produire le même effet et c'est pour éviter cet inconvénient que l'on modifie le poids faible de T en inversant son état ($T\,9 \longrightarrow \overline{T\,9}$). L'information externe et le masque de 6 bits agissent alors sur les bits 3 à 8 de T.

2.3.2.6.1 - Eclatement du type MURT

L'information externe qui transite par le multiplexeur μ provient soit du registre M, soit du registre U.

On utilise la zone μ 0 - 5 masquée par MC 10 - 15.

2.3.2.6.2 - Eclatement du type BRG

L'information externe a été préalablement chargée dans un registre général R que l'on adresse lors du BRG : Branchement sur R Gauche.

On utilise la zone RR 00 - 05 masquée par MC 10 - 15.

Un exemple précis (BRG R 2) sera traité dans le Chapitre : La micro-programmation dans le cadre du microprogramme associé aux voies VMC.

2.3.2.6.3 - Eclatement du type BRD

L'information externe a été préalablement chargée dans un registre général R que l'on adresse lors du BRD : Branchement sur R Droite (gauche décalé).

On utilise ici la zone RR 02 - 07 masqué par MC 10 - 15.

2.3.2.6.4 - Principe d'un éclatement

Dans cet exemple, figure 10, le masque ne sélectionne que 3 bits, il permet donc l'éclatement vers 8 branches différentes du microprogramme analysant l'information externe.

La modification de T concerne l'adresse page restreinte (2 bits) et l'adresse mot (5 bits). On peut donc réaliser des sauts allant de 0 à 4 pages et de 1 à 32 mots pour atteindre la branche du microprogramme intéressée.

Les poids forts de T , y compris celui d'extension TEX, ne sont pas modifiés.

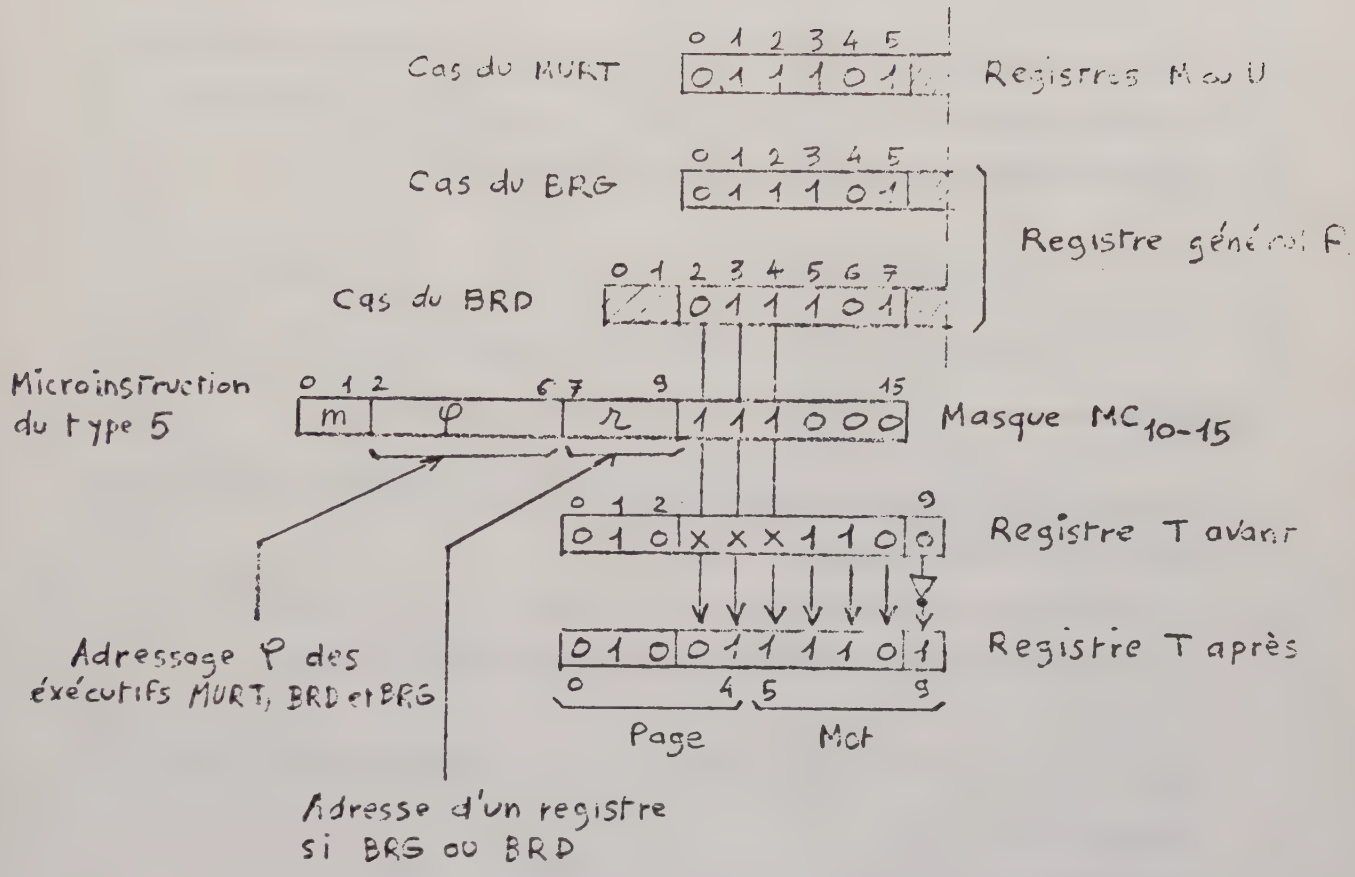
2.3.2.7 - Retour à zéro de T

L'adressage de la mémoire de commande s'effectue normalement en effectuant des sauts de pages ou des sauts de mots. Cela signifie que pour accéder à une adresse connue à partir d'une adresse quelconque de la mémoire de commande, il faut utiliser des microinstructions relais (que l'on essaie de rendre utiles d'autre part) pour effectuer, soit un saut de page, soit de mot, ou bien les deux successivement en utilisant deux microinstructions. Cela implique une part de temps considérable (315 ns par microinstruction) et impose la répartition et la concentration des différents microprogrammes dans la mémoire de commande.

Or certains microprogrammes implantés à des endroits quelconques prennent leur origine à une adresse que l'on a fixée à zéro (T 0 - 9 = 0) dans les 1 024 premiers mots de la mémoire de commande. Ce retour à zéro de T peut être obtenu par une microinstruction de type 0 ou 1 exécutant une modification de T en poids faibles.

MC 10 = 0

- Type 0 : MC 11 - 15 ⟶ T 5 - 9 (adressage normal)
- Type 1 : MC 14 - 15 ⟶ T 8 - 9 (adressage normal restreint)



Chapitre 2 - Figure 10 - Principe d'un éclatement.

Dans ce cas, il suffit que l'adresse qui contient la zone " mod. T " de cette microinstruction soit identique à celle que contient déjà T pour déclencher le retour à zéro (RTZ) de ce registre.

RTZ type 0 si MC 11 - 15 = T 5 - 9

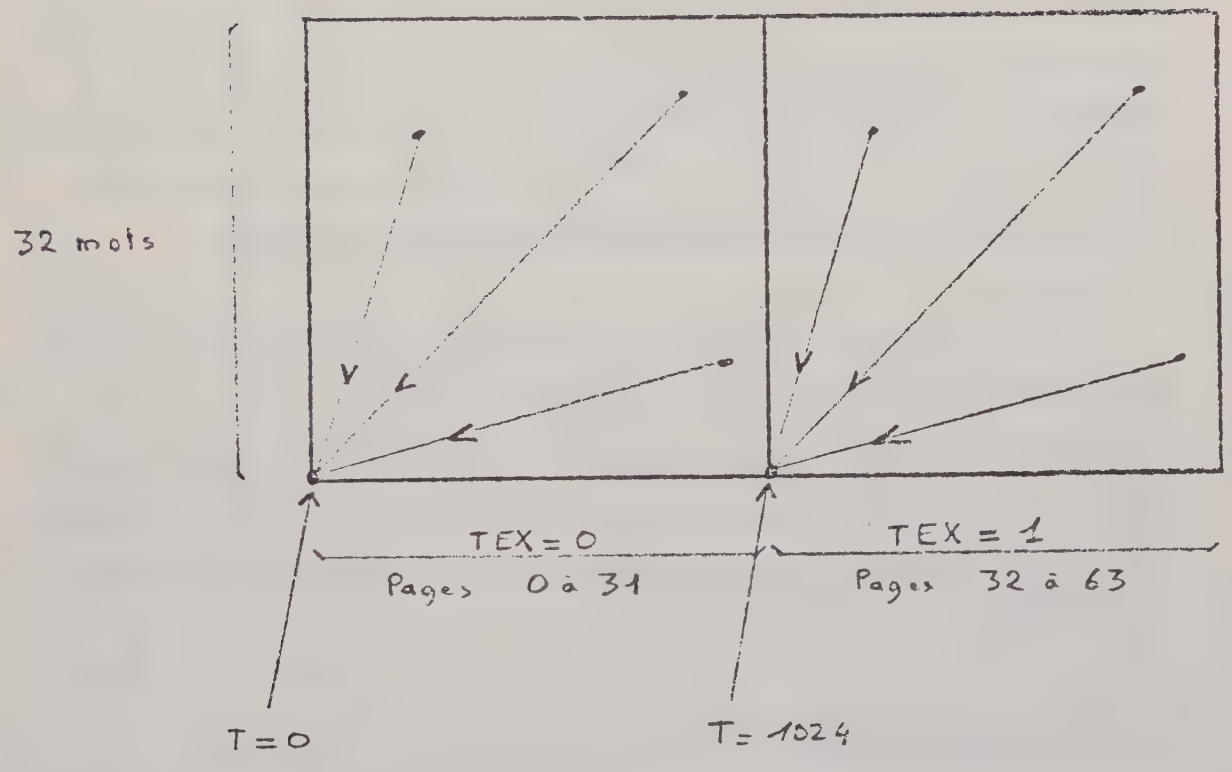
RTZ type 1 si MC 14 - 15 = T 8 - 9

Le retour à zéro de T n'agit pas sur le bit d'extension de T (TEX). Ceci permet d'obtenir une deuxième adresse de regroupement dans la deuxième partie de la mémoire de commande (adresse décimale 1 024).

On obtient la figure 11.

Le retour à zéro de T n'est pas toujours autorisé pour les raisons suivantes :

- La modification concerne les poids forts de T qui vont justement prendre la même valeur que les poids faibles.
- La modification de T est liée au résultat d'un test d'indicateur qui n'est pas satisfait. Dans ce cas on effectue une modification implicite (T) + 1 $\longrightarrow$ (T) Modulo 16.
- La microinstruction effectue une halte (T) $\longrightarrow$ (T), un retour pile ($\overline{\text{TT}}$ T) $\longrightarrow$ (T) ou un éclatement BRD.
- La microinstruction effectue un éclatement MURT ou BRG.
- La microinstruction contient un paramètre immédiat qui peut être identique à T 5 - 9 (c'est la microcommande NPARAM de l'exécutif sélectionné qui inhibe RTZ).



Chapitre 2 - Figure 11 - Retour à zéro de T .

2.4 - Registres généraux

2.4.1 - Généralités

Les registres généraux, ou registres rapides (RR), sont constitués par une mémoire vive (RAM) à faible temps d'accès ; cette rapidité d'accès est nécessaire tant pour une lecture que pour une écriture afin de respecter la vitesse d'exécution de chaque microinstruction concernée. En général, on peut dire qu'une partie est réservée au travail courant de la micromachine et que l'autre sert de mémoire de voies pour les périphériques dont elle assure le couplage.

Au point de vue fonctionnel, cette mémoire est décomposée en blocs de 8 registres rapides. La capacité de la mémoire RAM peut varier, suivant la configuration du système, de 64 à 256 registres, soit de 8 à 32 blocs de 8 registres. Les 64 premiers registres sont implantés sur la carte appelée "RN 10", l'utilisation d'un nombre de registres R supérieur à 64 implique une extension de la mémoire RAM implantée sur la carte appelée " RN 11 ".

2.4.2 - Affectation des registres

L'affectation des registres généraux est différente dans le cas d'une unité centrale, d'une unité d'échange ou autre utilisation.

2.4.2.1 - Dans le cas d'une unité centrale

Le bloc 0 comporte 6 registres (P, L, G, A, E, X) utilisés pour le programme en cours d'exécution et deux registres de travail (V et W).

L'affectation des deux premiers blocs est la suivante :

	N° registre	Symbole	Fonction
Bloc 0	0	P	Compteur Ordinal
	1	L	Base locale
	2	G	Base générale
	3	A	Accumulateur
	4	E	Extension de l'accumulateur
	5	X	Index
	6	V	Registres de travail
	7	W	
Bloc 1	8	ITN	2 fois le rang de l'interruption en cours
	9		Compte d'octets MAE
	10		Adresse courante MAE
	11		Registre de travail MAE
	12	K	Adresse du bloc programme en cours (& 0000 au & 0068 pour l'IT rapide)

Le contenu des 6 premiers registres (et des indicateurs) définit le contexte du programme en cours d'exécution. En cas de changement de contexte, ces informations seront sauvegardées et remplacées.

Les registres 6 et 7 sont des registres temporaires réservés, entre autres, à l'exécution décomposée de chaque instruction.

Le registre 8 contient le niveau de la tâche en cours, c'est-à-dire deux fois le rang de l'interruption programme prise en compte. C'est à partir de ce registre que l'on identifie la tâche donc le contexte.

Les registres 9 - 10 - 11 servent de mémoire de voie au télétype de service (ASR 33 ou MAE) qui assure la liaison entre l'opérateur et la machine. Ces registres contiennent les caractéristiques de l'EIS à effectuer.

Le registre R 12 contient l'adresse du bloc programme en cours d'utilisation. En effet, l'UT est équipée d'une interruption dite rapide dont le contexte est implanté dans un autre bloc mais organisé comme le bloc 0. Le changement de contexte s'effectue simplement par changement de bloc contraitement aux autres interruptions dont le contexte est rangé en mémoire centrale.

Les registres 13 - 14 - 15 et les blocs suivants sont affectés au couplage des périphériques.

2.4.2.2 - Adressage des registres généraux

Les registres généraux sont adressés à la fois par leur registres d'adresse J et par la zone " r " de la microinstruction en cours de traitement.

Le registre J possède 6 positions binaires (RJ 2 à RJ 7) permettant d'adresser 64 registres généraux et 2 bits d'extension (RJ 0 à RJ 1) permettant d'utiliser jusqu'à 256 registres.

Le contenu du registre J peut être modifié, suivant l'information issue de la mémoire des exécutifs d'une des manières suivantes :

- Remise à zéro de J.
- Chargement de J à partir de la microinstruction en cours de traitement.
- Chargement de J à partir d'un registre général R.
- Modification à partir d'un élément extérieur.

L'adresse d'un registre général est composée de deux parties :

- l'adresse du bloc fonctionnel de 8 registres.
- l'adresse du registre à l'intérieur du bloc sélectionné.

Registre J

64 Registres RN 10

128 Registres RN 11

256 Registres pas utilisés

Les registres généraux sont organisés au point de vue technologique en groupes de 16 registres. Chaque groupe est constitué par deux blocs fonctionnels.

L'adresse du groupe est fournie par les quatre bits de poids fort du registre J (RJ 0 à RJ 3). Avec RJ 0 = RJ 1 = 0 (pas de RN 11) les bits RJ 2 et RJ 3 permettent d'adresser quatre groupes de 16 registres implantés sur la carte RN 10. Le bit RJ 4 permet de sélectionner un bloc fonctionnel parmi deux constituant un groupe (figure 12).

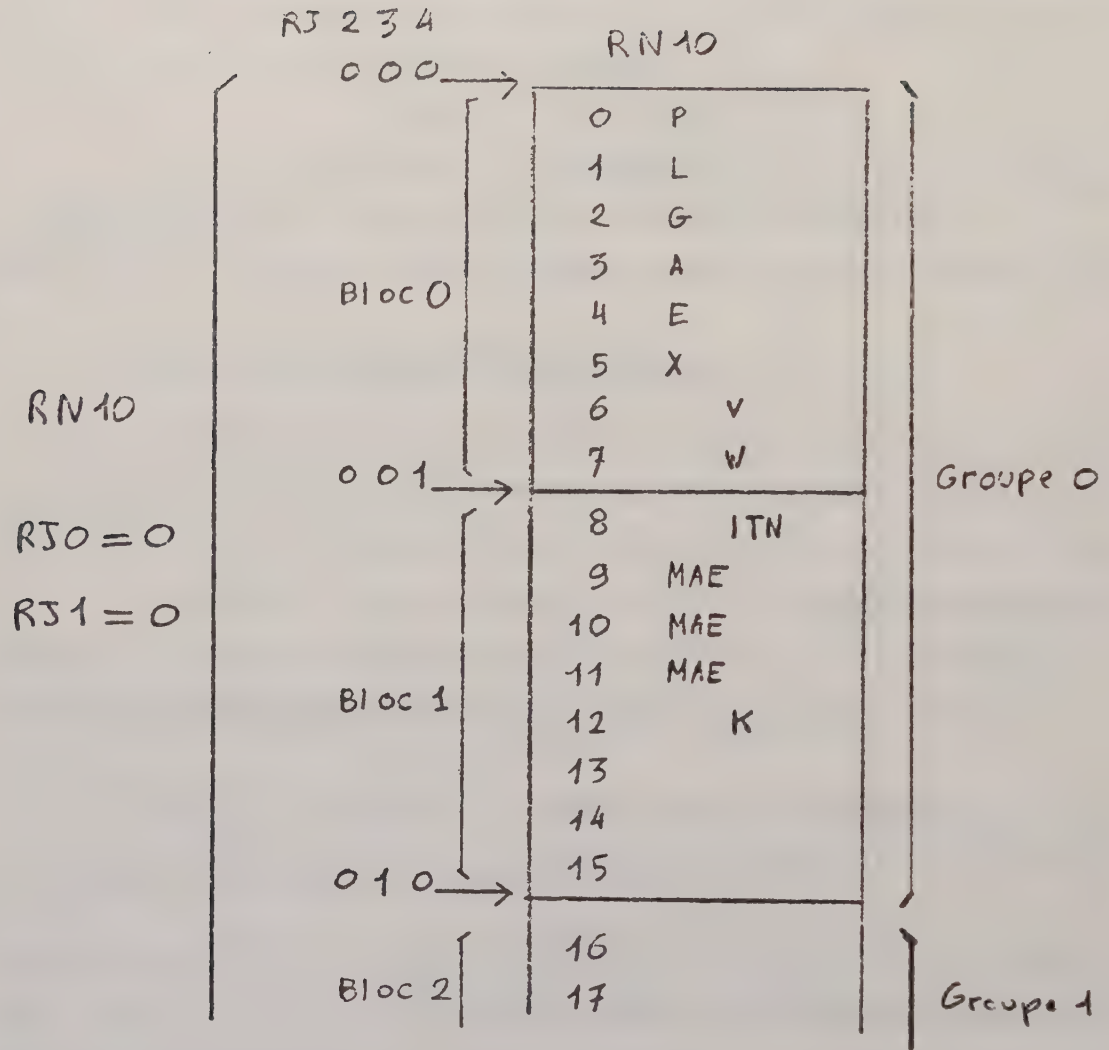
2.4.2.3 - Adressage des registres à l'intérieur du bloc sélectionné

L'adresse d'un registre général à l'intérieur du bloc sélectionné est fournie suivant le traitement en cours par :

- la zone " r " de la microinstruction (MC 7 - 9)
- les 3 bits de poids faible du registre J (RJ 5 - 7).

Le premier cas est utilisé lorsqu'il s'agit de travailler avec plusieurs registres d'un même bloc. Dans ce cas, les trois poids faibles de J sont à l'état 0 (RJ 5 - 7 = 000) et l'adresse du registre est obtenue par la zone " r " des microinstruction concernées.

Le deuxième cas est utilisé lorsque l'adresse d'un registre est une information externe, inconnue préalablement. Dans ce cas, la zone " r " de la



Chapitre 2 - Figure 12 - Adressage des blocs des registres.

microinstruction concernée est à l'état 0 (MC 7 - 9 = 000) et c'est le contenu du registre J qui désigne directement le registre.

La sélection d'un registre est donnée figure 13.

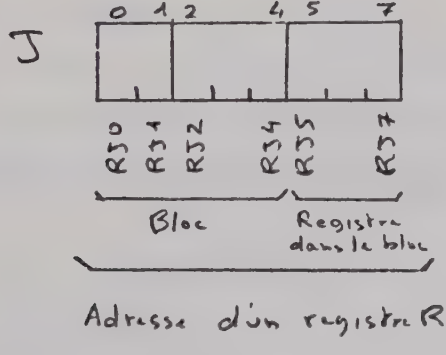
2.5 - Registre J

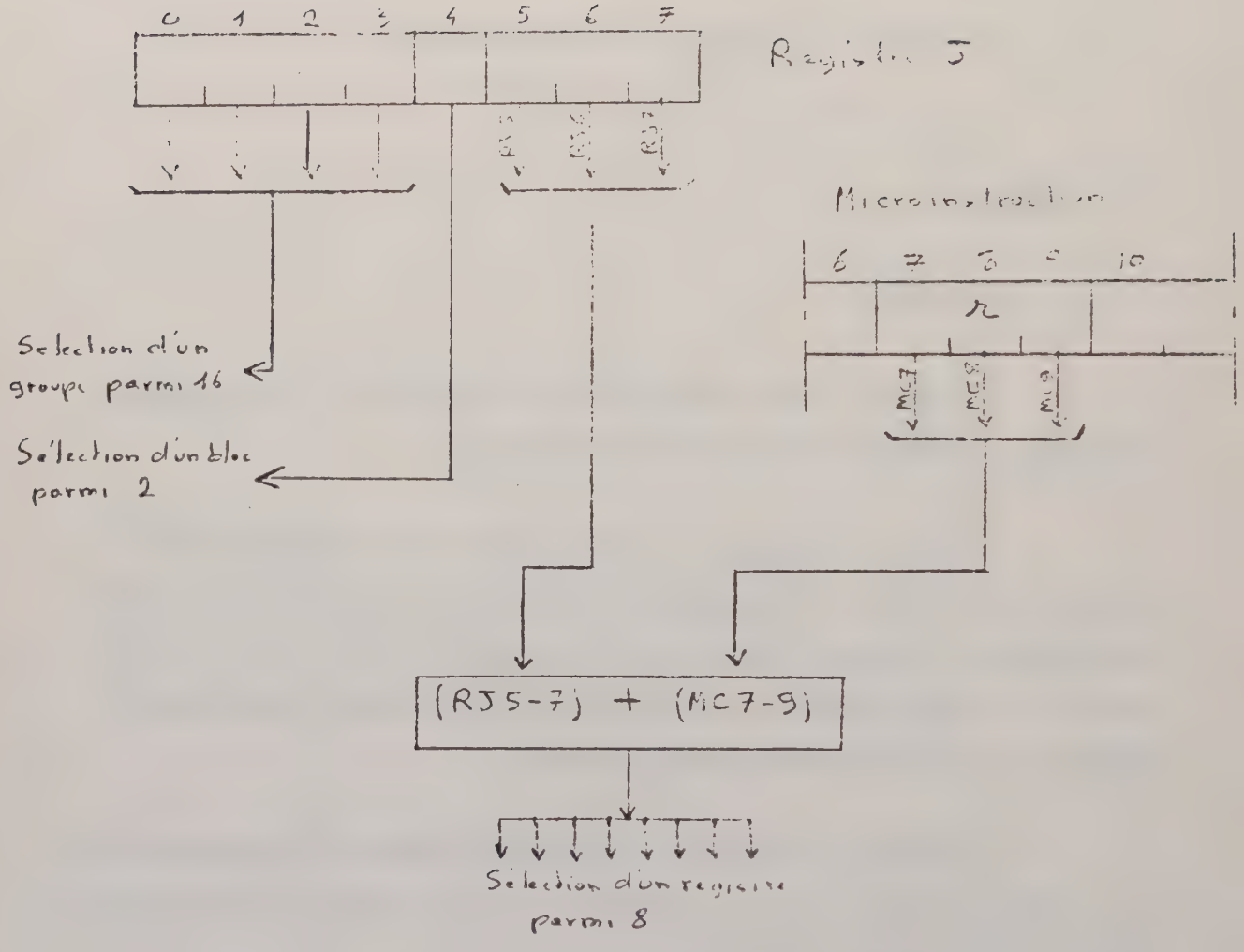
2.5.1 - Généralités

Le registre J sert à adresser les registres généraux. Il fournit l'adresse du registre R associé à la microinstruction à exécuter.

Le registre J possède 5 positions binaires (RJ 2 à RJ 7) permettant d'adresser une mémoire RAM composée de 64 registres, et deux positions supplémentaires permettant d'augmenter cette capacité jusqu'à 256 registres. Les bits de poids forts (RJ 0 à RJ 4) permettant de sélectionner un bloc parmi 32 et ceux de poids faibles (RJ 5 à RJ 7) un registre parmi 8 du bloc.

En réalité, les bits RJ 5 à 7 représentent l'adresse du registre dans un bloc sélectionné uniquement si les bits MC 7 à 9 dans la micro-instruction en cours sont nuls (voir paragraphe 2.4.2.3).



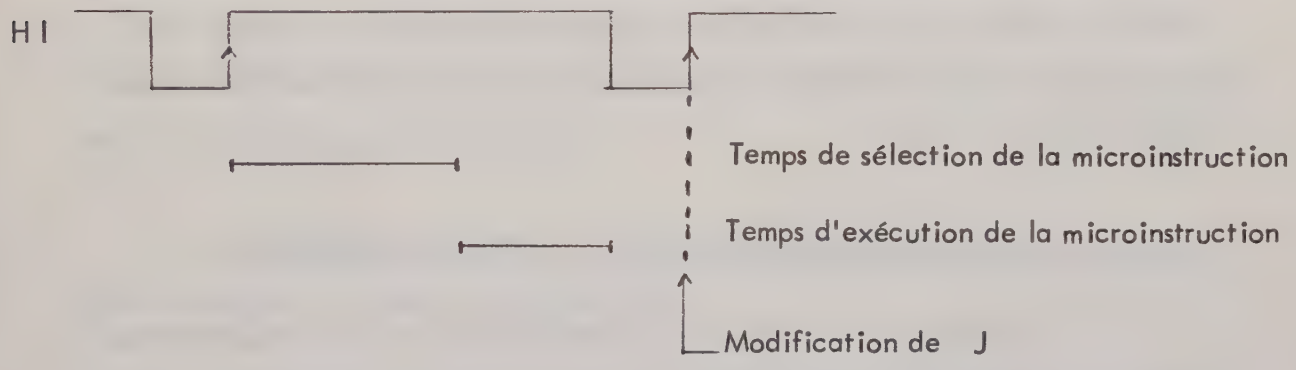


Chapitre 2 - Figure 13 - Sélection d'un registre.

Le registre J est équipé d'une pile à 4 couches (TT J) constituée d'un registre à décalage bidirectionnel. Cette pile permet de sauvegarder jusqu'à 4 valeur de J en cas de prise en compte successive de 4 suspensions de plus en plus prioritaires. Lors d'un acquittement de suspension, il permet de restituer la valeur de J , c'est-à-dire de revenir sur le bloc précédent.

2.5.2 - Modification de J

Le contenu de J est modifié sur le front arrière du top d'horloge H I qui suit l'exécution de la microinstruction en cours :



La nouvelle valeur de J permet d'adresser le registre R associé aux microinstructions suivantes. Le contenu du registre J peut être modifié sous l'action d'un exécutif ou d'une suspension.

2.5.2.1 - Modification de J à partir d'un exécutif

Les microcommandes de la modification du registre J correspondent aux bits 33 et 34 de l'exécutif sélectionné par la microinstruction en cours d'exécution. Suivant la valeur de ces bits, la façon dont le contenu de J est modifié est différente :

- Recopie de J.
- Retour Pile.
- Changement par δ .
- Remise à zéro.

2.5.2.1.1 - Recopie de J : (J) ⟶ (J)

Le contenu du registre J n'est pas modifié quand :

- la microinstruction suivante va utiliser le même bloc du registre R que celle en cours d'exécution.
- la microinstruction R suivante ne va pas utiliser les registres R.

2.5.2.1.2 - Retour Pile : (⊓ J) ⟶ (J)

Le registre J est chargé avec le contenu de la pile associée. On restitue ainsi la valeur de J qui a précédé la prise en compte d'une suspension et qui a été sauvegardée en pile. Cela permet de reprendre le travail à l'endroit où il a été suspendu. Cette modification est réalisée par l'exécutif ACR sélectionné par la microinstruction du type 4.

2.5.2.1.3 - Chargement par δ : (δ 8 - 15) ⟶ (J 0 - 7)

Le registre J est chargé par l'octet de droite sortant du multiplexeur δ. Cette information provient, suivant l'exécutif sélectionné, soit de la mémoire de commande (MC ⟶ J), soit d'un registre rapide (R ⟶ J). Dans ces deux cas, l'octet de gauche est ignoré.

2.5.2.1.4 - Remise à zéro de J : 0 ⟶ (J 0 - 7)

En principe le bloc 0 est réservé aux registres de travail courant de l'unité de traitement (UC ou UE). Les autres blocs sont généralement réservés au couplage des périphériques (mémoires de voies).

Il a donc été prévu un retour au bloc 0 par une commande de rémise à zéro de J.

Les exécutifs correspondants sont les suivants :

= URJ : Cet exécutif réalise le transfert du contenu du registre U dans le registre R désigné par J, puis remise à zéro de J.

= RJU : Cet exécutif réalise le transfert du contenu du registre par J dans le registre U, puis remise à zéro de J.

2.5.2.2 - Modification de J sous l'action d'une suspension

Cette modification de J a lieu à la suite de la prise en compte d'une suspension. La valeur que J allait prendre est rangée dans la pile associée :

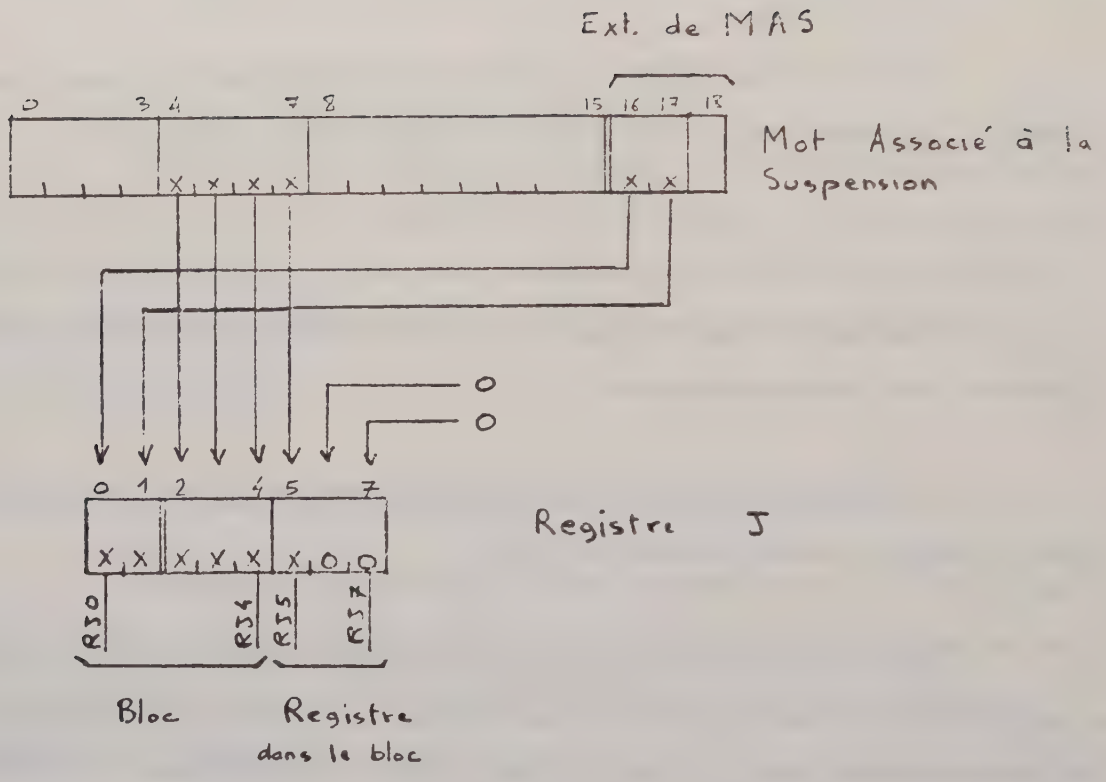
$$(J\ 0-7) \longrightarrow (\overline{TT}\ J)$$

Cela permet à la micromachine de retrouver plus tard le bloc de registres affectés au microprogramme suspendu.

La nouvelle valeur de J est fournie par le mot associé à la suspension prise en compte et lu dans la mémoire "MAS".

Les bits RJ 2 - 5 du registre J sont remplacés par les bits 4 à 7 de MAS et les bits RJ 6 - 7 sont remis à zéro. Les bits RJ 0 - 1 peuvent être positionnés par une extension de MAS : figure 14. Cette adresse est généralement une adresse de bloc (J 5 - 7 = 000) ou de 1/2 bloc (J 5 - 7 = 100) ce qui permet ensuite, par le jeu de la zone " r " des microinstructions du microprogramme appelé, d'accéder à plusieurs registres (8 ou 4) sans changer la valeur de J.

On verra au Chapitre des voies VMC, que par le jeu de J 5 = 0 ou 1 dans la MAS, le même microprogramme utilise soit les 4 premiers registres d'un bloc, soit des 4 derniers selon l'origine de la suspension.



Chapitre 2 - Figure 14 - Modification de J par une suspension.

2.6 - Unité arithmétique et logique

2.6.1 - Généralités

L'unité arithmétique et logique permettant d'exécuter les microinstructions MITRA 15 est constituée par un opérateur (OP) à deux entrées (α et β) et le registre universel U servant d'accumulateur à la micromachine. Le schéma simplifié de l'unité arithmétique et logique est représenté figure 15 ; elle se compose des éléments suivants :

- Registre U
- Multiplexeurs μ , β , γ , α
- Générateur de la retenue anticipée CIN
- Opérateur OP

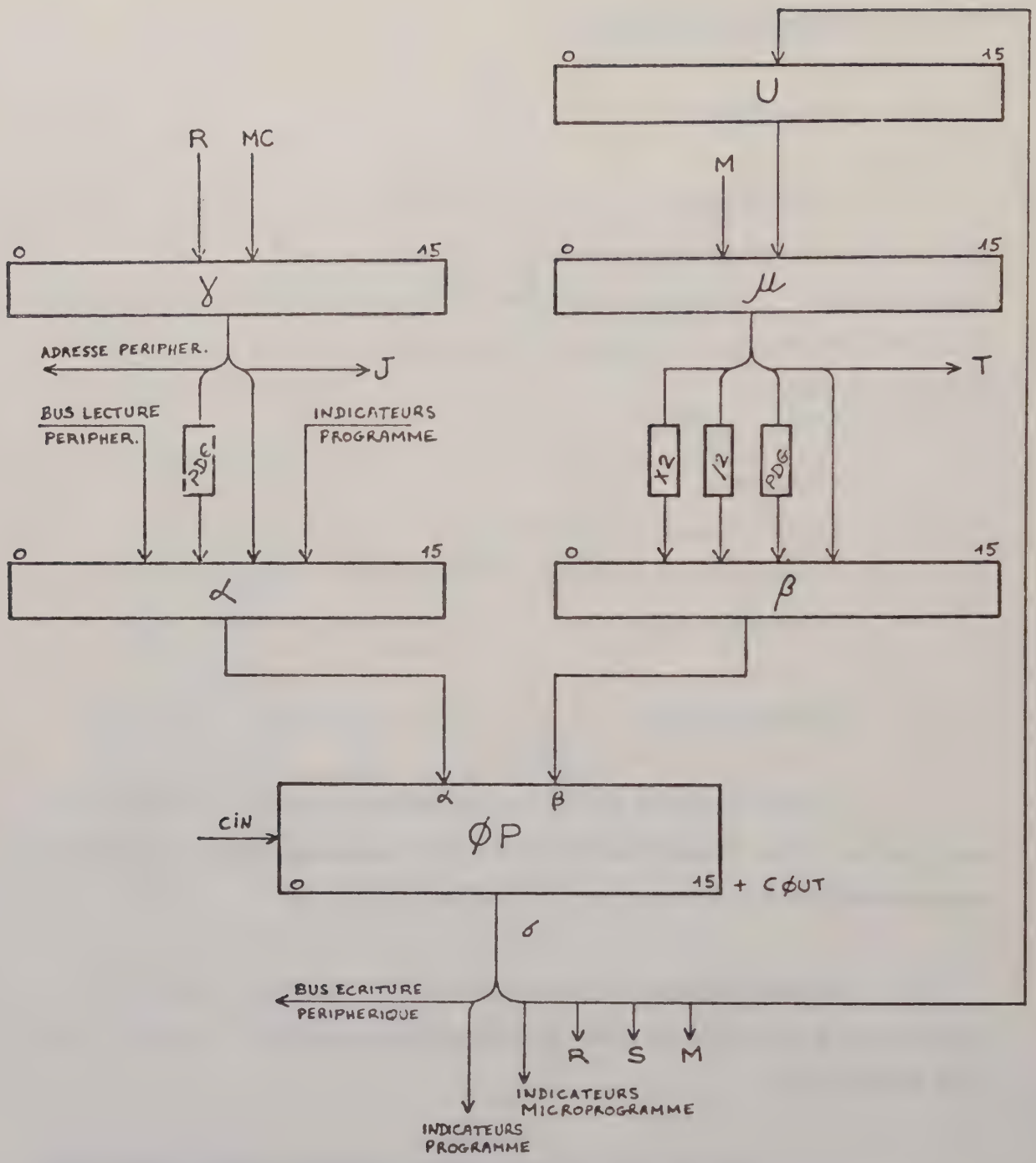
2.6.2 - Opérateur (OP)

L'opérateur utilisé dans l'unité de traitement MITRA 15 travaille en parallèle sur 16 bits. Il peut fonctionner suivant la commande issue de la mémoire des exécutifs en mode "logique" ou "arithmétique".

- En mode "logique", l'opérateur fournit le résultat $\overline{U}$ de 16 bits (SG 00 - 15) d'une des 16 fonctions logiques des deux variables α (AL 00 - 15) et β (BT 00 - 15).

- En mode "arithmétique", il fournit le résultat de 16 bits (SG 00 - 15) plus un bit de report (COUT) d'une des 16 fonctions arithmétiques de trois variables (AL 00 - 15 , BT 00 - 15 et la retenue anticipée CIN).

Toutes les fonctions, réalisées par l'opérateur, sur les bits de poids forts (0 à 7) et de poids faibles (8 à 15) des valeurs d'entrée, sont commandées séparément. Ceci permet de réaliser diverses opérations sur les octets.



Chapitre 2 - Figure 15 - Schéma de l'unité arithmétique et logique.

Les valeurs d'entrée α et β représentent les opérandes de la microinstruction venant :

- pour α : d'un registre général R, de la mémoire de commande (1er niveau), des indicateurs programme ou du bus périphérique.
- pour β : de l'accumulateur U de la micromachine ou du registre M de liaison avec la mémoire ferrite.

Le résultat de la microinstruction peut être rangé dans le registre U, M ou S, dans un registre général R, dans les indicateurs programme ou micro-programme.

La sortie T de l'opérateur est aussi envoyée sur le bus périphérique.

Chacune des deux entrées de l'opérateur est chargée à partir des deux multiplexeurs :

- l'entrée α : multiplexeurs γ et α
- l'entrée β : multiplexeurs μ et β

2.6.2.1 - Le multiplexeur γ chargé à partir d'un registre R ou de la mémoire de commande peut contenir :

- un opérande de la microinstruction à charger dans le multiplexeur α.
- l'adresse et la fonction de couplage d'un périphérique à décoder pour la logique d'EIS.
- l'adresse d'un registre général R à charger dans le registre J.

2.6.2.2 - Le multiplexeur α transmet à l'entrée α de l'opérateur une des valeurs suivantes :

- le contenu du multiplexeur γ.
- les octets permutés de γ (PDG : Permutation Droite/Gauche).
- le contenu des indicateurs programme.
- la valeur lue sur le bus périphérique.

2.6.2.3 - Le multiplexeur μ chargé à partir de U ou de M, contient un opérande de la microinstruction.

Les poids forts de μ (MU 00 - 15) peuvent participer à la modification du contenu du registre T (pour le décodage des instructions).

2.6.2.4 - Le multiplexeur β transmet à l'entrée β de l'opérateur une des valeurs suivantes :

- le contenu du multiplexeur μ .
- les octets permutés de μ (PDG).
- le double de la valeur μ (2 X μ).
- la demi-valeur de μ (μ/2).

2.6.3 - Registre U

Le registre universel U possède 16 positions binaires (RU 00 à RU 15). Il sert d'accumulateur à la micromachine, recevant, en règle générale, le résultat de la fonction réalisée par l'opérateur.

Le contenu du registre U représente, en absence d'un demi-cycle de réécriture (LM) et en dehors du traitement de la valeur lue en mémoire, l'opérande de la microinstruction à charger dans le multiplexeur μ .

A chaque position binaire de U est associée une pile à 4 couches ($\overline{\Pi}$ U) constituée par un registre à décalage bidirectionnel. Cette pile permet de sauvegarder jusqu'à 4 valeurs de U en cas de prises en compte successives de 4 suspensions de plus en plus prioritaires.

Elle permet, en cas d'acquittement d'une suspension, de restituer la valeur précédente de U.

Le contenu du registre U est modifié sur le front arrière du top d'horloge Hi qui suit l'exécution de la microinstruction en cours. La nouvelle valeur de U représente un des opérandes pour la microinstruction suivante (lorsque celle-ci n'effectue pas une opération sur le registre M).

Le contenu du registre U est modifié par l'information venant de la mémoire des exécutifs. Les microcommandes de la modification de U correspondent aux bits 20 et 21 de l'exécutif sélectionné par la microinstruction en cours d'exécution. Suivant la valeur de ces bits, la façon dont le contenu de U est modifié, est différente :

Bit 20	Bit 21	Action
0	0	Aucune (maintien et U)
0	1	Combinaison non utilisée
1	0	Chargement par $\overline{U}$
1	1	Chargement par $\overline{U}$ + remise à zéro de l'octet gauche de U.

Le lecteur qui désire plus d'information sur cette partie de l'UC se reportera à la bibliographie.

2.7 - Indicateurs

2.7.1 - Généralités

Chaque unité de traitement est équipée de 4 indicateurs microprogrammes : SGZ , SGN , SO et B et de 5 indicateurs programmes : MS , PM , MA , I1 et I2.

Les indicateurs SGZ , SGN , SO et B sont utilisés exclusivement par la micromachine, d'où leur nom "indicateurs microprogramme".

Les indicateurs PM , MA , MS , I 1 et I 2 sont, pour une unité centrale, accessibles aux programmes, d'où leur nom "indicateurs programme".

2.7.2 - Indicateurs microprogrammes : SGZ , SGN , SO et B

Les indicateurs microprogrammes sont constitués par des registres d'une position binaire permettant de recevoir un bit d'information relatif à la micro-instruction en cours, et nécessaires à l'exécution d'une des microinstructions suivantes.

Le contenu des indicateurs SGZ , SGN , SO et B est modifié sur le front arrière du top d'horloge H I. Ceci permet un recouvrement entre deux micro-instructions, c'est-à-dire le positionnement des indicateurs alors qu'une nouvelle microinstruction est en cours de sélection.

Chaque indicateur microprogramme est équipé d'une pile à 4 couches, constituées par le registre de 4 positions binaires, à décalage bi-directionnel. Cette pile permet de mémoriser jusqu'à 4 valeurs de cet indicateur en cas de prises en compte successives de 4 suspensions de plus en plus prioritaires. En cas d'acquittement d'une suspension, elle permet de restituer l'état précédent de l'indicateur.

2.7.2.1 - Indicateur SGZ ("Sigma Zéro")

L'indicateur SGZ est chargé, après l'exécution de chaque micro-instruction, par la sortie SGZ de l'opérateur.

Positionné, il indique que le résultat ⊔ de la fonction réalisée par l'opérateur est nul (SG 00 - 15 = 0).

2.7.2.2 - Indicateur SGN ("Sigma Négatif")

L'indicateur SGN est chargé, après l'exécution de chaque microinstruction, avec le bit de plus fort poids de la sortie σ de l'opérateur.

Positionné, il indique que le résultat de la fonction réalisée par l'opérateur est négatif (SG 00 = 1).

2.7.2.3 - Indicateur SO (Sélection Octet)

L'indicateur SO facilite le traitement des octets au niveau de la micromachine. Il indique l'octet à prendre en compte dans le mot lu en mémoire ferrite. Ce choix s'effectue au niveau du multiplexeur μ chargé avec le contenu du registre M .

Lorsque la zone " m " de la microinstruction en cours contient un DM, l'indicateur SO est commandé à partir du premier niveau de la mémoire de commande.

2.7.2.4 - Indicateur B (Bascule à usage multiple)

L'indicateur B facilite les opérations de décalage, de multiplication ou de division.

Il peut être chargé avec 8 valeurs différentes suivant l'information issue de la mémoire des exécutifs. Les microcommandes associées à l'indicateur B correspondent aux bits 25 - 26 et 27 de l'exécutif sélectionné par la microinstruction en cours de traitement, suivant la valeur de ces bits, la façon dont le contenu de B est modifiée peut être différente :

25	26	27	Action sur IDB	
0	0	0	recopie (IDB) ⟶ (IDB)	
0	0	1	(COUT) ⟶ (IDB)	
0	1	0	(ID 1) ⟶ (IDB)	actuellement non utilisés
0	1	1	(ID 2) ⟶ (IDB)	
1	0	0	MU 00 ⟶ (IDB)	
1	0	1	MU 15 ⟶ (IDB)	
1	1	0	0 ⟶ (IDB)	
1	1	1	1 ⟶ (IDB)	

2.7.3 - Indicateurs programme MS , PM , MA , I1 et I2

Les indicateurs programme sont constitués par des registres d'une position binaire permettant de recevoir un bit d'information relatif au programme en cours. Ils font partie du contexte programme rangé en mémoire centrale. C'est pourquoi ils peuvent être chargés ou lus à partir du bus σ.

Chargement M ⟶ γ ⟶ β ⟶ σ ⟶ ID

Prélèvement ID ⟶ α ⟶ σ ⟶ M

2.7.3.1 - Indicateur MS ("Maître / Esclave")

Certaines instructions MITRA 15 sont privilégiées et ne peuvent être exécutées qu'en mode "maître". L'indicateur MS définit le mode de fonctionnement pour un programme donné.

IDMS	Mode de fonctionnement
0	Esclave (normal)
1	Maître (privilégié)

Lorsque l'indicateur MS est positionné (MS = 1), toutes les instructions, privilégiées et normales, peuvent être exécutées.

Lorsqu'il est au repos (MS = 0) seules les instructions normales peuvent être exécutées. Le décodage d'une instruction privilégiée en mode "esclave" provoque le positionnement du déroutement "violation de mode".

Le contenu de l'indicateur MS est figé pour un programme donné. Il peut être chargé ou lu à partir du bus Sigma (⊔).

SG 13 ⟶ (IDMS) exécutif = UIP

(IDMS) ⟶ SG 13 exécutif = IU

2.7.3.2 - Indicateur PM ("Protection Mémoire")

Le bit de protection associé à chaque information inscrite en mémoire ferrite (RM 16) indique que cette information appartient (RM 16 = 1) ou non (RM 16 = 0) à la zone protégée de la mémoire. L'indicateur PM définit le mode d'accès d'un programme donné à la zone protégée :

IDPM	Accès à l'écriture
0	inhibé
1	Autorisé

Lorsque l'indicateur PM est positionné (PM = 1), le programme se déroule en mode "passe partout" et peut accéder à toute la mémoire.

Lorsqu'il est au repos (PM = 0), le programme ne peut accéder en écriture qu'à la zone non protégée de la mémoire, c'est-à-dire aux mots dont le bit 16 est à "zéro".

L'écriture non autorisée d'une case protégée provoque le déroutement "erreur de protection".

Le contenu de l'indicateur PM est figé comme celui de l'indicateur MS pour un programme donné. C'est pourquoi, la même microcommande (bit 32) est utilisée pour la modification de ces deux indicateurs. De même :

SG 11 ⟶ (IDPM) exécutif = UIP

(IDPM) ⟶ SG 11 exécutif = IU

2.7.3.3 - Indicateur MA ("Masque des Interruptions")

Une microinstruction spéciale (TI) examine, après l'exécution de chaque instruction, la présence des demandes d'interruptions. Les interruptions sont "masqués" ou "démasqués", suivant l'état de l'indicateur MA .

IDMA	Prise en compte de l' IT
0	Autorisée (IT démasquée)
1	Inhibée (IT masquée)

La microcommande associée à l'indicateur MA, correspond au bit 31 de l'exécutif sélectionné par la microinstruction en cours. Le contenu de l'indicateur MA peut être modifié par le bit 12 de la sortie $\overline{U}$ de l'opérateur.

SG 12 ⟶ (IDMA)	exécutif = UA
(IDMA) ⟶ SG 12	exécutif = UIP

2.7.3.4 - Indicateurs I 1 et I 2

Ce sont des indicateurs à usages multiples. Ils contiennent l'information relative à l'instruction en cours et nécessaire à l'exécution d'une des instructions suivantes d'un même programme. Le contenu des indicateurs I 1 et I 2 est modifié en même temps mais par des valeurs différentes, suivant l'information issue de la mémoire des exécutifs. Les microcommandes associées correspondent aux bits 28 - 29 et 30 de l'exécutif sélectionné par la microinstruction en cours de traitement. L'état des indicateurs I 1 et I 2 peut être modifié par plusieurs exécutifs. Toutefois, lors des changements de contexte programme, il peut être prélevé ou chargé au moyen des exécutifs = IU , = UIP ou = UP.

I 1 ⟶ U 14	I 2 ⟶ U 15	exécutifs = IU ou = UIP
SG 14 ⟶ I 1	SG 15 ⟶ I 2	exécutif = UP

2.7.4 - Test de l'état des indicateurs

L'indicateur PM est testé à chaque écriture en mémoire ferrite. Son contenu est comparé au bit de protection occupant la position 16 dans le mot issu de la mémoire. En cas d'erreur (PM = 0 , RM 16 = 1), si les déroutements sont validés, le mot protégé est réécrit sans modification en mémoire et le microprogramme en cours est suspendu.

L'indicateur MA est testé lorsque la microinstruction TI ("Test des Interruptions") est sélectionné. La prise en compte de cette interruption est validée ou inhibée suivant l'état de MA.

Le contenu des indicateurs MS , I 1, I 2, SGZ , SGN , SO et B est testé par des microinstructions spéciales (TT et TF).

L'indicateur à tester est défini par la zone " r " de la microinstruction, le résultat du test ("satisfait" ou "non satisfait") contribue à la modification du registre T donc à la sélection de la microinstruction suivante.

2.8 - Registres d'interface mémoire centrale

2.8.1 - Généralités

Les registres S et M sont utilisés par l'unité de traitement pour les échanges d'information avec la mémoire centrale.

Le registre S contient l'adresse du mot mémoire concerné et le registre M reçoit la donnée correspondante.

Remarque :

Les registres S et M ne sont pas équipés de piles. En effet, la fonction suspension doit être inhibée durant les cycles mémoire afin d'éviter les conflits d'accès à une zone commune par plusieurs périphériques de la même unité de traitement.

2.8.2 - Registre d'adresse mémoire (S)

Le registre S contient l'adresse du mot à échanger entre la mémoire et l'unité de traitement.

L'adresse calculée dans l'unité arithmétique lors d'un DM est une adresse d'octet codée sur 16 bits. Les 15 bits de poids forts sont chargés dans le registre S pour obtenir l'adresse mot. Le bit de poids faible est dirigé vers l'indicateur SO afin d'être utilisé, par la suite, pour la sélection éventuelle de l'octet désiré.

La taille de la mémoire centrale est donc limitée à 32 K mots adressables directement.

Le transfert (T) ——> (S) s'effectue sur le front avant de HI.

2.8.3 - Registre de données mémoire (M)

Le format du registre M est de 18 bits, identique à celui d'un mot mémoire :

- 16 bits de donnée traitée dans l'unité arithmétique
- 1 bit de protection mot
- 1 bit de parité mot

Le registre M est constitué de 18 bascules (type D) dont le chargement peut être effectué, d'une part, par la mémoire (lecture) et, d'autre part, par l'unité arithmétique de l'UT (écriture).

2.8.3.1 - Bit de protection

Chaque mot mémoire possède un verrou de protection matérialisé par l'état du 17ème bit (M 16) :

M 16 = 0 mot non protégé
M 16 = 1 mot protégé contre l'écriture.

La modification d'un mot protégé ne peut être effectué que par un programme autorisé (PM = 1). Cette opération de protection mémoire ne concerne que l'UC qui utilise pour cela l'instruction LDP.

2.8.3.2 - Bit de parité

La validité de toute information échangée entre la mémoire ferrite et l'unité de traitement est assurée par la valeur correcte du bit de parité (RM 17).

L'unité de traitement calcule le bit de parité lors d'une écriture et contrôle sa valeur lors d'une lecture en mémoire ferrite. Ces deux opérations sont effectuées à la sortie du registre M, immédiatement après la modification de son contenu (Notons que la parité est impaire).

2.9 - Interface périphérique

2.9.1 - Généralités

Chaque unité de traitement possède un canal de communication avec ses périphériques.

Ce canal est constitué par une interface d'entrée-sortie (INT. E/S) et un minibus de communication regroupant tous les signaux indispensables.

Chaque périphérique doit posséder une interface standard lui permettant de dialoguer avec l'UT par l'intermédiaire du minibus. Cette interface est contenue dans le coupleur du périphérique.

2.9.1.1 - Coupleur de périphérique

Chaque coupleur comprend l'ensemble des circuits logiques nécessaires aux échanges de données entre le périphérique correspondant et l'unité de traitement. Ces échanges s'effectuent sous le contrôle d'un microprogramme implanté dans la Mémoire de Commande (UC ou UE) ou d'un programme implanté dans la Mémoire Ferrite (UC).

2.9.1.2 - Interface d'entrée-sortie

Le rôle de l'interface d'entrée-sortie consiste à :

- décoder au profit de tous les coupleurs les signaux de commandes et d'adresses, émis par l'unité de traitement.
- gérer la priorité des appels de suspension et d'interrogation venant des coupleurs.
- transmettre les données dans le sens désiré.

2.9.1.3 - Minibus périphérique

Le minibus périphérique assure le transfert de tous les signaux échangés entre les coupleurs et l'interface d'entrée-sortie. Il est matérialisé par la partie du circuit imprimé du fond de panier qui réunit les différentes plaquettes de couplage à la plaquette INT. EIS.

2.9.1.4 - Transfert BUS périphérique (Déport)

Le transfert bus périphérique représente l'accès à distance permettant aux coupleurs, situés en dehors du chassis principal, de dialoguer avec cette dernière. Il reconstitue, dans le chassis d'extension, le minibus périphérique du chassis principal.

2.9.1.5 - Signaux échangés

On distingue trois types de signaux échangés au niveau du minibus périphérique :

- des signaux émis ou reçus par l'unité de traitement à l'initiative de cette dernière (fonctions d'entrée-sortie, adresses de ces fonctions, données).
- les signaux émis par les coupleurs ayant besoin d'un traitement par microprogramme (demande de suspension) ou programme (demandes d'interruption).
- les signaux de synchronisation des échanges.

La liste des signaux du minibus périphérique est donnée figure 16.

2.9.2 - Fonctions d'entrée-sortie périphérique

L'unité de traitement peut exécuter trois types de fonctions d'entrée-sortie :

LE ⟶ Fonction lecture
EC ⟶ Fonction écriture
AC ⟶ Fonction acquittement

La fonction LE est utilisée par l'unité de traitement pour prélever, dans les coupleurs, un mot dont le format est limité à 16 bits (mot d'état ou donnée du périphérique).

La fonction EC est utilisée par l'UT pour charger dans les coupleurs un mot dont le format est limité à 16 bits (mot d'ordre ou donnée pour le périphérique).

La fonction AC est utilisée par l'UT pour l'acquittement d'une demande de suspension.

SIGNAUX	SYMBOLE	QUANTITE
Adresse Décodée de Fonction E/S	AD_{00-15}	16
Adresse Complementaire Codée	ADC_{0-3}	4
Fonction de Lecture Périphérique	LE_{0-3}	4
Fonction d'écriture Périphérique	EC_{0-3}	4
Fonction d'acquittement de Suspension	AC_{0-3}	4
Données à Ecrire	NEP_{00-15}	16
Données Lues	LP_{00-15}	16
Réponse des Coupleurs	ADES	1
Remise à Zéro Générale	RZG_2	1
Demande de Suspension	SU_{01-27}	27
Demande d'Interruption normale	IT_{01-29}	29
Demande d'Interruption rapide	ITR	1
Activation des Interruptions	PIT	1
Désactivation des Interruptions	DIT	1
Horloge de Synchronisation	HSY	1
Indicateur Externe Testable par l'UT	IDEXT	1
Horloge 211,2 Kz (option)	H211K	1
Horloge 12,8 Kz (option)	H12K	1
	TOTAL	129

Chapitre 2 - Figure 16 - Signaux du minibus périphérique.

Remarque :

La fonction AC correspond à une fonction EC (écriture) à la différence près que AC n'est pas accessible par programme (le couplage par suspension n'est pas vu du software).

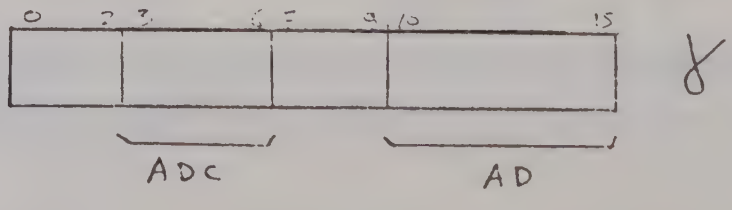
Par contre, on peut exécuter une fonction LE ou EC au moyen des instructions RD ou WD (avec MS = 1).

La sélection à réaliser est codée sur les bits 35 et 36 de l'exécutif sélectionné .

Bit 35	Bit 36	Fonction
0	0	Repos
0	1	LE
1	0	EC
1	1	AC

2.9.3 - Adressage d'une fonction d'entrée-sortie

Lors d'une opération d'EIS, on dispose d'une adresse dite "adresse de fonction" en sortie du multiplexeur. Cette adresse dont le format est de 16 bits ne possède que 10 bits significatifs décomposés eux-mêmes en deux champs :



Le champ 10 - 15, appelé "adresse primaire", permet d'adresser 64 fonctions d'EIS.

Le champ γ 3 - 6, appelé "adresse complémentaire", permet l'extension de la précédente. Cette adresse complémentaire, codée sur 4 bits, est émise sur les lignes ADC 0 - 3 du minibus.

Par contre, l'adresse primaire (γ 10 - 15) est combinée avec les deux microcommandes (bits 35 et 36) de l'exécutif et donne naissance, après décodage, à :

- 16 lignes d'adresse primaire AD 00 - 15
- 12 lignes de fonction { LE 0 - 3, EC 0 - 3, AC 0 - 3

Cette organisation en matrice permet de réduire le FAN - OUT nécessaire sur les lignes d'ordre (fonction).

Lors d'une opération d'entrée-sortie, l'excitation des lignes d'adresse et d'ordre est conditionnée par le rythme DES (Demande d'E/S) généré par l'horloge de la micromachine.

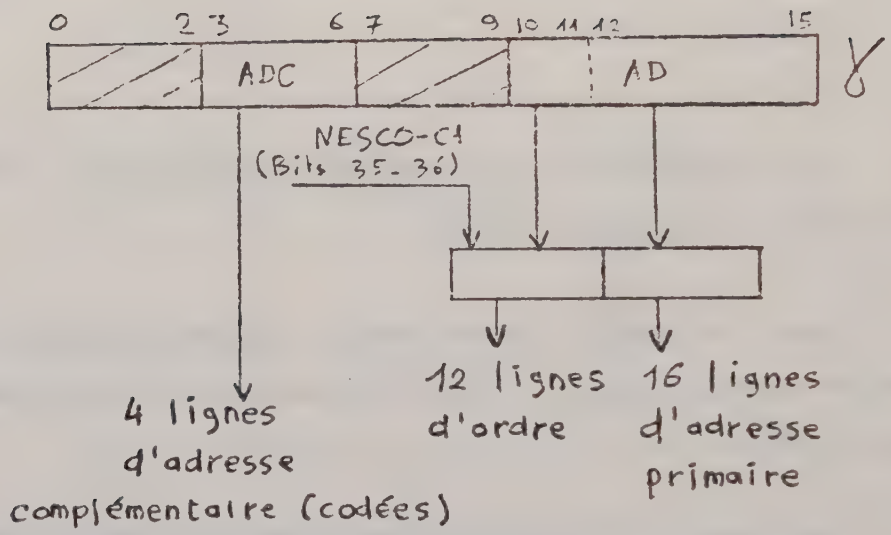
Les figures 17, 18, 19 représentent la logique d'interface correspondante.

2.9.3.1 - Adressage direct

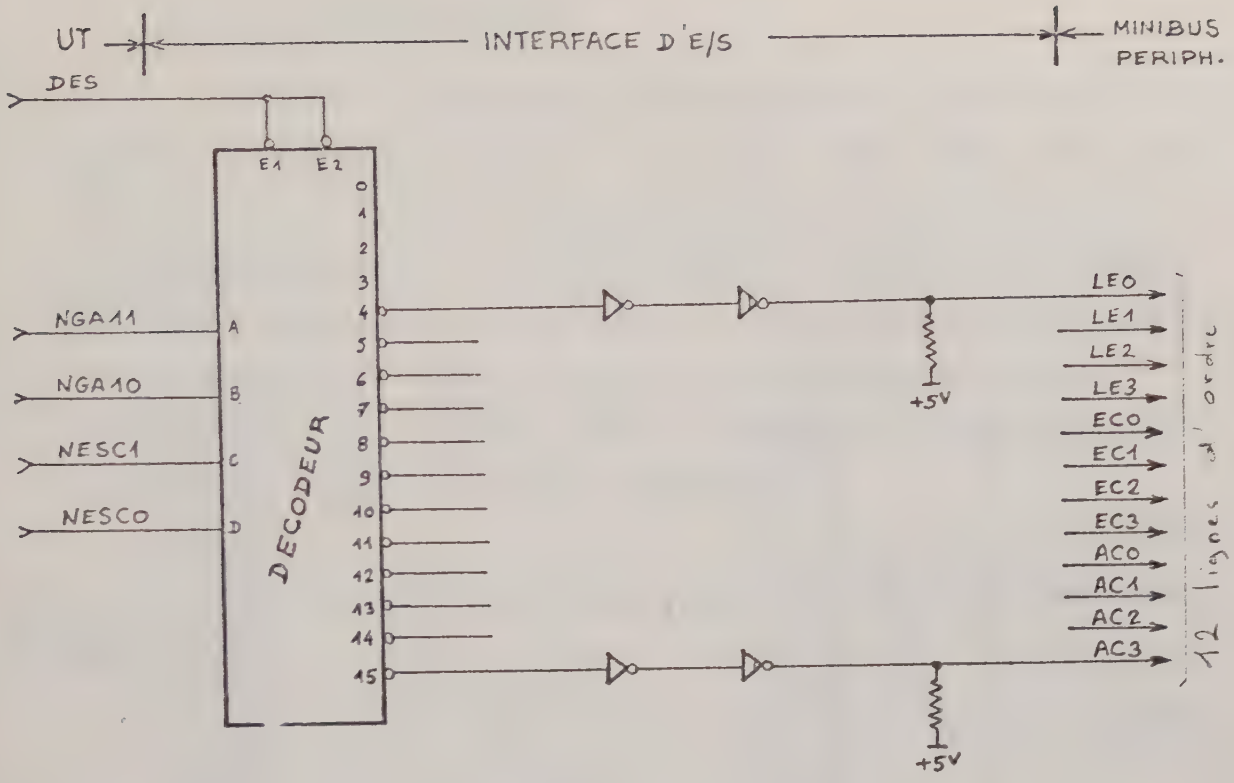
La fonction d'entrée-sortie est dit "à adressage direct" lorsque l'adresse recueillie en sortie du multiplexeur est issue de la mémoire de commande. C'est le cas des microinstructions de type 4 utilisant les exécutifs LD , ED , AC , ACR ou DMS. Par construction, le champ MC 0 - 6 est masqué en sortie de γ ce qui impose une adresse complémentaire nulle

$$0 \longrightarrow \gamma\, 3-6 \longrightarrow \text{ADC } 0-3$$

L'adressage direct est utilisé dans les microprogrammes associés à un hardware figé (fonction E/S connue et immuable).

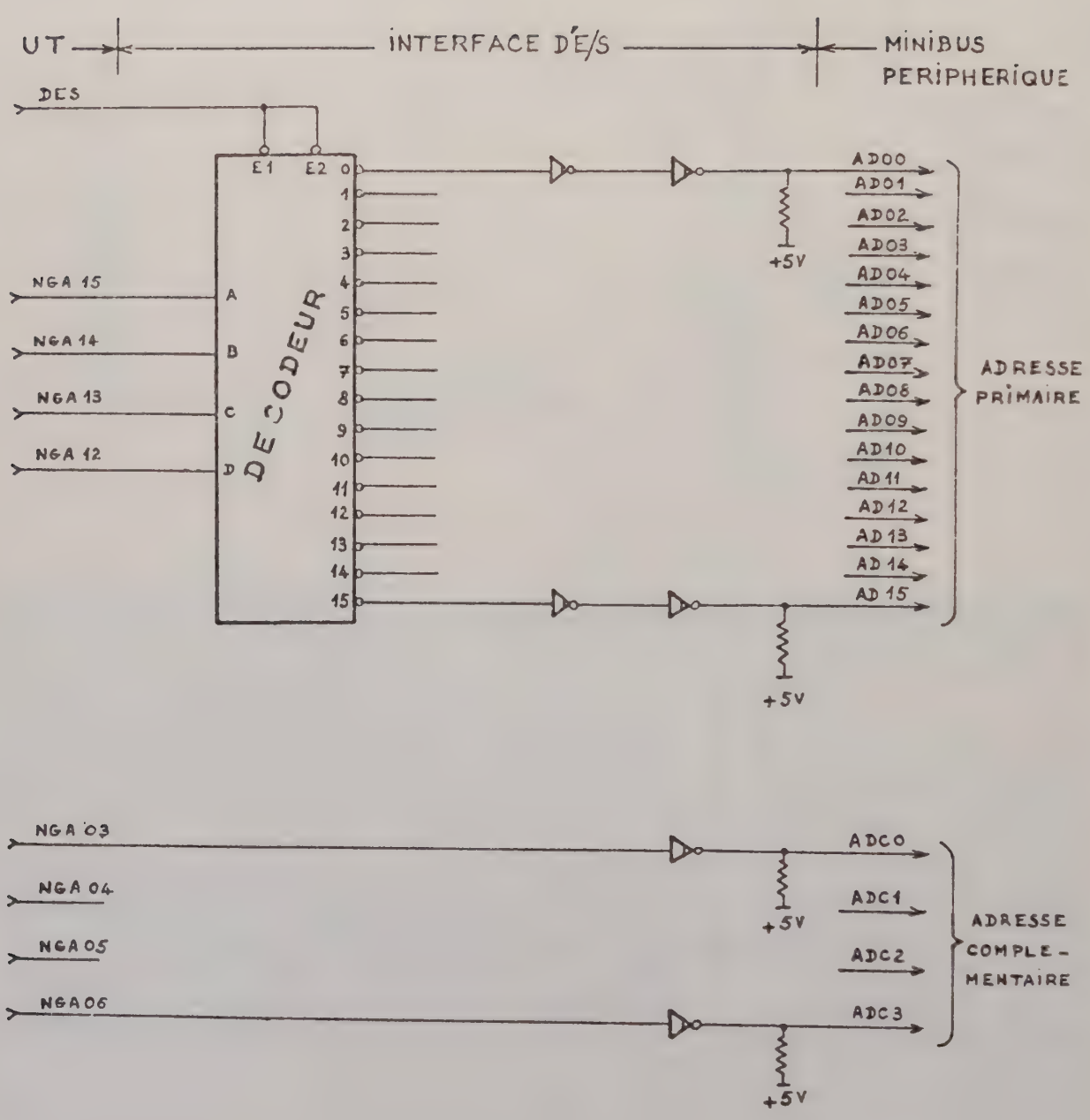


Chapitre 2 - Figure 17 - Adressage d'une fonction d'E/S.



DES	NESCO	NESC1	NGA10	NGA11	LEO	LE1	LE2	LE3	ECO	EC1	EC2	EC3	ACO	AC1	AC2	AC3
B	B	H	B	B	B	H	H	H	H	H	H	H	H	H	H	H
B	B	H	B	H	H	B	H	H	H	H	H	H	H	H	H	H
B	B	H	H	B	H	H	B	H	H	H	H	H	H	H	H	H
B	B	H	H	H	H	H	H	B	H	H	H	H	H	H	H	H
B	H	B	B	B	H	H	H	H	B	H	H	H	H	H	H	H
B	H	B	B	H	H	H	H	H	H	B	H	H	H	H	H	H
B	H	B	H	B	H	H	H	H	H	H	B	H	H	H	H	H
B	H	B	H	H	H	H	H	H	H	H	H	B	H	H	H	H
B	H	H	B	B	H	H	H	H	H	H	H	H	B	H	H	H
B	H	H	B	H	H	H	H	H	H	H	H	H	H	B	H	H
B	H	H	H	B	H	H	H	H	H	H	H	H	H	H	B	H
B	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	B
H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H

Chapitre 2 - Figure 18 - Décodage de la fonction d'E/S.



Chapitre 2 - Figure 19 - Décodage et transfert de l'adresse d'E/S.

2.9.3.2 - Adressage indirect

La fonction d'E/S est dite "à adressage indirect" lorsque l'adresse recueillie en sortie du multiplexeur δ est issue d'un registre rapide. C'est le cas des microinstructions de type 1 utilisant les exécutifs LI , EI, ACIR. La zone " r " de la microinstruction (MC 7 - 9) contient le numéro du registre rapide désigné pour contenir l'adresse de la fonction d'E/S. Contrairement à l'adressage direct, l'adresse complémentaire n'est pas masquée et peut être utilisée. L'adressage indirect est utilisé dans les microprogrammes où l'adresse de fonction, inconnue à priori, doit être chargée de l'extérieur (périphérique).

C'est également le seul moyen de bénéficier de l'adresse complémentaire :

$$R\ 3-6 \longrightarrow \delta\ 3-6 \longrightarrow ADC\ 0-3$$

2.9.4 - Transfert des données

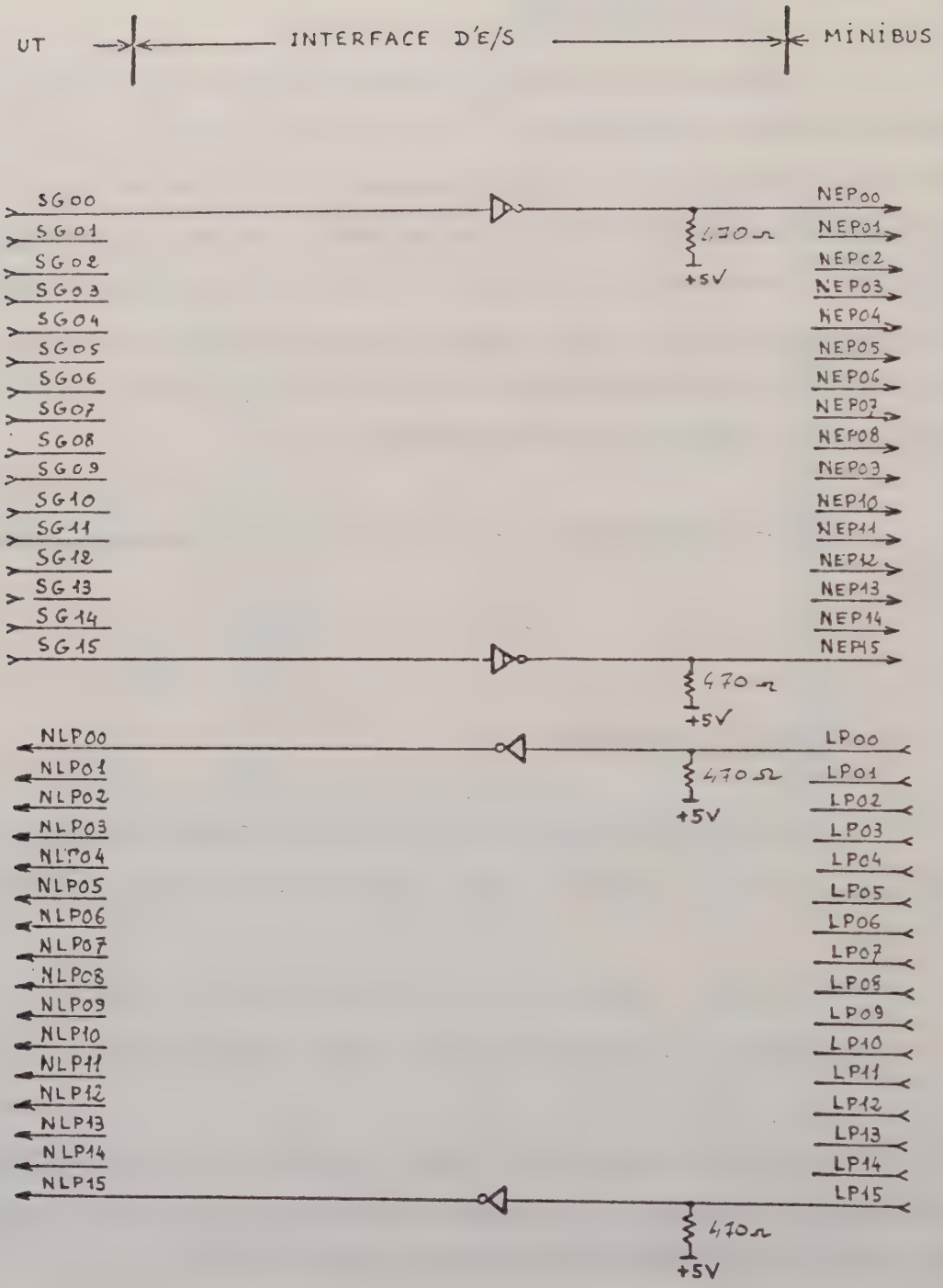
Les données échangées entre l'unité de traitement et les coupleurs périphériques sont véhiculés par des lignes réservées sur le MINIBUS périphérique :

NEP 00 - 15 : Lignes d'écriture ou lignes de sortie de l'UT

LP 00 - 15 : Lignes de lecture ou lignes d'entrée de l'UT.

L'interface d'entrée-sortie assure le transfert des données échangées entre l'unité de traitement et le MINIBUS périphérique en respectant la convention sur la phase des signaux correspondants, établie par l'UT.

Le schéma correspondant est donné figure 20.



Chapitre 2 - Figure 20 - Transfert des données.

2.9.5 - Principe des échanges

Lorsque le microprogramme en cours fait appel à une opération d'entrée-sortie, l'unité de traitement aiguille vers le multiplexeur γ l'information nécessaire à la sélection de la fonction de couplage et lance vers l'interface une demande d'entrée-sortie DES . Dès lors, l'horloge Hi se trouve bloquée en attente de la réponse du coupleur concerné.

Le signal DES valide les lignes de fonction et d'adresse. Le coupleur sélectionné confirme la prise en compte de cette commande en excitant la ligne ADES du minibus (acquittement du DES). Ce signal a pour effet de débloquer l'horloge H I et de supprimer DES. Les lignes de fonction et d'adresse n'étant plus excitées, la réponse ADES du coupleur disparaît : l'échange est terminé.

2.9.5.1 - Ecriture périphérique (Figure 21)

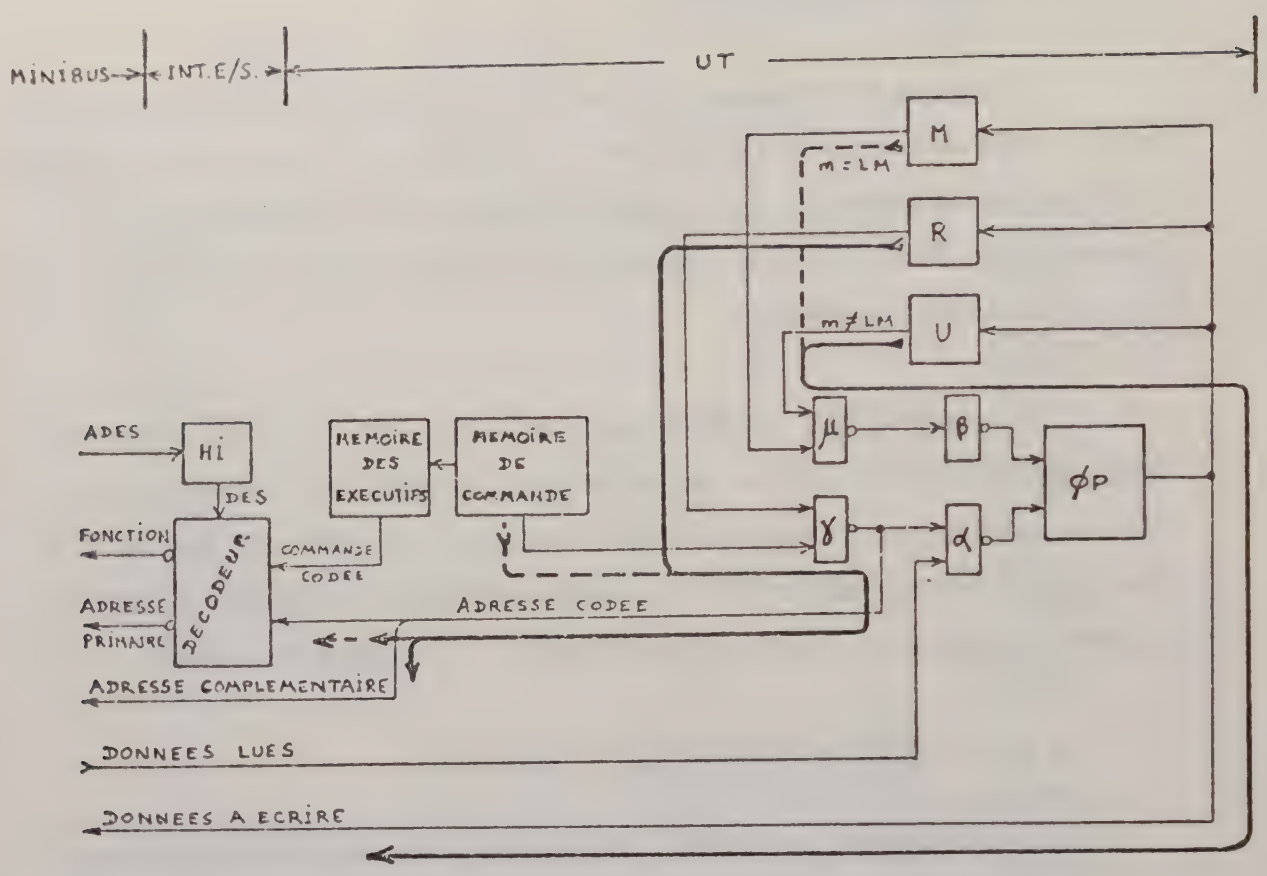
Le coupleur, qui vient de décoder une fonction d'écriture ou d'acquittement émet ADES et valide la réception des données présentes sur les lignes NEP 00 - 15.

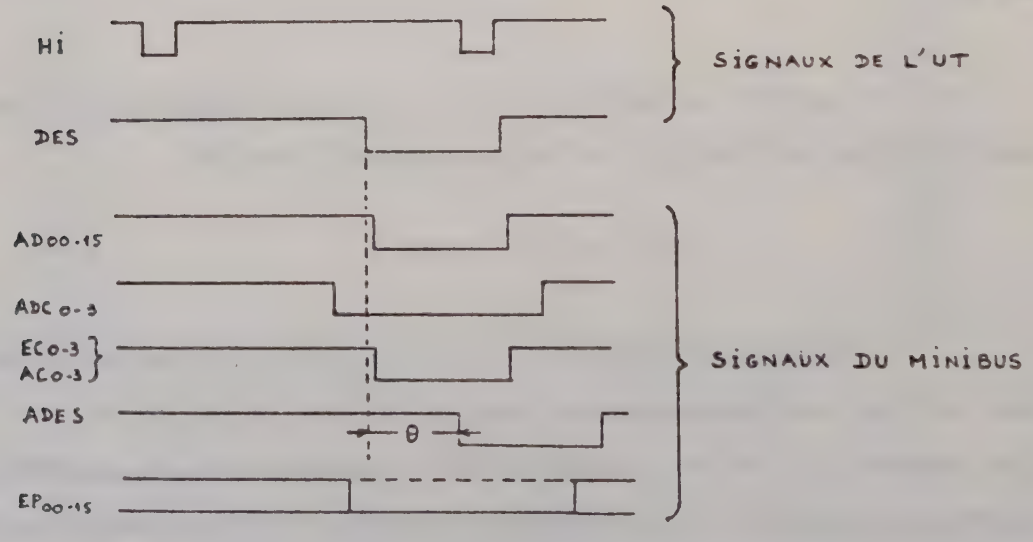
Dans l'UT, les données à écrire sont issues de l'opérateur qui réalise, en cas d'écriture périphérique, la fonction logique de transfert :

$$(\mu) \longrightarrow (\beta) \longrightarrow (\sigma)$$

L'entrée du multiplexeur μ est commutée suivant le contenu de la zone " m " de la microinstruction en cours, sur la sortie du registre M (m = LM) ou du registre U (m $\neq$ LM). Autrement dit, les données sur les lignes NEP 00 - 15 proviennent du registre M ou du registre U selon que l'écriture périphérique est accompagnée ou non d'une réécriture en Mémoire Ferrite (LM).

Le schéma est donné figure 21.





Chapitre 2 - Figure 21 - Ecriture périphérique.

2.9.5.2 - Lecture périphérique (Figure 22)

Le coupleur qui vient de décoder une fonction de lecture émet ADES et libère ses données sur les lignes LP 00 - 15.

Dans l'UT, les données venant du coupleur sont transmises par l'opérateur sur le BUS SIGMA : (LP) ⟶ ( ) ⟶ ( ), et sont rangées dans les registres U et M, ou seulement dans le registre U, selon que la lecture périphérique est accompagnée ou non d'une écriture en mémoire ferrite (EM).

Le schéma est donné figure 22.

2.9.5.3 - Horloge de garde

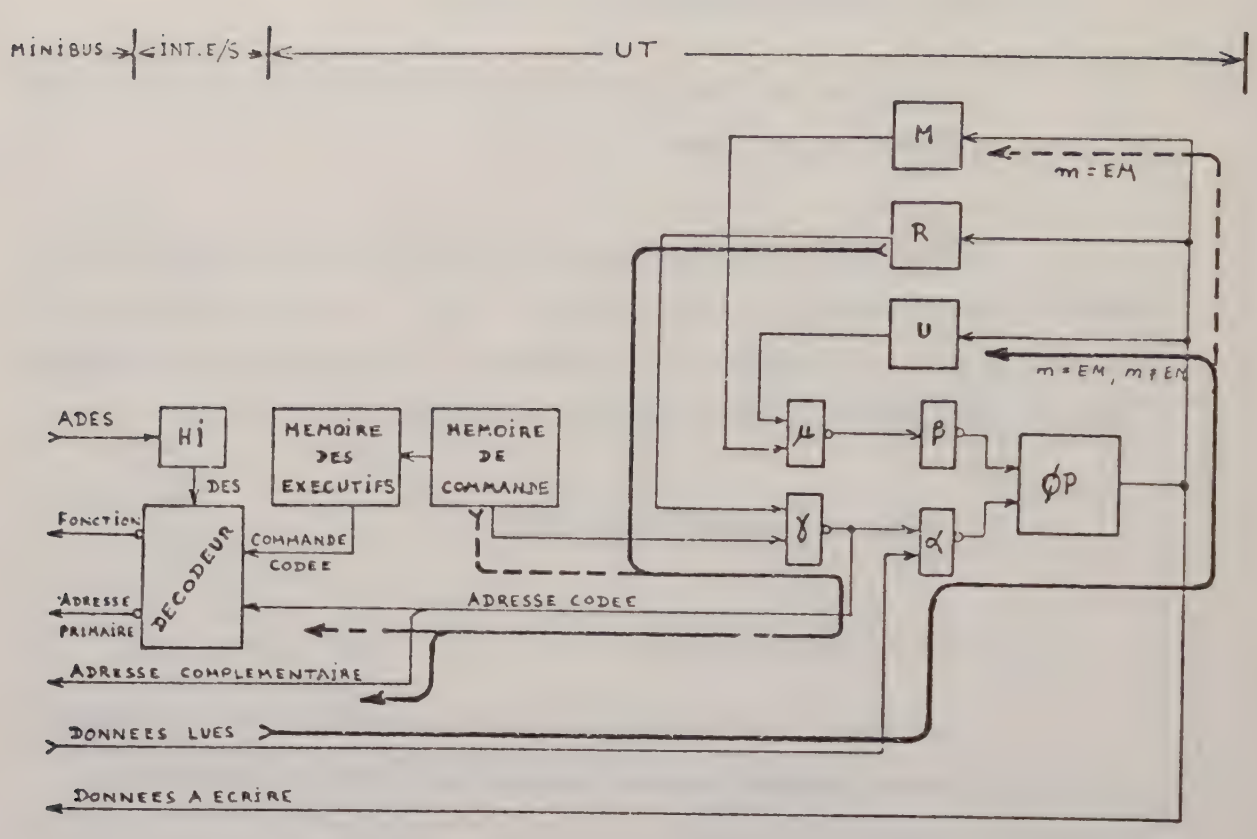
Le temps θ , au bout duquel l'unité de traitement reçoit la réponse ADES du coupleur concerné, varie en fonction de la distance qui sépare ce coupleur de l'unité de traitement.

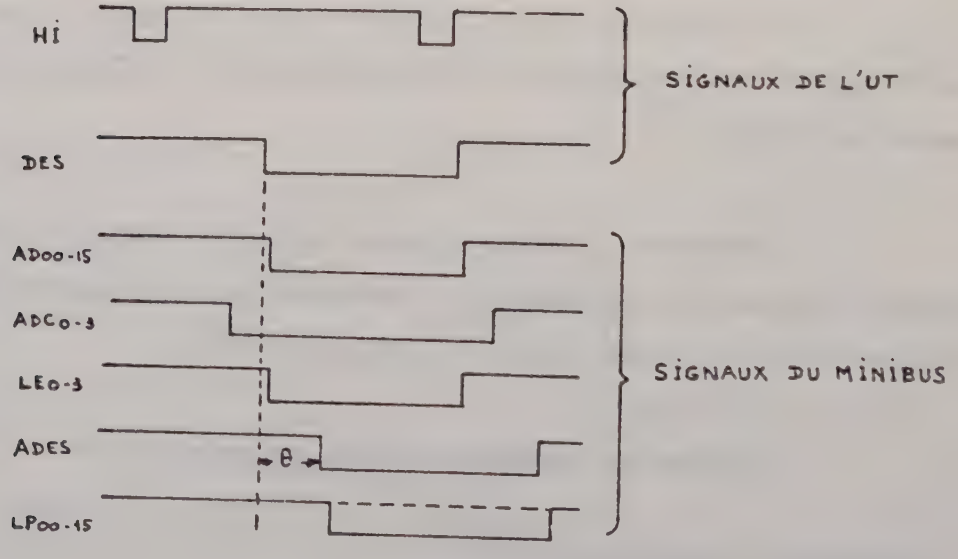
Un système de sécurité, baptisé "horloge de garde", permet d'éviter le blocage définitif de l'horloge H I dans le cas où l'UT s'adresse à un coupleur absent ou défaillant.

Si durant les 8 microsecondes qui suivent le lancement de DES, aucune réponse n'est parvenue des coupleurs, l'horloge de garde provoque la génération du signal ADES et signale l'anomalie (déroutement E/S).

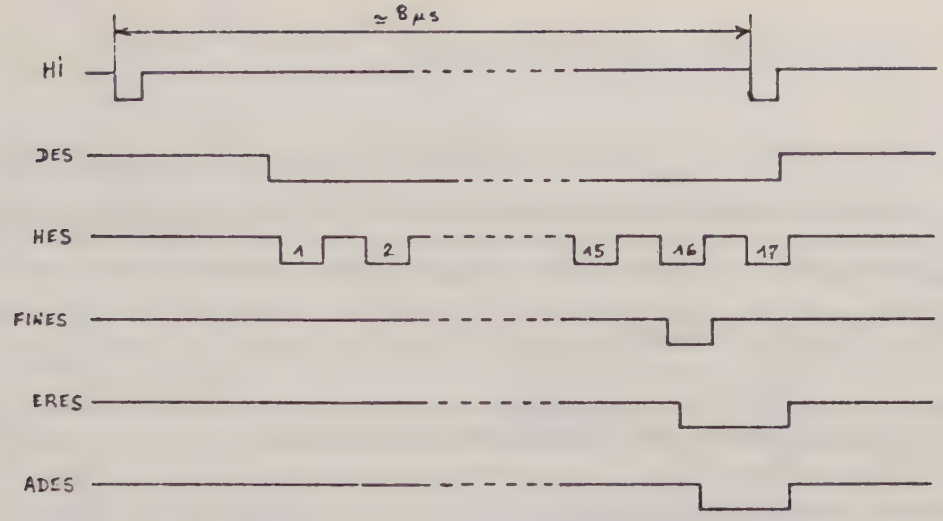
Le schéma est donné figure 23 ; on y observe :

- le générateur d'impulsions (HES).
- le compteur d'impulsions (modulo 16).
- la bascule de validation de l'erreur d'E/S.

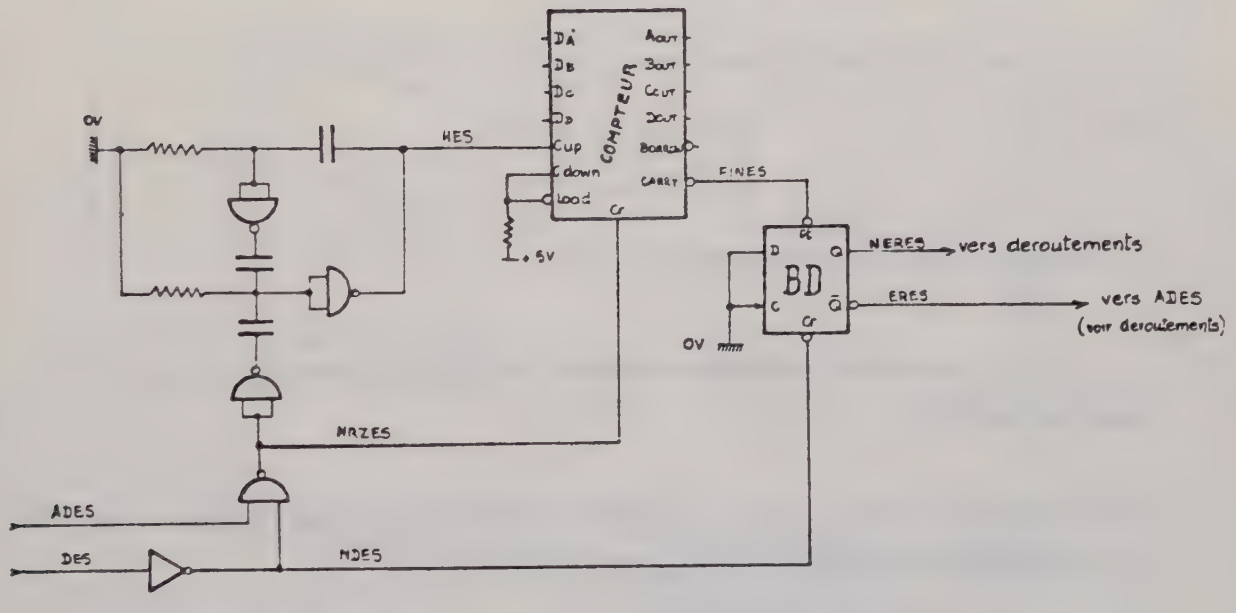




Chapitre 2 - Figure 22 - Lecture périphérique.



GENERATION D'ADES PAR L'HORLOGE DE GARDE.



HORLOGE DE GARDE.

Chapitre 2 - Figure 23 - Horloge de garde d'E/S.

2.9.6 - Interface type d'un coupleur

Tous les coupleurs sont équipés des circuits types de liaison avec les lignes de données de fonction et d'adresse du MINIBUS périphérique. De plus, ils contiennent un certain nombre de registres pouvant être chargés et relus séparément par l'unité de traitement.

Le schéma simplifié est donné figure 24.

Ce coupleur doit réaliser les cinq fonctions de couplage suivantes :

- 2 écritures, sélectionnées respectivement :

  EC b par l'adresse AD a
  EC e par l'adresse AD f

- 2 lectures, sélectionnées respectivement :

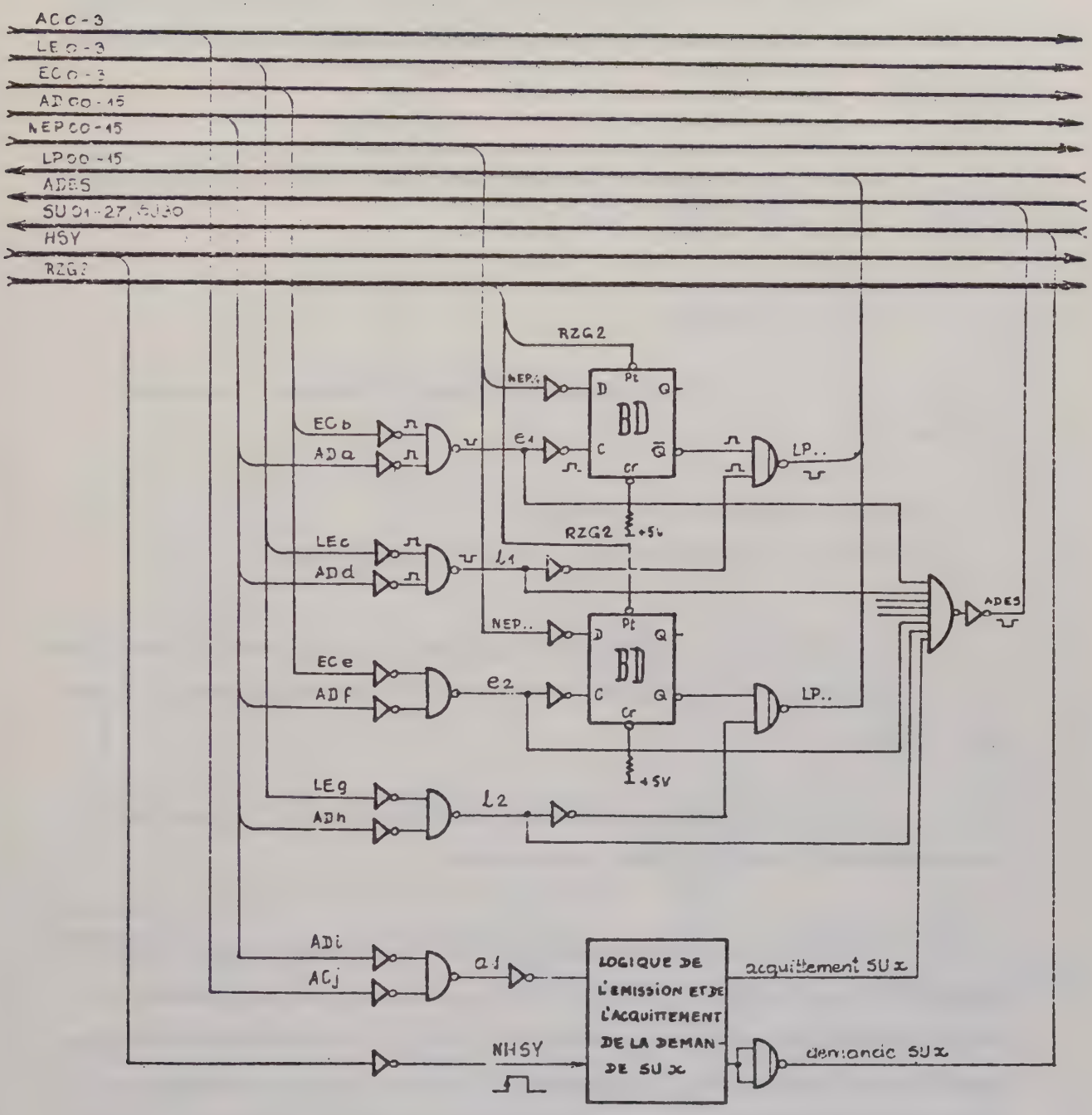
  LE c par l'adresse AD d
  LE g par l'adresse AD h

- l'acquittement AC j sélectionné par AD i.

Le coupleur génère les différents signaux de commande suivant la fonction décodée :

- le signal d'horloge (e_1 , e_2 , ...) qui autorise l'écriture des données du bus EP dans le registre correspondant (fonction écriture),
- le signal de validation des portes (l_1 , l_2 , ...) qui autorise l'émission des données coupleurs sur le bus LP (fonction lecture),
- le signal de remise à zéro (a_1) qui annule la demande de suspension faite par le coupleur (fonction acquittement).

A chaque fois qu'un de ces signaux est généré, le coupleur envoie vers l'unité de traitement le signal ADES.



Chapitre 2 - Figure 24 - Interface d'un coupleur.

2.9.7 - Suspension

La fonction suspension permet le branchement intempestif et rapide sur une tâche urgente avec possibilité, ensuite, de revenir sur la tâche précédemment suspendue.

Un tel branchement ne peut être obtenu qu'à la suite d'une demande de suspension émise par l'utilisateur (périphérique).

2.9.7.1 - Généralités

L'unité de traitement possède 32 lignes de demandes de suspension réparties ainsi :

- 6 demandes internes à la micromachine
- 26 demandes externes distribuées sur le minibus périphérique

A chacune de ces demandes est attribué un rang de priorité auquel correspond un mot parmi les 32 d'une mémoire morte, dite "Mémoire Associée aux Suspensions" (MAS).

Ce mot contient les conditions de prise en compte de la suspension et les coordonnées du microprogramme correspondant.

Afin de limiter la profondeur des piles tout en garantissant la prise en compte des demandes très prioritaires, les 32 rangs de demande de suspension ont été décomposés en quatre niveaux consécutifs (0 à 3). Les différents périphériques, couplés par microprogramme, sont répartis sur ces quatre niveaux en fonction de leur fréquence d'appel et de la durée de leur microprogramme. C'est le mot associé à chaque suspension qui précise le niveau auquel il appartient.

La figure 25 représente, à titre d'exemple, le contenu d'une mémoire MAS (CN 24).

SU	MAS 0–7								MAS 8-15								MAS 16-18			Affectation	T	J	Na
	0 1	2 3	4	5	6	7			8	9	10	11	12	13	14	15	16	17	18				
3 1	1 1	0 1	0	0	1	0			0	0	0	0	1	1	1	1	0	0	0	Déroutement	03 18	08	3
3 0	1 1	0 0	0	0	0	0			0	0	0	0	0	0	1	0	0	0	0	Commande UEM	0010	00	3
2 9	1 1	0 0	0	0	0	0			0	0	0	0	0	0	0	1	0	0	0	IT Normales	0008	00	3
2 8	1 1	0 0	0	0	0	0			0	0	1	1	0	1	0	0	0	0	0	Pupitre	0D00	00	3
2 7	1 1	1 1	1	1	1	0			0	0	0	0	0	0	0	0	0	0	1	Disque	2000	38	3
2 6	1 1	1 1	1	0	0	1			0	0	1	1	1	0	1	1	0	0	0	V.M.C. Voie 1	0E18	24	3
2 5	1 1	1 1	1	1	0	0			0	0	1	1	1	0	1	1	0	0	1	V.M.C. Voie 2	0E18	70	3
2 4	1 1	1 1	1	0	0	0			0	0	1	0	0	0	0	0	0	0	0	Interface 10 000	0800	20	3
2 3	1 0	1 1	1	1	0	0			0	0	0	1	0	1	0	0	0	0	1	B. M.	2500	30	2
2 2	1 0	1 1	1	1	0	0			0	0	0	1	1	1	0	0	0	0	1	B. M.	2700	30	2
2 1	1 0	1 1	1	0	0	0			0	0	1	1	1	0	1	1	0	0	1	V.M.C. Voie 3	0E18	60	2
2 0	1 0	1 1	0	1	0	1			0	0	1	1	1	0	1	1	0	0	0	V.M.C. Voie 4	0E18	54	2
1 9	1 0	1 1	0	0	1	0			0	1	0	1	1	1	1	0	0	0	0	IT Rapide	1710	08	2
1 8	1 0	1 1	1	0	0	0			0	1	1	1	0	0	0	0	0	0	1	Entrées Anal.	3C00	60	2
1 7	0 1	1 1	1	0	0	0			0	0	1	1	1	0	1	1	0	0	0	V.M.C. Voie 3	0E18	60	1
1 6	0 1	1 1	0	0	1	0			0	1	1	1	1	0	0	0	0	0	1	Floppy Disque	3E00	08	1
1 5	0 1	1 1	1	1	0	0			0	1	1	1	0	1	0	0	0	0	1	Sorties Anal.	3D00	70	1
1 4	0 1	1 1	1	0	0	0			0	0	0	0	1	1	1	0	0	0	1	Imprimante	2310	20	1
1 3	0 1	1 1	1	0	1	0			0	0	1	1	0	1	0	0	0	0	1	Lignes Synchr.	2D00	28	1
1 2	0 1	1 1	1	1	1	0			0	0	1	1	0	1	0	0	0	0	1	Lignes Synchr.	2D00	78	1
1 1	0 1	1 1	0	1	1	0			0	0	1	1	0	1	0	0	0	0	1	Lignes Synchr.	2D00	58	1
1 0	0 1	1 1	0	0	1	0			0	0	1	1	0	1	0	0	0	0	1	Lignes Synchr.	2D00	48	1
9	0 1	1 1	1	1	0	0			0	0	1	1	1	0	1	1	0	0	1	V.M.C. Voie 2	0E18	70	1
8	0 0	1 1	0	1	0	0			0	1	1	0	1	0	0	0	0	0	0	Lignes Lentes	1A00	10	0
7	0 0	1 1	0	1	0	0			0	1	1	0	1	0	0	1	0	0	0	Lignes Lentes	1A08	10	0
6	0 0	1 1	0	1	0	0			0	1	1	0	1	0	1	0	0	0	0	Lignes Lentes	1A10	10	0
5	0 0	1 1	0	1	0	0			0	1	1	0	1	0	1	1	0	0	0	Lignes Lentes	1A18	10	0
4	0 0	1 1	1	0	0	1			0	0	1	1	1	0	1	1	0	0	0	V.M.C. Voie 1	0E18	24	0
3	0 0	1 1	0	1	1	0			0	0	0	1	0	0	0	0	0	0	1	Lecteur de Cartes	2400	18	0
2	0 0	1 1	0	1	1	0			0	1	1	0	1	1	0	0	0	0	1	Compteur Lent	3B00	16	0
1	0 0	1 1	0	0	1	0			0	0	0	1	1	0	0	0	0	0	0	M.A.E.	0600	08	0
0	0 0	0 0	0	0	0	0			0	0	1	0	1	1	0	1	0	0	0	Retour Secteur	0B08	00	0

Niveau appelant Na — Classe de SU : Cl — Code dans J 2_5 — Code dans T 0_6 — Code dans J 0_1 — Extension de T — Adresse µPg (hexa) — Adresse Registre (hexa) — Niveau appelant

Chapitre 2 - Figure 25 - Contenu d'une " MAS ".

2.9.7.2 - Mémoire Associée aux Suspensions

La MAS contient les informations nécessaires à la prise en compte de chacune des 32 demandes de suspension ainsi qu'à l'appel des microprogrammes correspondants.

C'est une mémoire à lecture non destructive (ROM). Chaque mot associé est décomposé en plusieurs champs dont le rôle est différent (figure 25).

MAS 0 - 1 : il définit le niveau (0 à 3) affecté à la suspension. Le niveau appelant 3 est le plus prioritaire.

MAS 2 - 3 : il définit la classe de la suspension (0 à 3).

Classe	Réservation Pile	Attente d'un point suspensible
0	non	non
1	non	oui
2	oui	non
3	oui	oui

La classe 2 n'est utilisable que pour les microprogrammes qui ne font pas appel à la mémoire centrale (S et M non modifiés).

MAS 4 - 7 : il représente la valeur à charger dans les bits 2 à 5 du registre J (adresse du bloc de registres rapides).

MAS 8 : inutilisé.

MAS 9 - 15 : il représente la valeur à charger dans les bits 0 à 6 du registre T (adresse du microprogramme).

MAS 16 - 17 : valeur à charger dans les bits 0 et 1 du registre J (adresse registre rapide $>$ 64).

MAS 18 : valeur à charger dans l'indicateur TEX d'extension de T (adresse microprogramme $>$ 1 K mots).

2.9.7.3 - Point non suspensible

La prise en compte d'une demande de suspension ne dépend pas uniquement de son niveau appelant par rapport au niveau en cours. Elle est conditionnée par le fait que la micromachine doit être dans un état de suspenbilité, c'est-à-dire :

- qu'aucun cycle mémoire ferrite n'est en cours
- que la microinstruction en cours est suspensible
- que la microinstruction précédente n'est pas un ACR (ou ACIR).

2.9.7.3.1 - Cycle mémoire en cours

Les demandes de suspension de classes 1 et 3 doivent attendre la fin du cycle mémoire pour les raisons suivantes :

La prise en compte d'une demande de suspension externe implique le rangement du contexte du microprogramme interrompu dans les piles de la micromachine. Les registres (S et M) ne possèdent pas de piles associées. Le traitement en cours ne peut être suspendu qu'en absence de cycle mémoire, afin d'éviter la perte définitive du contenu des registres S et M.

L'unité de traitement avertit son interface d'entrée-sortie qu'aucun cycle mémoire n'est en cours en générant un indicateur (VSUMM).

2.9.7.3.2 - Microinstructions non suspensibles

Dès la prise en compte d'une suspension avec réservation (classes 2 et 3) on doit trouver, dans les piles, les valeurs qui étaient destinées aux registres correspondants (T , J , U , ID).

Or, de par la conception du registre U, certaines microinstructions ne garantissent pas un contenu correct des piles de U.

En effet, par souci d'économie hardware, les piles du registre U (⊓U) ont été raccordées directement au bus ⊔, donc les microinstructions qui ne réalisent pas ⊔ ⟶ U ne peuvent être suspensibles sinon on sauvegarderait ⊔ ⟶ ⊓U au lieu de U ⟶ ⊓U (ce sont = IO et = RZ).

MURT réalise 0 ⟶ U 0 - 7 et non pas 0 ⟶ ⊔ 0 - 7, pour la même raison, il ne peut être suspensible.

Les exécutifs ACR et ACIR (acquittement avec retour pile) n'ont pas été rendus suspensibles en partant du fait qu'on ne peut réaliser simultanément un aller et retour pile sans augmenter le temps d'exécution de cette microinstruction.

L'exécutif TI n'est pas suspensible car il sert de synchronisation à deux suspensions internes de très haute priorité (SU 28 et SU 29) dont la prise en compte s'effectue, sans réservation pile, durant la microinstruction suivante.

2.9.7.4 - Emission des demandes de suspension

La prise en compte d'une demande de suspension nécessite un temps de préparation préalable correspondant à la gestion de priorité, la sélection du mot associé (MAS) et la comparaison des niveaux. Ce temps de préparation étant inférieur à la période des microinstructions, les demandes de suspensions sont émises en synchronisme avec l'horloge HI et, en principe, prises en compte sur le top d'horloge HI suivant. Toutefois, si cette période d'horloge correspond à une microinstruction non suspensible, la prise en compte se trouvera différée.

2.9.7.4.1 - Emission d'une suspension de classe 0

Une telle demande de suspension est émise de manière fugitive, c'est-à-dire pendant une seule microinstruction (en synchronisme avec HI).

Ce type d'émission concerne les suspensions dont la prise en compte est synchronisée sur une microinstruction particulière que la micromachine exécute périodiquement (test des interruptions : TI). Lorsque la prise en compte n'a pas eu lieu, la demande est réémise à chaque fois que la microinstruction TI se représente. Ce type d'émission est réservée aux suspensions d'origine interne à la micromachine.

2.9.7.4.2 - Emission d'une suspension de classe 1

Une telle demande de suspension est émise jusqu'à l'instant même de sa prise en compte. La durée d'émission ne dépend donc que de l'attente de cette prise en compte.

2.9.7.4.3 - Emission d'une suspension de classes 2 ou 3

Une telle demande de suspension est émise jusqu'à ce que le micro-programme correspondant soit exécuté. La durée d'émission comprend donc le temps de prise en compte et le temps d'exécution du microprogramme. Ce type d'émission concerne les suspensions d'origine interne (IT rapide) et externe (périphérique).

2.9.7.5 - Prise en compte d'une suspension

2.9.7.5.1 - Principe

Pour qu'une demande de suspension soit prise en compte, il faut :

- qu'elle soit reconnue comme la plus prioritaire des demandeurs,
- que son niveau appelant soit supérieur à celui en cours,
- que la microinstruction exécutée soit suspensible.

La prise en compte se traduit par :

- la mise en pile du contexte microprogramme en cours, si la suspension appartient à la classe 2 ou 3. Dans ce cas, on range dans les piles correspondantes les valeurs qui auraient été prises pour les registres intéressés (T , J , U , ID , NC).
- le chargement des registres T et J par le mot associé à la suspension.

Remarque :

La prise en compte d'une suspension s'effectue parallèlement à l'exécution d'une microinstruction. Elle ne prend donc pas de temps. Ceci implique, au niveau de l'interface d'E/S les opérations hardware suivantes :

- gestion des priorités parmi les 32 lignes de demandes de suspension,
- génération du rang, codé sur 5 bits, de la plus prioritaire,
- sélection dans la MAS du mot associé, adressé par ce code,
- comparaison du niveau appelant (Na) et du niveau en cours (Nc) puis acceptation si Na $>$ Nc (SUOK),
- attente d'un point suspensible si nécessaire,
- génération de l'ordre BMAS (branchement d'après MAS), afin d'aiguiller le mot associé vers l'entrée des multiplexeurs T et J,
- génération de l'ordre RSVPI (réservation en pile) dans le cas d'une suspension de classe 2 ou 3,
- chargement des piles de la micromachine sur le front arrière de l'horloge HALPI (aller pile) si l'ordre RSVPI est généré,
- chargement du registre T sur le front avant de HI et du registre J sur le front arrière de HI.

2.9.7.5.2 - Registre de niveau en cours

Le registre de niveau en cours a un format de 3 bits dont cinq combinaisons seulement sont utilisées :

DSUM	SUN 0	SUN 1	Signification
0	0	0	Niveau programme
1	0	0	Niveau 0 de suspension
1	0	1	Niveau 1 de suspension
1	1	0	Niveau 2 de suspension
1	1	1	Niveau 3 de suspension

L'état de la bascule DSUM (demande de suspension mémorisée) précise le rôle de la micromachine :

DSUM = 0 : exécution d'un programme (UC) ou d'une commande (UE)

DSUM = 1 : couplage d'un périphérique en cours.

De plus, DSUM valide la comparaison Na $>$ Nc ? tel que :

DSUM = 0 : aucune suspension en cours, la première demande est acceptée d'office.

DSUM = 1 : suspension en cours, les comparaison Na $>$ Nc est nécessaire.

Les classes des suspensions 0 et 1 sont utilisées pour les branchements entre microprogrammes restants au niveau programme (NC = 000).

2.9.7.5.3 - Acquittement d'une suspension

Une demande de suspension, émise d'une manière fugitive ou non, possède toujours une demande origine mémorisée.

Cette demande origine doit être acquittée durant l'exécution du microprogramme correspondant. Dans le cas contraire, la demande serait prise en compte à chaque fois que les conditions nécessaires seraient obtenues.

L'acquittement des demandes de suspension externe (classes 2 et 3) est toujours réalisé au moyen de la microinstruction ACR ou ACIR implantée à la fin du microprogramme correspondant. Cette procédure présente l'avantage suivant :

- Le coupleur du périphérique peut connaître le temps d'exécution de la tâche demandée, y compris le temps de prise en compte de la demande. Ceci lui permet de déceler et de signaler les erreurs de rythmes entre le périphérique et l'unité de traitement qui doit assurer le couplage (ratée de transfert). Pour cela, le coupleur vérifie, avant de demander une suspension, que la précédente demande a bien être acquittée (ordre AC reçu).

- Cette procédure permet de regrouper dans un même exécutif (ACR ou ACIR) les fonctions "acquittement de suspension" et "restitution du contexte".

En dehors de ces considérations, une demande pourrait être acquittée plus tôt puisque son niveau est conservé dans le registre NC.

2.9.7.6 - Rôle des suspensions internes

Il s'agit des suspensions suivantes :

SU 00	affectée à l'IT retour secteur
SU 19	affectée à l'IT rapide UC
SU 28	affectée au panneau de commande de l'UC
SU 29	affectée aux IT internes
SU 30	affectée à l'IT rapide UE (commande)
SU 31	affectée aux déroutements.

2.9.7.6.1 - SU 00

La SU 00 est émise après un rétablissement des tensions d'alimentation, au moment où le système vient d'être mis au repos par une RAZ générale : la

micromachine "tourne" sur une boucle d'arrêt microprogrammée comportant un TI. Etant la seule demande présente dans un tel cas, cette suspension est prise en compte dès le premier TI, et c'est pourquoi on ne lui a réservé que le rang 0 et le niveau 0. La boucle d'arrêt étant abandonnée, cette suspension n'est pas accompagnée d'une mise en pile.

2.9.7.6.2 - SU 19

La SU 19 est affectée à la prise en compte de l'IT rapide d'une UC (ITR). Afin d'obtenir un accès rapide à un programme, cette ITR n'est pas synchronisée par un TI , mais se trouve transformée en suspension de classe 3 dans l'interface d'E/S (niveau 2, rang 19).

2.9.7.6.3 - SU 28

La SU 28 est attribuée au pupître dont les actions sont microprogrammées. Les opérations pupître sont, en outre, du type "arrêt simple", "arrêt sur adresse", "lecture ou écriture" dans un registre ou bien en mémoire, etc... Pour que ces opérations soient valables, il faut qu'elles soient exécutées entre deux instructions, c'est-à-dire, après l'exécution complète de la première et avant le commencement de la seconde. La SU 28 est donc synchronisée sur les points interruptibles (TI), étant fugitive, elle ne conserve pas longtemps cette priorité, le microprogramme suspendu par SU 28 est abandonné, cette suspension n'est pas accompagnée d'une mise en pile. Le retour sur le microprogramme quitté est possible puisque, l'adresse de départ est connue (test TI). La classe 0 a donc été affectée à la SU 28. Elle n'est émise qu'au niveau programme (DSUM = 0).

2.9.7.6.4 - SU 29

La suspension 29 est affectée à la prise en compte des interruptions. Par sa présence, elle indique qu'au moins une demande d'interruption a été décelée et qu'il faut procéder, par microprogramme, au changement de contexte programme. Pour les mêmes raisons que la SU 28, la SU 29 est de classe 0 et de niveau 3.

2.9.7.6.5 - SU 30

La SU 30 est affectée à une unité de traitement fonctionnant en UEM. Elle provoque dans cette UEM l'exécution d'une commande composée dans la mémoire centrale par l'UC. Cette SU 30, appelée également "IT rapide UEM", est synchronisée sur le point interruptible propre à l'UEM. Elle est aussi de classe 0 et de niveau 3.

2.9.7.6.6 - SU 31

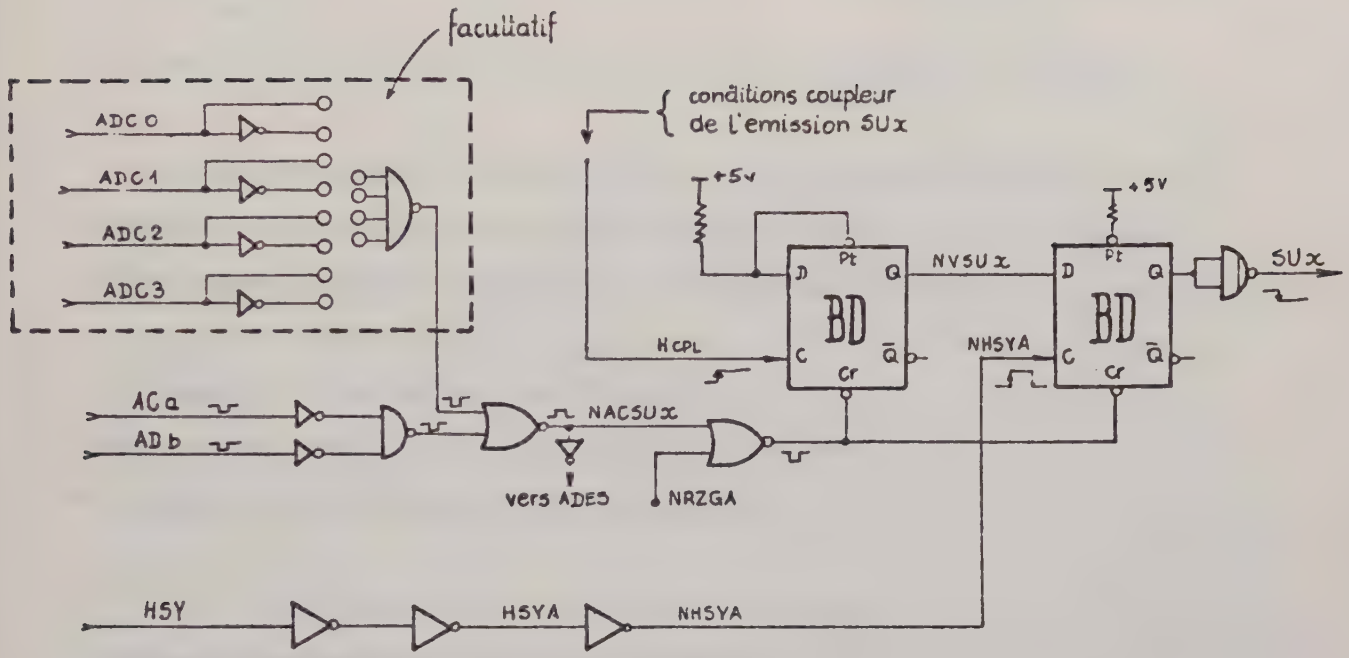
La SU 31 est affectée aux déroutements. Elle est émise dès qu'une anomalie est détectée dans l'exécution des différentes tâches. Le microprogramme associé à SU 31 a pour action de prélever les caractéristiques du déroutement puis d'assurer le branchement sur le programme de traitement approprié.

Le microprogramme quitté étant abandonné, la SU 31 est prise en compte sans sauvegarde du contexte. Cette prise en compte est effectuée en un point suspensible. La suspension SU 31 appartient donc à la classe 1. Le choix de son rang élevé est motivé par le déroutement "instruction inexistante" qui n'est pas accompagné d'un TI et qui impose un branchement immédiat. Son rang 31 et sa classe 1 amène un niveau appelant de 3.

2.9.7.7 - Emission des demandes externes

La génération et l'acquittement d'une suspension dans un coupleur sont donnés à titre d'exemple figure 26.

Le périphérique génère une demande (HCPL) qui est mémorisée dans la bascule NVSUa. La demande de suspension SUa est émise en synchronisme avec le front arrière de HSY = HI . Cette demande sera acquittée par une fonction ACRxy placée à la fin du microprogramme correspondant, ou bien par une RAZ générale. Lorsque la demande est commune à plusieurs périphériques de même nature,



Chapitre 2 - Figure 26 - Génération et acquittement d'une suspension dans un coupleur. (Exemple).

c'est le cas des voies VMC, le coupleur peut être identifié par une adresse complémentaire ADC 0 - 3 ; celle-ci intervient alors dans l'acquittement de la suspension SUa. La disparition de la demande SUa est réalisée dès réception de l'ordre d'acquittement.

2.9.8 - Interruption

2.9.8.1 - Généralités

Contrairement à la fonction suspension qui ne concerne que la micro-machine, la fonction interruption introduit la notion de saftware. Elle caractérise la fonction multiprogrammation d'une UC, c'est-à-dire, la possibilité qu'elle a de pouvoir commuter d'une tâche sur une autre jugée plus importante, et d'assurer, ensuite, la reprise de la tâche interrompue. Cette commutation peut être d'origine interne à l'UC, donc à l'initiative du software (commutation synchrone), ou bien, externe à l'UC par la demande intempestive d'un utilisateur (commutation asynchrone).

La multiprogrammation hardware nécessite l'exécution des fonctions suivantes :

- Mémorisation de chaque demande d'IT.
- Multiplexage de ces demandes (rang).
- Gestion de priorité d'accès (niveau).
- Commutation sur la tâche demandée.
- Possibilité de retour sur la tâche interrompue.

2.9.8.2 - Niveaux d'interruptions

L'interface périphérique de l'unité de traitement MITRA assure le multiplexage hardware de 32 niveau d'IT dont 29 IT + 1 ITR accessibles sur le minibus périphérique et correspondant chacun à un niveau programme.

L'extension du nombre des demandes d'IT peut être obtenue au moyen de coupleurs spéciaux qui regroupent plusieurs rangs d'IT sur un même niveau (IT multiplexées). La commutation sur la tâche correspondante s'effectue alors en deux temps :

- Changement de niveau programme par hardware : appel du programme traitant les IT multiplexées.
- Commutation par software sur la tâche associée au rang d'IT sélectionnée.

Donc, à chaque demande d'IT est attribué un niveau prioritaire auquel correspond un niveau programme. Les 32 niveaux hiérarchiques sont repérés de 0 à 31 dans le sens de la priorité croissante. Parmi eux on distingue :

- 2 niveaux, IT 30 et IT 31, internes à l'UC
- 29 niveaux, IT 01 à IT 29 accessibles par le minibus E/S
- 1 niveau, IT 00, activé en permanence.

Une demande d'IT ne sera prise en compte que si son niveau est supérieur à celui du programme en cours. Après traitement des interruptions, le retour s'effectue sur le niveau 0 (programme background).

Les demandes d'interruptions internes sont générées en cas de défaut de l'alimentation de l'unité de traitement :

IT 31 - en cas de coupure secteur
IT 30 - en cas de retour secteur.

Les demandes externes IT 01 - 29 sont distribuées sur le minibus périphérique et réparties entre les différents coupleurs. L'affectation des niveaux entre ces différents coupleurs n'est pas rigide et peut varier avec la configuration du système.

2.9.8.3 - Contexte programme

A chaque niveau d'interruption correspond un programme associé à un ou plusieurs périphériques de même nature. Un programme est constitué d'un ensemble d'instructions et de données convenablement rangées en mémoire centrale avant d'être utilisées par l'unité centrale. L'implantation en mémoire et l'état d'avancement d'un programme sont caractérisés par le contenu des registres et indicateurs programmes. Ces informations définissent le contexte programme. Dans l'UC, les registres programme sont constitués par les six premiers registres rapides du bloc 0.

N° du registre	Symbole	Fonction	
0	P	Compteur ordinal	Registres d'adresse
1	L	Base locale	
2	G	Base générale	
3	A	Accumulateur	Registres de travail
4	E	Extension de A	
5	X	Index	

Le rôle des indicateurs PM , MA , MS , I 1 et I 2 a été défini au paragraphe 2.7.3.

L'unité centrale ne peut dérouler qu'un seul programme à la fois : la fonction interruption consiste donc à échanger avec la mémoire centrale le contexte interrompu et le contexte appelé. Ce changement de contexte est réalisé par le microprogramme associé à la suspension interne SU 29.

On trouve donc en Mémoire Centrale 32 contextes correspondant chacun à un niveau programme (niveau d'interruption).

Chaque contexte est représenté par une table baptisée CTX et constituée des 8 mots suivants :

	PM	MA	MS	I 1	I 2	
X						Index
E						Extension de l'accumulateur
A						Accumulateur
G						Base Générale
L						Base Locale
P						Compteur Ordinal

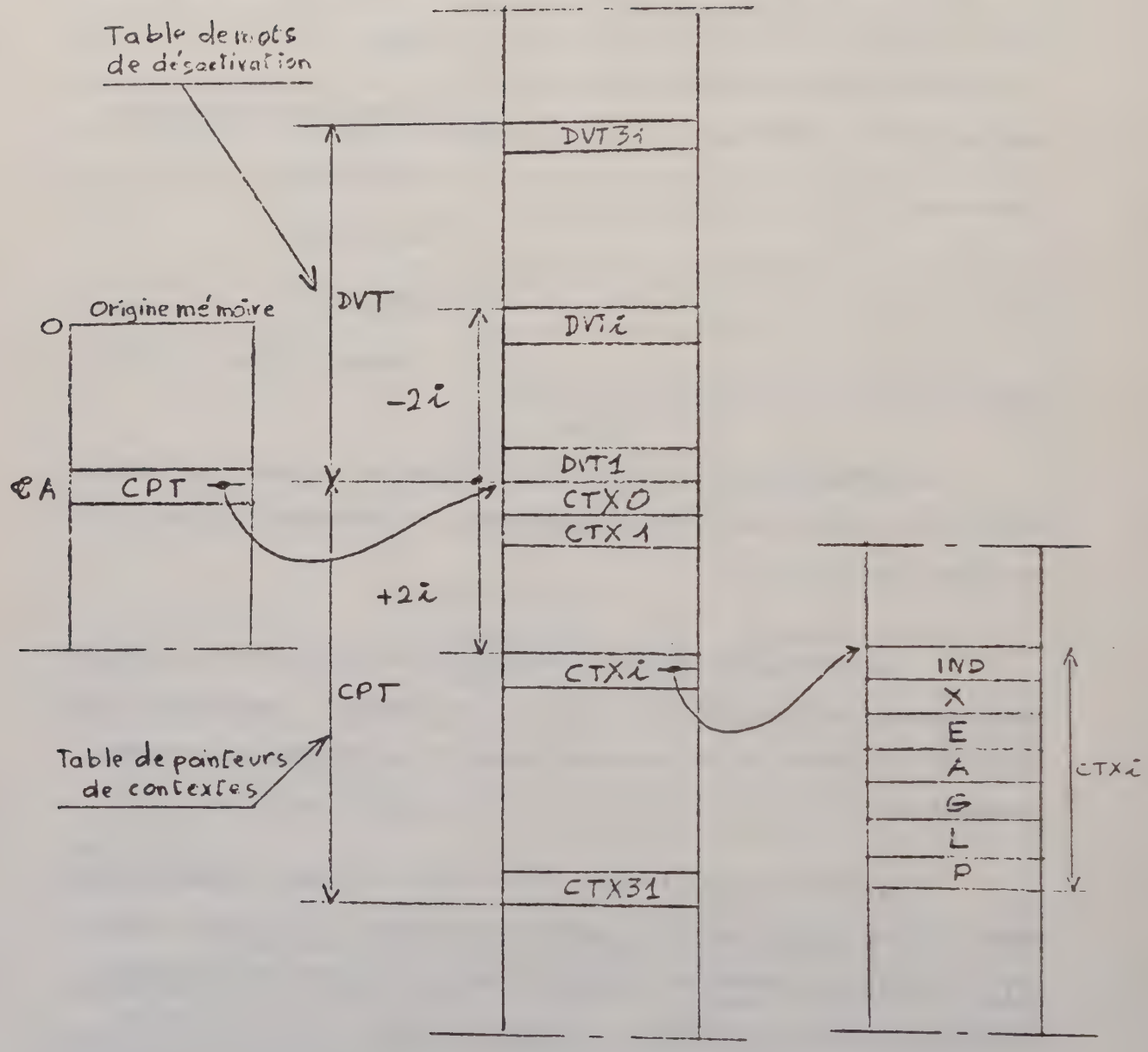
Indicateurs (5 bits de droite)

Chaque table CTX permet soit de charger les registres et indicateurs de programme appelé, soit de ranger leur contenu au moment de l'acquittement de ce niveau (instruction DIT).

Les adresses de débuts des différentes tables CTX (CTX 0 - 31) constituent une autre table baptisée CPT ("pointeur de contexte"). L'emplacement de la table CPT est indiqué par le contenu de la case 10 (en décimal) de la mémoire centrale.

Le déplacement à l'intérieur de la table CPT, donc la sélection d'une table CTX est fonction du niveau appelant correspondant (CTX i pour le niveau d'IT i). Le niveau appelant est fourni par la logique de gestion de priorité des différentes demandes d'interruption. Devenant le niveau en cours, le niveau appelant est rangé dans un registre général R, réservé à cet effet (R 8). La mémoire centrale est adressée par mots et non par octets ; le pointeur CTXi se situe donc à l'adresse

$$CPT + 2i = (\&\ A) + (R\ 8)$$



Chapitre 2 - Figure 27 - Implantation des contextes en mémoire centrale.

Tout programme, appelé au moyen d'une ligne d'interruption, doit se terminer par une instruction DIT qui désactive le niveau et restitue un contexte. La désactivation de ce niveau nécessite la connaissance de l'adresse de l'interruption dans le coupleur du périphérique associé.

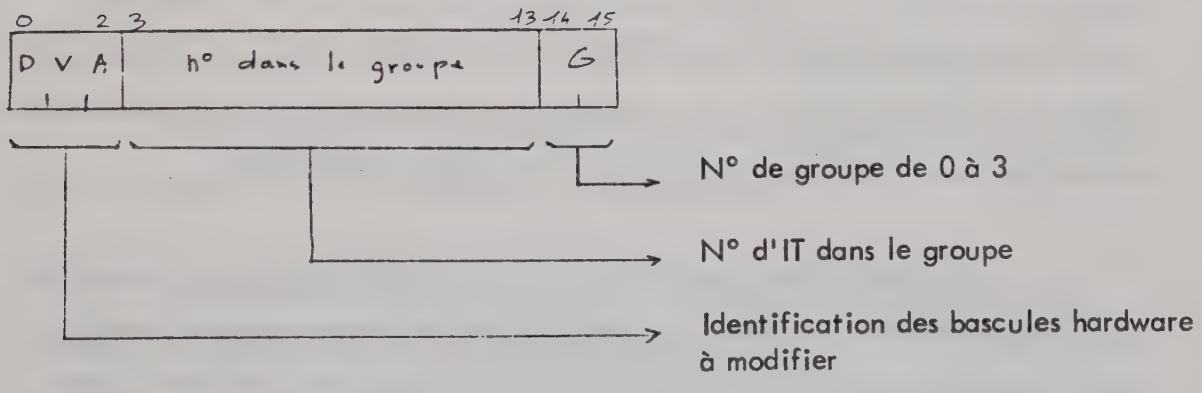
2.9.8.4 - Adresse d'une interruption

Le niveau attribué à la demande d'interruption d'un périphérique est variable avec la configuration du système. Par contre, l'interruption de chaque coupleur possède une adresse fixe sur le minibus périphérique. Cette adresse permet le déclenchement ou l'acquittement individuel des interruptions indépendamment du niveau qui leur est affecté.

2.9.8.4.1 - Adresse dans les coupleurs

L'adresse d'une IT est émise sur les lignes d'écriture périphérique NEP 0 - 15 et décodée par le coupleur concerné. Cette adresse d'IT est accompagnée d'un ordre PIT au DIT suivant qu'il s'agit d'un déclenchement ou d'un acquittement.

Le format de cette adresse est le suivant :



Ce format permet d'adresser jusqu'à 4 groupes de 11 demandes d'IT ce qui est redondant pour les 32 niveaux disponibles. On trouvera en annexe la liste des adresses d'IT attribuées aux périphériques de MITRA 15. Les circuits

d'émission des demandes d'IT externes sont constitués par des indicateurs (D , V et A) modifiables à partir de l'adresse donc par programme. Le rôle de chacun est le suivant :

- Indicateur D : Positionné par le périphérique ou par programme (PIT), il mémorise la demande d'interruption jusqu'à réception de l'ordre d'acquittement (DIT).
- Indicateur V : Uniquement modifié par programme, cet indicateur autorise ou interdit l'excitation de la ligne de demande d'IT correspondant sur le minibus périphérique. C'est le masque individuel de l'IT qui permet la libération des niveaux d'IT inférieurs lorsque la tâche appelée par ce niveau est en attente d'un événement (délai, libération d'une ressource).
- Indicateur A : Uniquement modifié par programme, cet indicateur autorise ou interdit le positionnement de l'indicateur D par une sollicitation externe (périphérique). Il n'interdit pas le positionnement ni l'acquittement de l'indicateur D par un programme.

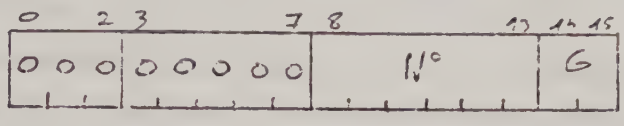
Ces indicateurs D , V , A , sont mis au repos par le signal RZG émis sur le minibus lors de l'initialisation du système. Il est donc nécessaire de procéder à l'armement et la validation des IT intéressées lors de cette initialisation. Cette consigne ne concerne, en fait, qu'une catégorie de coupleurs dits "temps réel", associés à des périphériques inconnus à priori. Les autres coupleurs, associés à des périphériques dits "standards", ne possèdent pas d'indicateur A ou V. Ce sont des organes de communication avec la machine ou bien de mémorisation.

Pour les périphériques standards, dont le couplage est microprogrammé, le positionnement de l'IT coupleur est effectué par le microprogramme correspondant (fin de transmission ou anomalie) comme c'est le cas des voies VMC. Pour cela, l'adresse de l'IT peut être préparée en deux microinstructions au moyen des exécutifs MCUD puis MCUG :

MCUD = MC 8 - 15 ⟶ U 8 - 15 , 0 ⟶ U 0 - 7

MCUG = MC 8 - 15 ⟶ U 0 - 7 , U 8 - 15 inchangé

Afin d'économiser la microinstruction MCUG, on a choisi pour ces périphériques une adresse d'IT codée sur l'octet de droite uniquement :



C'est pour cette raison que les bits d'identification D , V , A , ont été rendus "actifs" au niveau électrique bas. C'est le zéro qui est actif.

On obtient ainsi, suivant l'ordre PIT ou DIT reçu :

D	V	A	Action
1	1	1	Aucune action dans le coupleur
1	1	0	Set ou Reset de l'indicateur A
1	0	1	Set ou Reset de l'indicateur V
0	1	1	Set ou Reset de l'indicateur D

Les autres combinaisons peuvent également être employées si l'on désire une action simultanée sur les bascules D , V , A d'une IT.

Lorsque les indicateurs V ou A sont absents, le bit d'identification peut être quelconque puisqu'il est ignoré du hardware.

2.9.8.4.2 - Adresse IT en mémoire centrale

Il n'y a aucune relation directe entre le niveau et l'adresse d'une interruption. Il faut donc disposer d'une table de correspondance permettant l'exécution aisée de la fonction "désactivation". En effet, l'adresse des interruptions est plus particulièrement utilisée par cette fonction DIT qui agit sur l'indicateur D des IT. La table de référence a été placée en mémoire centrale sous le nom de table de désactivation DVT (Device Table). Cette table est implantée immédiatement au-dessus de la table CPT (voir figure 27). On accède au mot DVT d'une IT de rang i en calculant son adresse mémoire CPT - 2 i.

Le niveau 0, restant toujours actif, ne possède pas de mot de désactivation. (Il coïnciderait d'ailleurs avec le pointeur CTX 0).

Une tentative de désactivation involontaire du niveau 0 (DIT) risque d'entraîner un déroutement d'E/S car il peut arriver que l'adresse CTX 0 ne corresponde pas à l'adresse d'une IT coupleur présent sur l'UC. Cette fonction est toutefois volontairement utilisée par le software.

2.9.8.5 - Masque des interruptions

Une UC doit toujours être sensible aux demandes d'IT des périphériques. Néanmoins, la fonction interruption peut être inactive dans les deux cas suivants :

- Masque général positionné
- Unité centrale mise à l'état "Arrêt programme".

Toutefois, l'IT privilégiée "coupure secteur" force le passage du fait de son urgence. (C'est le signal VIT, généré dans l'UC, qui valide la fonction interruption).

2.9.8.5.1 - Masque général

Il est constitué par l'indicateur programme MA de l'UC (voir paragraphe 2.7.3). Son rôle consiste à interdire la prise en compte d'une interruption pendant l'exécution d'une séquence critique d'un programme. Ce masque ne doit pas être maintenu longtemps de manière à ne pas trop pénaliser les tâches activées plus prioritaires en attente, pour cela, l'état de l'indicateur MA peut être modifié au moyen des instructions STM et CLM :

STM : mise à 1 de MA masquage des IT (Set mask).

CLM : mise à 0 de MA démasquage des IT (Clear mask).

Pour cela d'exécutif = UA est utilisé, il réalise :

$\mu \longrightarrow U$, μ 12 $\longrightarrow$ MA

2.9.8.5.2 - Etat "Arrêt programme"

Cet état est obtenu à partir du panneau de commande de l'UC (pupître). Il peut être conditionnel (arrêt sur adresse) ou inconditionnel (arrêt simple ou RAZ). Cet état se traduit par la mise au repos de l'indicateur "Marche programme" (MCHE = 0) et l'exécution d'une boucle d'attente microprogrammée. Par définition, cet état "Arrêt programme" inhibe toute fonction assurant l'appel d'un programme, c'est-à-dire :

- interruptions simples
- interruptions rapides
- déroutements.

2.9.8.6 - Points interruptibles

Ils représentent les instants particuliers de la tâche en cours où le contexte est figé et où l'on peut autoriser l'interruption du programme. Une

dérogation existe pour l'interruption dite "rapide" qui est traitée différemment et qui présente la particularité de masquer le test des interruptions TI.

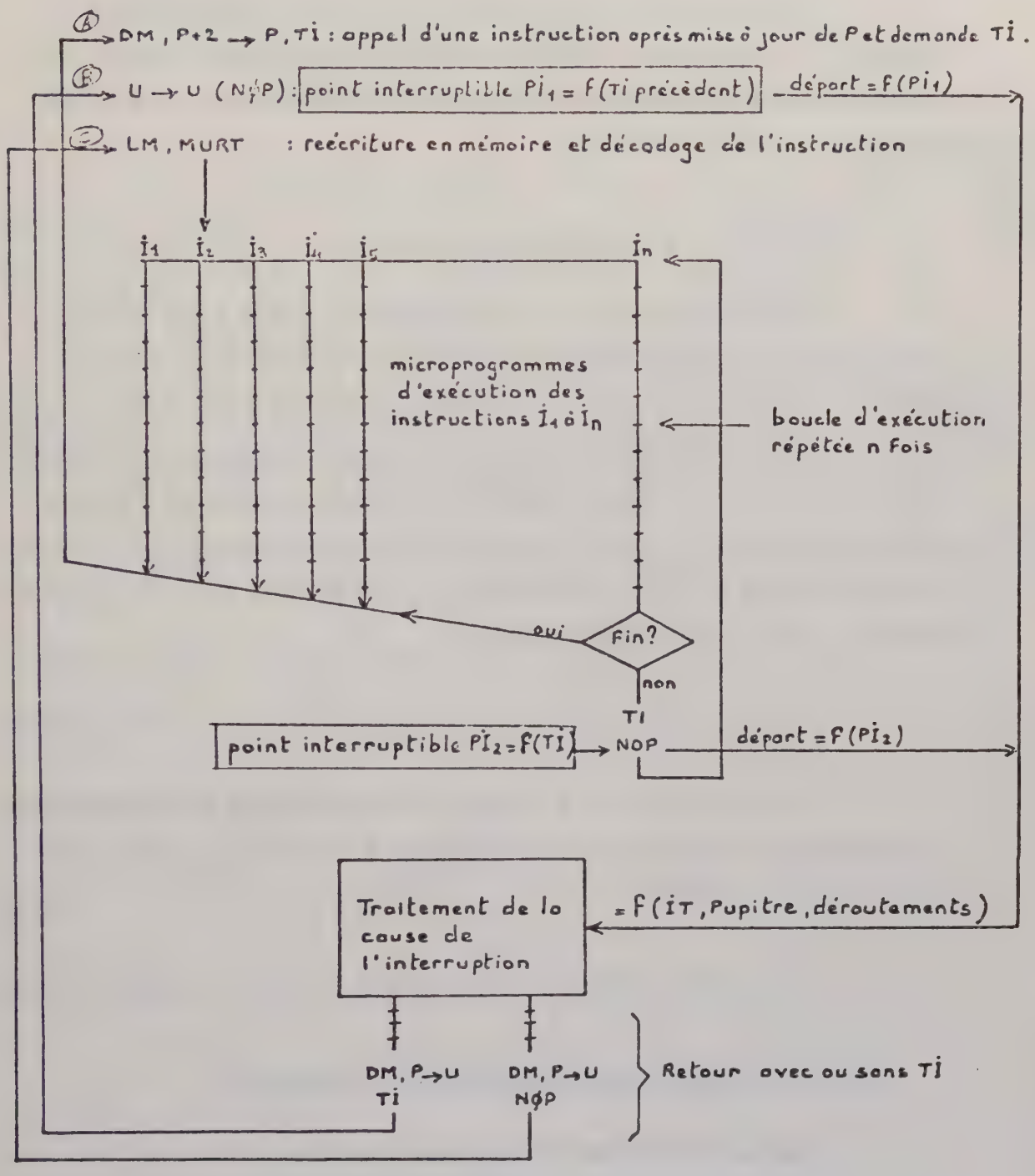
En principe, on dispose d'un point interruptible PI entre chaque instruction, mais certaines d'entre elles, dont le temps d'exécution peut être long, sont agrémentées d'un ou plusieurs PI supplémentaires (opérations sur chaînes de caractères comme MVS ou CPS). Ce principe n'est possible que lorsque l'instruction concernée répète n fois la même opération et que, entre chacune de ces opérations, le contexte est figé (le contenu des registres et indicateurs micro-machine peut alors être modifié).

Un point interruptible est obtenu au moyen d'une microinstruction appelant l'exécutif TI placé judicieusement entre le microprogramme d'exécution des instructions.

La figure 28 représente d'une manière symbolique la disposition des points interruptibles et des points de retour dans le macrocode de l'UC.

On y voit que :

- Le départ sur le point interruptible PI = f (TI 1) s'effectue avec (P) = adresse de l'instruction appelée mais non décodée ni exécutée. Après traitement de l'interrogation, le retour s'effectuera sur l'instruction interrompue en la réappelant à partir de (P) qui a été sauvegardé.
- Le départ sur le point interruptible PI = f (TI 2) s'effectue avec (P) = adresse de l'instruction en cours d'exécution. Après traitement de l'interruption, le retour s'effectuera sur le point quitté précédemment après avoir rappelé puis redécodé cette instruction.



Chapitre 2 - Figure 28 - Points interruptibles dans le macrocode de l'UC.

2.9.8.7 - Emission d'une demande d'interruption

Toutes les demandes d'IT doivent être émises en synchronisme avec l'horloge HSY distribuée sur le minibus périphérique. Cette logique de synchronisation, interne aux coupleurs, est identique à celle utilisée pour les demandes de suspensions traitées précédemment.

2.9.8.7.1 - Déclenchement par programme

Le déclenchement d'une IT par programme revient à émettre sur le minibus périphérique l'ordre PIT accompagné de l'adresse de l'IT du coupleur associé. Cet ordre PIT correspond pour l'unité de traitement à une fonction écriture à l'adresse & 21 (EC 21) qui est décodée une fois pour toutes au niveau de l'interface d'E/S. Cet ordre, transmis sur le minibus, sert d'échantillonnage des lignes de données. Le coupleur qui a reconnu l'adresse de son IT sur les lignes NEP 3 - 15 répond par ADES et positionne le ou les bascules D , V , A , conformément au champ d'identification NEP 0 - 2.

2.9.8.7.2 - Déclenchement par le périphérique

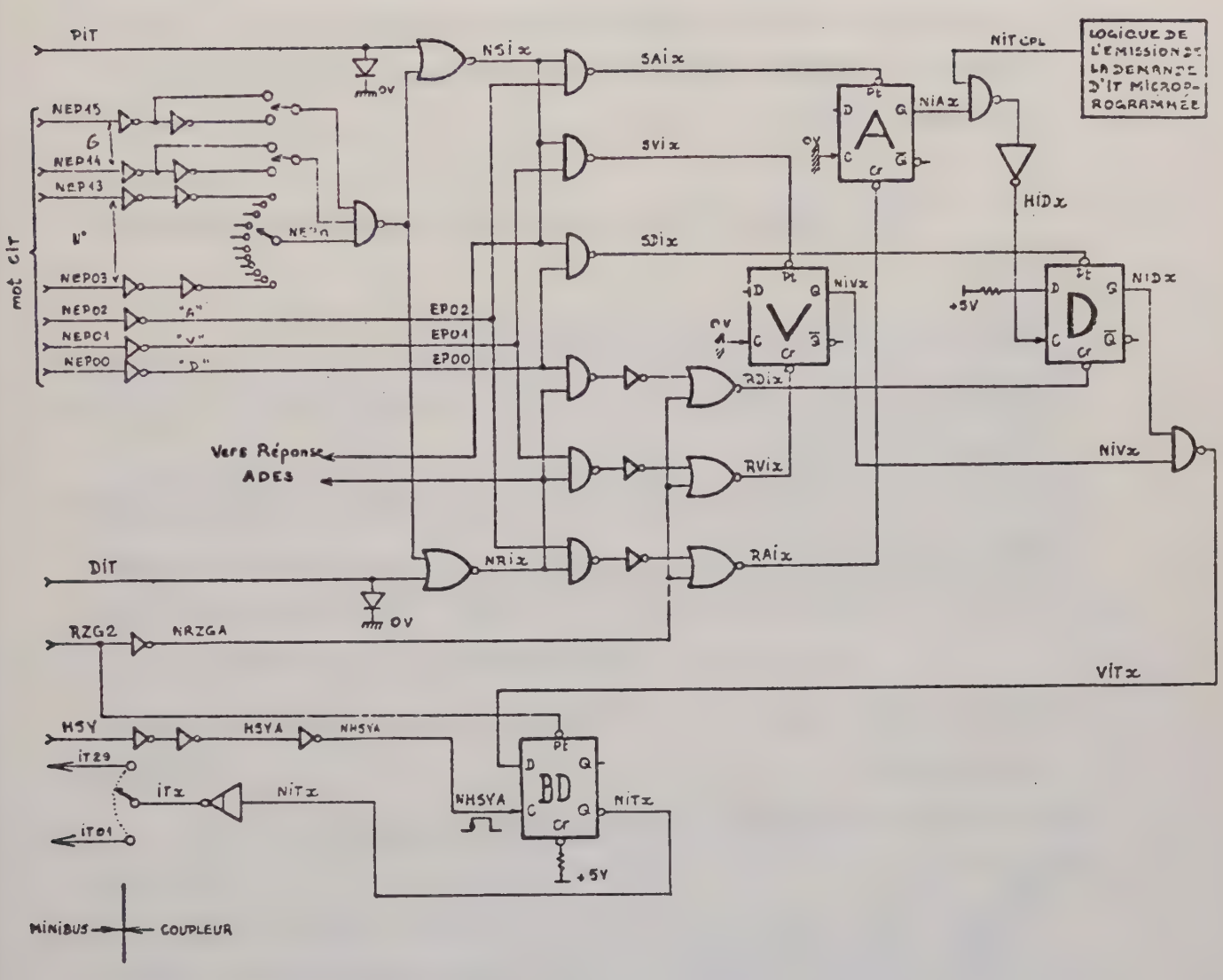
Les indicateurs V et A ne peuvent être positionnés que par programme. L'émission de la demande d'IT sera maintenu jusqu'à réception de l'ordre acquittement correspondant (DIT).

La figure 29 représente la logique d'une IT dans un coupleur.

2.9.8.8 - Prise en compte d'une demande d'interruption

Pour qu'une demande d'IT soit prise en compte, il faut :

- qu'elle soit reconnue comme la plus prioritaire des demandeurs.
- que le masque général MA ne soit pas positionné.
- que l'UC ne soit pas passée à l'état "arrêt programme".
- qu'un point interruptible se présente.



Chapitre 2 - Figure 29 - Circuit d'émission et d'acquittement DIT dans un coupleur.

La prise en compte se traduit par :

- L'arrêt du programme en cours sur le point interruptible.
- La sauvegarde du contexte programme dans la table CTXi associée au niveau i en cours.
- L'identification du niveau y de l'interruption accordée ($y > i$).
- L'appel de l'instruction désignée par le contexte chargé afin d'exécuter le programme associé.

Ceci implique au niveau de l'interface E/S les opérations hardware suivantes :

- Gestion de priorité parmi les lignes de demande d'IT.
- Génération du rang, codé sur 5 bits, de la plus prioritaire (pour les IT , un rang correspond à un niveau).
- Comparaison de ce niveau appelant (Na) avec le niveau en cours (Nc) conservé dans un registre de 5 bits.
- Génération de la demande de suspension associée aux IT si

$$Na > Nc \longrightarrow NDSUIT = 1$$

- Génération de la suspension SU 29 dès que les conditions de prise en compte sont satisfaites :

$$NSU\ 29 = HI \,.\, NDSUIT \,.\, NPI \,.\, NVIT$$

avec

NPI = point interruptible

NVIT = validation de la fonction interruption.

Pour l'UC, le changement de contexte programme est réalisé au moyen du microprogramme de l'instruction DIT dont la partie "désactivation du niveau" est shuntée. Ce branchement judicieux est obtenu par la SU 29.

La figure 30 représente le microprogramme de cette fonction importante. On notera également l'utilisation partielle de ce microprogramme par la suspension SU 00 associée au retour secteur. On remarque les opérations principales suivantes :

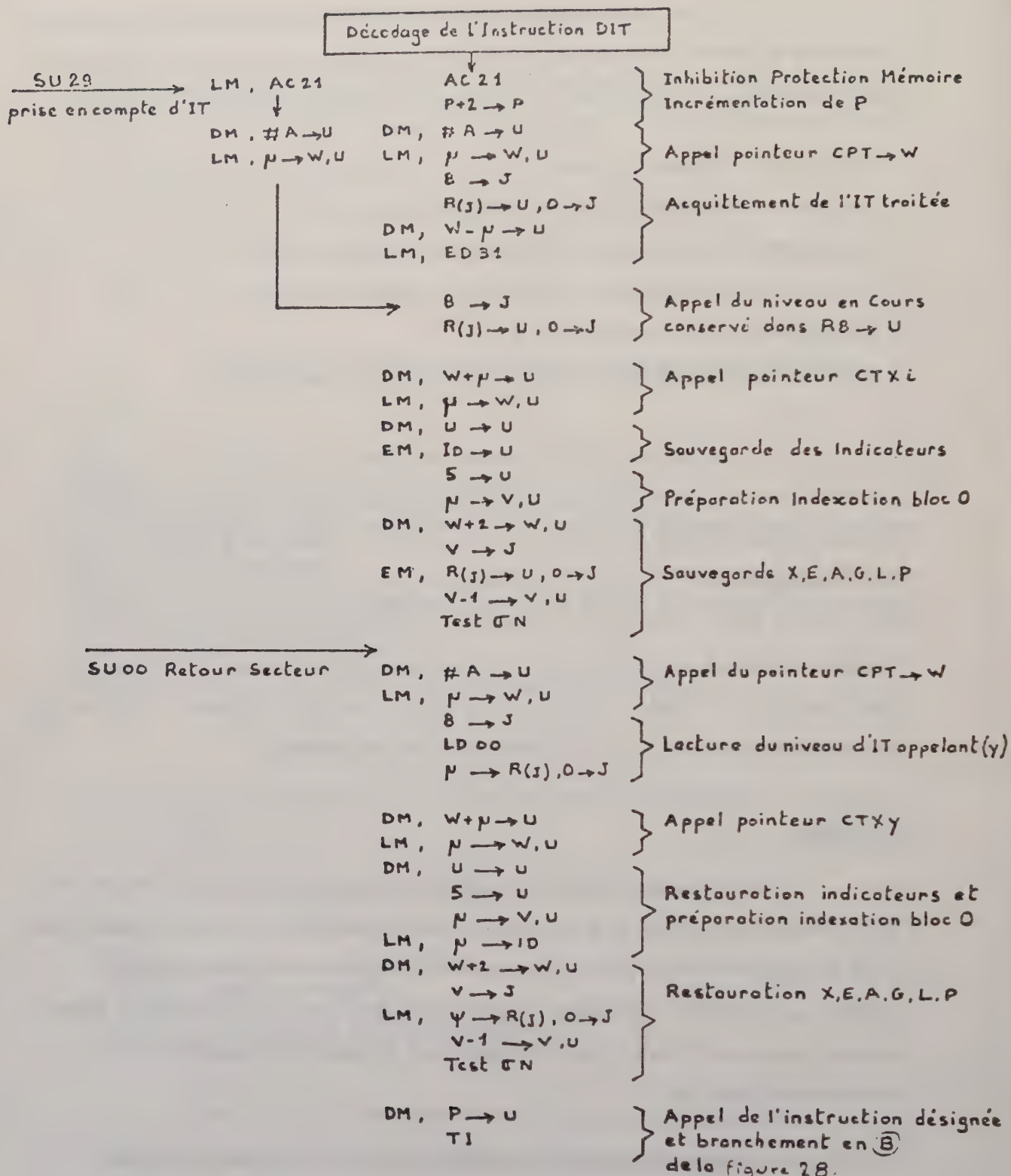
- Inhibition de la protection mémoire due à la manipulation des indicateurs programme et l'appel en mémoire de mots protégés.
- Sauvegarde du contexte dont le niveau était conservé dans R 8.
- Lecture du niveau appelant en sortie des codeurs de priorité.
- Changement de ce niveau dans R 8.
- Appel du contexte correspondant et branchement pour exécution.

Le registre rapide R 8 contient le niveau du programme en cours (en fait deux fois son niveau d'IT pour des raisons d'adressage de mot). Il peut paraître redondant avec le registre NC disposé en sortie des codeurs de priorité et servant à la compraison Na $>$ Nc ? En effet, celui-ci est chargé par Na dès que Na est lu par la LD 00. Ceci permet d'annuler la demande DSUIT origine de SU 29. Bien que l'accès du niveau dans R 8 soit moins rapide qu'il n'aurait été dans NC , (MCJ et RJU = 600 nsec (R 8) $\longrightarrow$ (U) au lieu de LD = 400 nsec (NC) $\rightarrow$ (U)), la disponibilité de Na dans R 8 permet des astruces software.

Remarques :

1 - Le chargement du contexte se déroule en 35 μsec environ. Durant les 16 μ sec de sauvegarde, une ou plusieurs autres demandes d'IT peuvent apparaître. C'est la plus prioritaire, présente au moment de la lecture du niveau appelant (LD 00), qui sera prise en compte. C'est afin de prélever un code stable du niveau appelant le plus prioritaire que l'on impose une émission des demandes d'IT en synchronisme avec HI.

2 - Les codeurs de priorité des demandes d'IT, le registre NC et le comparateur de niveaux sont implantés sur le coupleur télétype de service associé à l'UC.



Chapitre 2 - Figure 30 - Microprogramme DIT, traitement des IT, retour secteur.

2.9.8.9 - Acquittement d'une demande d'IT

Cette fonction consiste avant tout, à annuler le demande d'IT qui vient d'être traitée par l'UC. Cette opération revient à émettre sur le minibus périphérique l'ordre DIT accompagné de l'adresse de l'IT dans le coupleur associé.

Cet ordre DIT correspond pour l'unité de traitement à une fonction écriture à l'adresse & 31 (EC 31) qui est décodée une fois pour toutes au niveau de l'interface E/S. Cet ordre, transmis sur le minibus périphérique sert d'échantillonnage des lignes de données. Le coupleur qui a reconnu l'adresse de son IT sur les lignes NEP 3 - 15 répond par ADES et acquitte le ou les indicateurs D , V , A conformément au champ d'identification NEP 0 - 2. Toutefois, l'acquittement d'une IT étant associé à la désactivation d'un niveau, c'est l'indicateur D qui est généralement le seul a être acquitté, voir figure 29. C'est l'opération inverse de la fonction PIT traitée précédemment. De la même manière que PIT, la fonction DIT peut être obtenue à partir de l'instruction WD de l'UC, toutefois, elle possède une instruction DIT qui assure, à elle seule, l'acquittement de l'IT ainsi que le changement de contexte programme.

2.9.8.9.1 - Instruction DIT

La figure 30 représente le microprogramme de cette fonction importante qui est aussi utilisée, mais partiellement, lors de la prise en compte des IT (SU 29 et SU 00).

Dans ce microprogramme, on remarque les opérations principales suivantes :

- Inhibition de la protection mémoire due à la manipulation des indicateurs et à l'utilisation de mots mémoires protégés. Cette inhibition, demandée par la fonction AC 21, se termine sur le premier TI qui se présente, c'est-à-dire, dès l'appel de l'instruction désignée par le contexte chargé.

- Incrémentation du compteur ordinal de manière à ranger dans la table CTX correspondante l'adresse de l'instruction qui suit la DIT. Ceci permet l'utilisation de deux possibilités d'enchaînement lors d'un nouvel appel de ce niveau IT : enchaînement sur des traitements différents en plaçant les différents modules de programme les uns à la suite des autres séparés par des DIT, ou bien, enchaînement sur le même module en plaçant une instruction de branchement arrière à la suite du DIT.
- Appel du mot de désactivation DVT i à l'adresse CPT - 2 i . Ce mot de désactivation associé au niveau i contient l'adresse de l'IT correspondante dans le coupleur ainsi que le code d'identification des indicateurs D , V , A.
- Réécriture en mémoire du mot DVT i et acquittement de la demande d'IT dans le coupleur.
- Rangement du contexte actuel dont le niveau est disponible dans R 8.
- Lecture du niveau appelant (LD 00) en sortie du codeur de priorité puis rangement dans R 8.
- Appel du contexte correspondant et branchement pour exécution.

Le temps d'exécution de cette instruction DIT est de 35 μ sec environ.

2.9.8.9.2 - Remargue

La séquence de rangement du contexte utilise le contenu de R 8 alors que celle d'appel du nouveau contexte utilisé le code disponible en sortie des codeurs de priorité. Cette procédure permet notamment l'astuce software suivante :

Sauvegarde d'un contexte de niveau i dans une table CTXy , différente de celle d'origine CTXi , après avoir modifié le contenu de R 8 tel que (R 8) = 2 y . Dans ce cas, d'ailleurs, on peut utiliser $y > 31$, de manière à ne pas modifier les tables CTX existantes (CTX 0 à CTX 31) et ceci, après avoir préparé un pointeur CTX et un mot de désactivation supplémentaire. De plus,

le niveau initial i peut ne pas être désactivé si l'on prend soin de rendre les bits DVA inactifs (tous à 1) dans le but de désactivation DVTy. Cet acquittement fictif s'effectue généralement sur l'IT pupître toujours présente dans l'UC (&E004 pour le DVT ineffectif).

C'est d'ailleurs pour cela que la réponse ADES d'un coupleur à un ordre DIT (ou PIT) n'est pas conditionnée par le code d'identification des indicateurs D , V , A. On évite ainsi un déroutement d'E/S lors d'une DIT fictive.

Cette procédure est notamment utilisée pour le niveau 0 qui traite des tâches diverses sur lesquelles il ne reviendra pas. Le contexte de la tâche exécutée est chargé dans la table CTX 32 dite "poubelle" et remplacé par un nouveau contexte de niveau 0 précédemment initialisé.

2.9.8.10 - Interruption rapide

L'unité de traitement est équipée d'un niveau supplémentaire d'interruption, dit rapide.

2.9.8.10.1 - IT rapide UC

Dans une UC , l'IT rapide possède les caractéristiques suivantes :

- Utilisation par un coupleur de périphérique qui formule sa demande en excitant la ligne ITR distribuée sur le minibus périphérique.
- Prise en compte accélérée au moyen d'une suspension de classe 3 : l'ITR est en fait une suspension.
- Changement de contexte rapide par basculement sur un bloc programme différent du bloc 0 et parallèlement initialisé.
- Tâche correspondante réduite de manière à obtenir un traitement rapide.
- Désactivation du niveau correspondant par une instruction "DIT spéciale" : la DITR.

2.9.8.10.2 - Emission de l'ITR

L'émission de la demande ITR peut être fugitive et asynchrone puisqu'elle est mémorisée et synchronisée dans l'UC pour donner naissance à une suspension de classe 3. Dans ce cas l'acquittement se limite à cette suspension interne. Toutefois, l'utilisation de ITR par les coupleurs d'IT externes a imposé le même principe d'acquittement donc l'attribution d'un mot de désactivation. L'émission de ITR est donc identique à celle d'une IT normale.

2.9.8.10.3 - Adresse de ITR

Sachant qu'il n'existe qu'un seul niveau ITR à désactiver et afin de réduire la durée de l'instruction DITR correspondante, le mot de désactivation a été figé. Celui-ci peut être composé par microprogramme, ce qui évite de faire appel à la mémoire centrale. La valeur est fixée à & 6083. Il désigne l'indicateur D (D = 0 , V = 1 , A = 1) de l'ITR dont l'adresse est & 83 dans le coupleur.

2.9.8.10.4 - Validation de ITR

Dans le coupleur, les indicateurs D , V , A peuvent être modifiés par programme (WD). Mais le rôle des indicateurs V et A perd son sens pour l'ITR qui doit traiter sans délai un événement. L'indicateur V qui permet normalement la mise en attente d'un niveau pour libérer les priorités inférieures, n'a aucune action pour l'ITR qui reste mémorisée dans l'UC (SU 19).

Dans l'UC, une option permet de rendre l'ITR sensible ou non au masque général des IT (Indicateur MA et Indicateur "Marche/Arrêt programme"). Ce choix est réalisé au moyen d'un strap disposé dans la plaquette d'interface périphérique.

2.9.8.10.5 - Prise en compte de ITR

L'excitation de la ligne ITR du minibus déclenche la SU 19 interne à l'UC. Cette suspension est de niveau 2 et de classe 3, c'est-à-dire qu'elle effectue une mise en pile du contexte microprogramme. Sa prise en compte ne dépend pas d'un point interruptible et, de plus, elle bloque les niveaux de couplage 0, 1 et 2 durant son traitement.

La durée du traitement de ITR doit être réduite le plus possible sous peine de ratés de transfert sur les périphériques de moyenne vitesse (conflits d'accès).

Remarque :

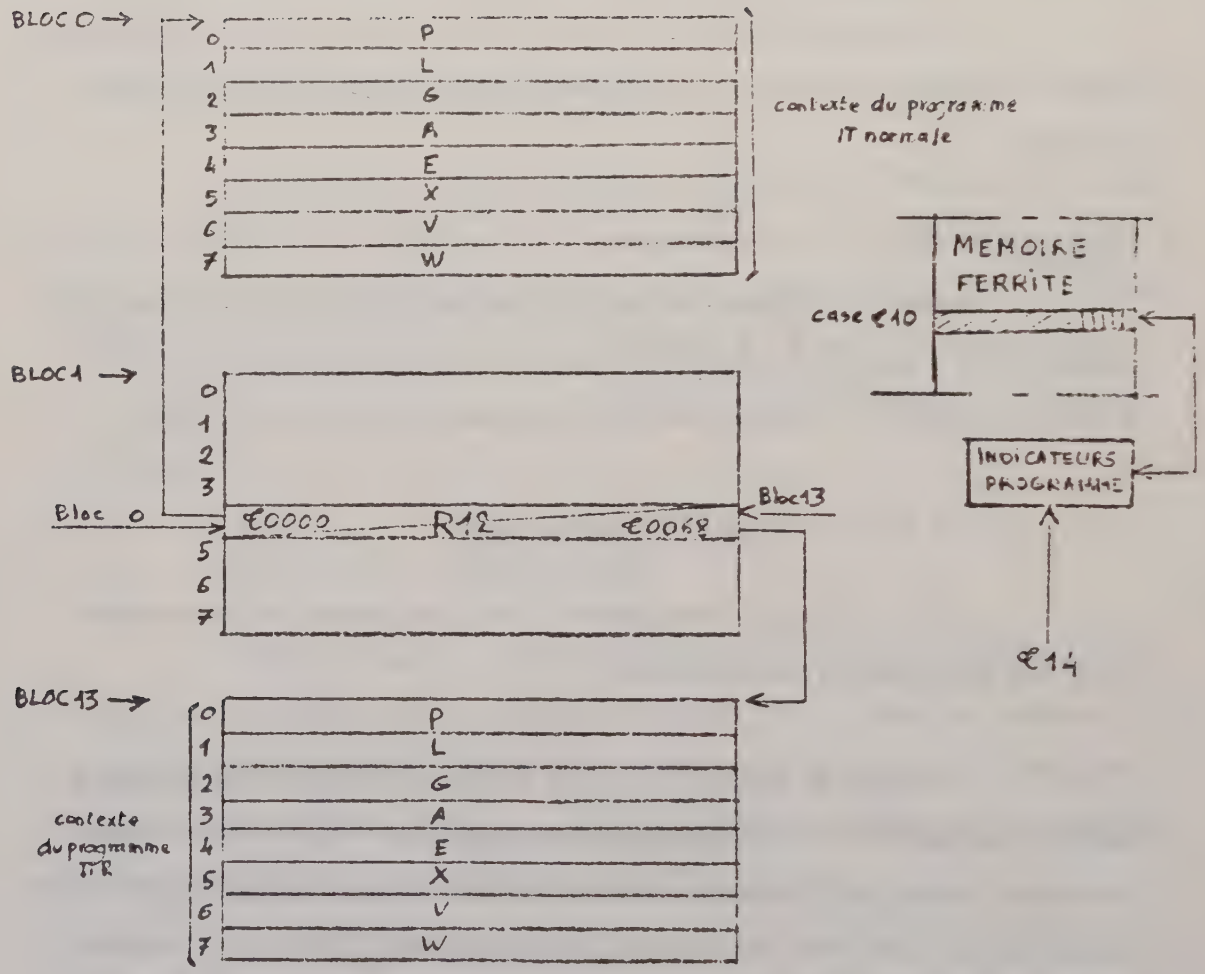
Même en l'absence de couplage de périphériques sur les niveaux de suspension 0, 1 et 2, la durée de ITR ne devra pas excéder une valeur telle, qu'une éventuelle IT "coupure secteur" ne puisse être traitée à son tour.

2.9.8.10.6 - Appel du contexte ITR

Il est réalisé par changement du bloc programme, le bloc réservé à ITR ayant été initialisé préalablement.

L'adresse de ce bloc ITR a été fixée définitivement de manière à faciliter l'affectation des différents registres rapides de l'UC et, d'autre part, d'éviter sa recherche en mémoire centrale ou dans un autre registre rapide. C'est le bloc 13 qui a été choisi et l'adresse correspondante (13 blocs de 8 registres : 13 x 8 = 104 soit & 68) est composée par microprogramme (MCUD & 68). De plus, afin de permettre l'utilisation des instructions de lecture et écriture sur registres (LDA , LDE , LDX , LDR , STA , STE , STX , STR), il est indispensable de connaître l'origine du bloc programme en cours (bloc 0 au bloc 13). C'est le registre rapide R 12 (bloc 1) qui a été retenu pour contenir cette référence : & 0000 ou & 0068.

La figure 31 représente le synoptique correspondant.



Chapitre 2 - Figure 31 - Changement de bloc programme 0 / 13 pour ITR.

L'appel du contexte ITR se décompose ainsi :

- Chargement de l'adresse & 68 dans R 12 sachant que le bloc 1 a été désigné par SU 19.
- Sauvegarde des indicateurs programmes actuels dans la case d'adresse & 10 de la mémoire centrale.
- Chargement de & 68 ⟶J pour atteindre le bloc 13.
- Chargement des indicateurs programmes par une constante & 14 : Le programme ITR se déroule en mode maître (MS = 1) et un mode "passe partout" (PM = 1) ce qui l'autorise à exécuter des instructions privilégiées et à accéder à des mots mémoires protégés.
- Appel de l'instruction désignée par le registre 0 du bloc 13 (P).

La figure 32 représente le microprogramme de prise en compte de ITR (PITR). La durée de ce microprogramme est de l'ordre de 2,5 μ sec (8 fois HI).

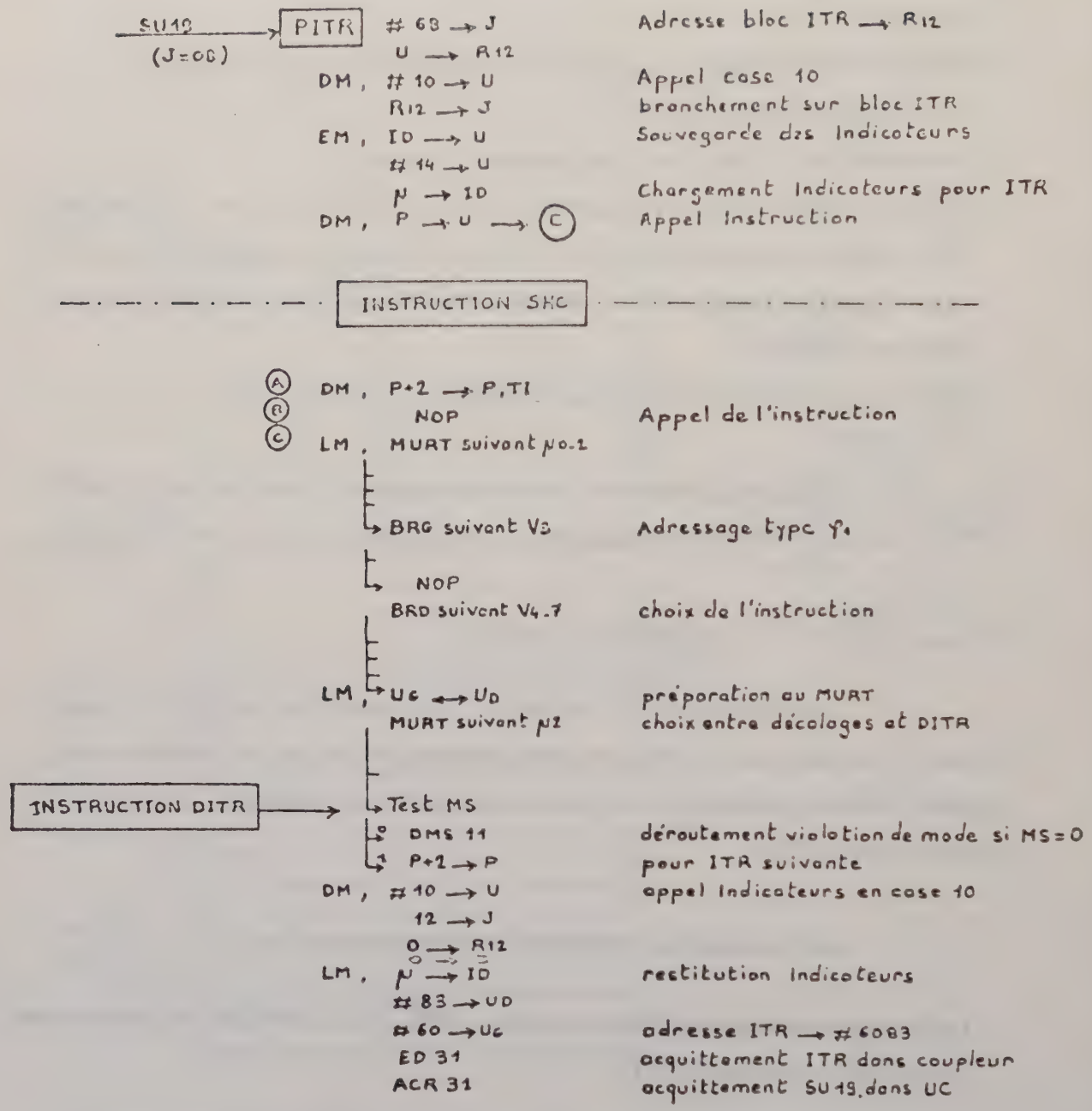
2.9.8.10.7 - Inhibitions dues à ITR

Le traitement de l'IT rapide est, par convention, urgent et de courte durée. C'est pourquoi il a été prévu non interruptible, ni par le pupître de commande (arrête sur adresse), ni par les demandes d'IT périphériques, y compris l'IT défaut secteur (IT 31).

Ces conventions expliquent les remarques suivantes :

- Les microprogrammes associés aux fonctions PIT, DIT et PUPITRE ne tiennent pas en compte le contenu de R 12.
- Les points interruptibles (PI) sont masqués lorsqu'un programme est appelé par une suspension de classe 2 ou 3 (DSUM = 1) d'où

$$PI = TI \cdot \overline{DSUM}$$



Chapitre 2 - Figure 32 - Microprogrammes DITR et PITR.

- L'indicateur MA n'est pas positionné par le microprogramme PITR puisque le masque des IT est obtenu par hardware sur le PI.
- L'IT défaut secteur ne force pas le passage car le programme ITR est assimilable à un microprogramme de couplage dont la durée est limitée.
- Le programme ITR peut être testé au moyen du pupître en l'exécutant provisoirement sur un niveau d'IT normale en mise au point.

2.9.8.10.8 - Acquittement ITR

Cette opération consiste à supprimer la demande d'ITR dans un coupleur ainsi que la demande de suspension SU 19 associée.

La première opération est obtenue par la fonction EC 31, qui génère l'ordre DIT sur le minibus E/S, accompagnée du mot de désactivation & 6083 sur les lignes de données NEP 0 - 15. La deuxième opération est obtenue par la fonction ACR 31 qui concerne la SU 19 interne à l'UC et qui n'est accessible que par microprogramme. C'est la fonction ACR 31 qui libère réellement le niveau ITR. C'est le microprogramme de l'instruction DITR qui assure cet acquittement ainsi que le retour au contexte programme précédent.

2.9.8.10.9 - Restitution du contexte précédent

Elle représente l'opération inverse de la prise en compte à la différence près qu'elle se termine par la séquence d'acquittement.

La figure 32 représente le microprogramme de l'instruction DITR qui est, elle-même, issue du décodage de l'instruction de décodage SHC .

On y remarque :

- La génération d'un déroutement de violation de mode si un programme, en mode esclave, tente d'exécuter une DITR.

- L'incrémentation du compteur ordinal P , avant changement du contexte, pour traiter une nouvelle ITR (même procédure que DIT).
- L'absence de sauvegarde des indicateurs programmes ITR qui sont toujours initialisés à & 14 sur PITR : I 1 et I 2 doivent être exploités, si nécessaire, avant la désactivation DITR.
- Restitution des indicateurs du programme suspendu, à partir de la mémoire centrale à l'adresse & 10.
- Mise à jour du registre R 12 : 12 —> (J) puis 0 —> (R 12).
- Retour au bloc programme des IT normales : 0 —> (J).
- Acquittement de l'ITR dans le coupleur (EC 31 avec & 6083).
- Acquittement de la suspension SU 19 (ACR 31), d'où libération du niveau ITR.

Le temps d'exécution de cette instruction est de 5,8 μ sec environ.

L'acquittement de ITR dans le coupleur ne renseigne pour autant celui-ci quant à la libération immédiate du niveau ITR, en effet, une suspension de niveau 3 peut s'interposer entre les microinstructions ED 31 et ACR 31 ; dans ce cas, le temps qui sépare ces deux instructions restera faible puisque les microprogrammes de couplage de niveau 3 ont un temps d'exécution relativement court ($\leq$ 10 μ sec.).

2.9.8.11 - IT défaut secteur

Les IT de niveaux 31 et 30 sont réservées dans chaque UC au traitement du défaut secteur. Elles permettent la reprise de certaines tâches après une absence, volontaire ou non, du réseau électrique à l'entrée des alimentations logiques du système central. Ces IT sont dites privilégiées car elles ne subissent pas l'action du masque général MA ni de l'état "arrêt programme". Le niveau 31 intervient lors de la coupure afin de "photographier" l'état du système dans les limites de temps imposées par la réserve des alimentations. Le niveau 30 doit assurer la reprise des activités "récupérables" lorsque les tensions sont rétablies. Il faut remarquer à ce sujet que le software "utilisateur" est inconnu du système et qu'une

reprise des tâches correspondantes du type "comme s'il ne s'était rien passé" est très complexe voire impossible. Toutefois ces IT 31 et 30 offrent une possibilité de réaction à cet incident sans que l'on ait à préjuger ici du traitement software retenu pour chaque système.

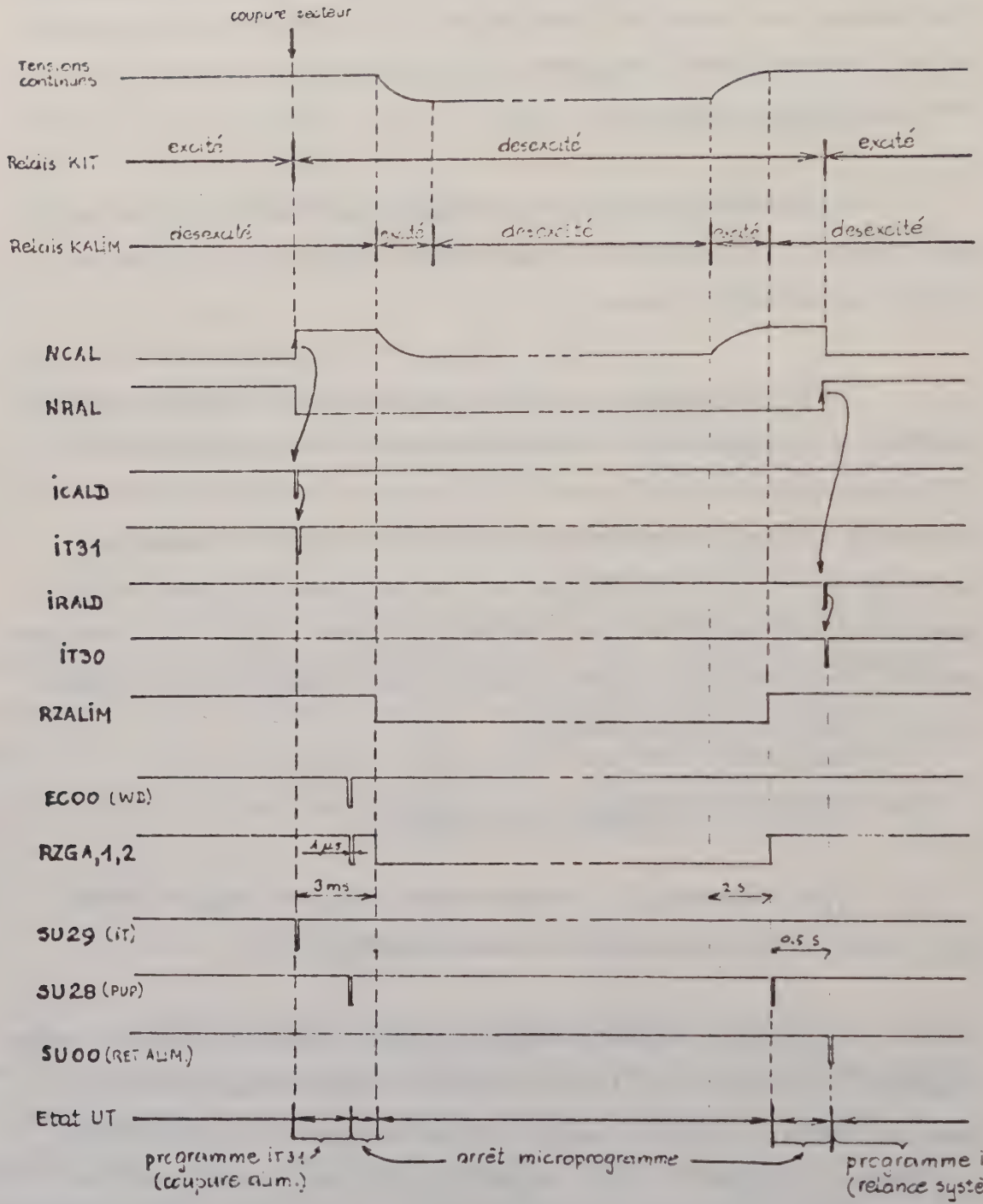
Les séquences coupure et retour secteur sont liées à l'état de deux relais nommés KITAL et KALIM commandés par l'un des blocs d'alimentation (UFP 57) qui surveille le secteur.

Ces relais assurent la séparation de masse entre le détecteur de l'alimentation et la logique des IT correspondantes dans l'UC. Le rôle du relais KITAL consiste à générer l'IT retour (IT 30) lorsqu'on l'excite et inversement l'IT coupure (IT 31) lorsqu'on le désexcite. En fonctionnement, ce relais est donc excité. Le rôle du relais KALIM consiste à maintenir une RAZ générale du système durant la période transitoire où les tensions chutent (coupure) ou s'établissent (retour). Durant ces phases, ce relais est excité par l'alimentation. En fonctionnement normal, ce relais est désexcité.

2.9.8.11.1 - Séquence coupure secteur

On considère qu'il y a défaut secteur lorsque la coupure excède 2 à 3 msec (portion d'alternance du réseau alternatif).

L'UC étant en fonctionnement, un défaut secteur est détecté et amène l'excitation du relais KITAL. Celui-ci déclenche immédiatement l'IT 31 qui, étant privilégiée, est prise en compte sur le premier point interruptible (PI) qui se présente (voir figure 33). L'UC dispose alors d'un délai variant entre 3 et 10 msec pour éxécuter les tâches autorisées dans ce cas. Il faut noter que ce délai est fixé par un débit de l'alimentation et la réserve d'énergie qu'elle dispose. Aucune autre information interne à l'UC ne précise à cette dernière que le délai va expirer. Cette surveillance sera donc du ressort du software.



Chapitre 2 - Figure 33 - Coupure secteur, Retour secteur.

La particularité de cette séquence de coupure réside dans les opérations finales : L'instruction DIT, placée normalement à la fin d'un traitement d'IT, est remplacée ici par une WD spéciale ((E) = & 0000, (A) quelconque). Cette WD a pour effet de déclencher par hardware une RAZ fugitive qui met alors le système au repos. La disparition de cette RAZ fugitive déclenche à son tour la suspension associée au pupître. Cette suspension a pour effet d'amener l'UC à tourner sur la boucle d'arrêt microprogrammée. Ainsi l'UC n'appelle plus la mémoire centrale et ne peut être ni interrompue ni suspendue par les périphériques mis au repos par la RAZ.

Quelques instant avant la chute des tensions, le relais KALIM est excité par le séquenceur hardware de l'alimentation pilote. Il maintient alors une RAZ générale dans tout le système tant que les tensions logiques permettent la transmission de ce signal. Afin d'éviter des perturbations au niveau de la mémoire centrale, ce séquenceur assure également la disparition chronologique des tensions correspondantes.

2.9.8.11.2 - Séquence de retour secteur

Voir également la figure 33. Lorsque le secteur réapparaît avec une amplitude suffisante, le séquenceur de l'alimentation pilote exécute les opérations suivantes :

- Temporisation permettant la mise sous tension et la stabilisation des périphériques.
- Excitation du relais KALIM (24 V de l'UC).
- Etablissement des tensions logiques (+ 5 V et - 5 V).
- Etablissement des tensions mémoire centrale (+ 13 V et + 18 V).
- Désexcitation du relais KALIM.
- Excitation du relais KITAL.

Cette séquence dure environ 2,5 secondes.

Ainsi la RAZ générale, issue de KALIM, maintient le système bloqué :

- Le registre T de l'UC pointe sur la microinstruction DM , P + 2 ⟶ P, TI. L'adresse P + 2 est alors calculée à partir d'une valeur quelconque de P puisque les registres rapides ne subissent pas l'effet de la RAZ.
- La logique d'accès à la mémoire centrale est paralisée et ne peut prendre en compte la demande d'accès émise par l'UC.
- L'indicateur "Marche-Arrêt programme" de l'UC est forcé en position "Arrêt", ce qui interdit toute prise en compte d'IT et de déroutement.
- Les coupleurs de périphériques sont au repos et ne peuvent émettre ni suspension, ni interruption.

Lorsque, deux secondes après le retour du secteur, le séquenceur commande la désexcitation du relais KALIM, la RAZ générale est supprimée. Cette disparition entraîne les réactions suivantes :

- Déblocage de la logique d'accès de la mémoire centrale qui répond alors à la demande émise par l'UC.
- Déblocage de l'horloge HI de l'UC : elle attend l'acquittement de sa demande d'accès mémoire.
- Emission de la suspension pupître SU 29 dès l'apparition du premier top d'horloge HI de l'UC.
- Prise en compte de cette suspension alors que le 1/2 cycle de lecture mémoire est lancé (appel d'une instruction).
- Réécriture de ce mot par le microprogramme associé au pupître et exécution de la boucle d'attente microprogrammée "arrêt machine".

Ainsi :

- l'UC tourne sur une boucle d'attente.
- l'instruction appelée par l'UC n'a pas été exécutée.

- tout déroutement éventuel, ayant pour origine ce cycle mémoire (adresse inexistante, parité) est ignoré, du fait de l'état "arrêt" de l'UC.

Lorsque 0,5 seconde après la suppression de la RAZ par KALIM, le séquenceur commande l'excitation du relais KITAL, l'interruption de retour secteur est généré (IT 30). Son rôle va consister à appeler le contexte de niveau 30 sans avoir à ranger le contexte en cours qui est quelconque. Pour cela, l'IT 30 est transformée en suspension interne de classe 0, de rang 0 donc de niveau 0 (SU 00). Cette suspension assure le branchement sur la deuxième partie du microprogramme de l'instruction DIT, ce branchement est indiqué figure 30. L'IT 30, retour secteur, est donc avant tout une suspension. Le chargement du contexte CTX 30 étant réalisé, la tâche chargée de la reprise des activités du système peut alors être exécutée. Toutefois, l'UC se retrouve à dérouler du programme alors que l'indicateur "Marche-Arrêt programme" est sur "Arrêt" ; rappelons que cet état inhibe la prise en compte des IT et des déroutements. C'est pourquoi une WD de mise à l'état "Marche" devra être exécutée avant la désactivation. du niveau IT 30 ((E) = & 0001 et (A) = & 0220).

2.9.8.11.3 - Particularités des IT secteur

L'IT 31 est la plus prioritaire et son traitenement ne se termine pas sur une DIT.

L'émission fugitive de IT 31 (elle est acquittée automatiquement dès sa prise en compte) a simplifié le hardware correspondant (pas de décodage d'adresse) et a évité l'exécution d'une WD de désactivation. Le hardware de l'IT retour secteur a suivi les mêmes règles bien que la prise en compte de cette IT soit particulière et que son traitement nécessite une DIT finale. Puisque le hardware ne décode pas d'adresse pour IT 30 et que l'on doit excuter obligatoirement une DIT , on a recours à un mot de désactivation ineffectif. Pour cela on utilise l'adresse de l'IT pupître avec le champ de sélection DVA inactif :

NEP 0 - 2 = 111 (DVT = & E 004)

En résumé :

- le mot de désactivation de IT 31 est inutilisé dans la table DVT.
- le mot de désactivation de IT 30 est &E004 dans la table DVT.
- les IT 30 et 31 ne peuvent être ni déclenchées, si acquittées par programme.

2.9.8.11.4 - Schémas

La figure 34 représente la logique de décodage et d'émission des ordres PIT et DIT sur le minibus périphérique.

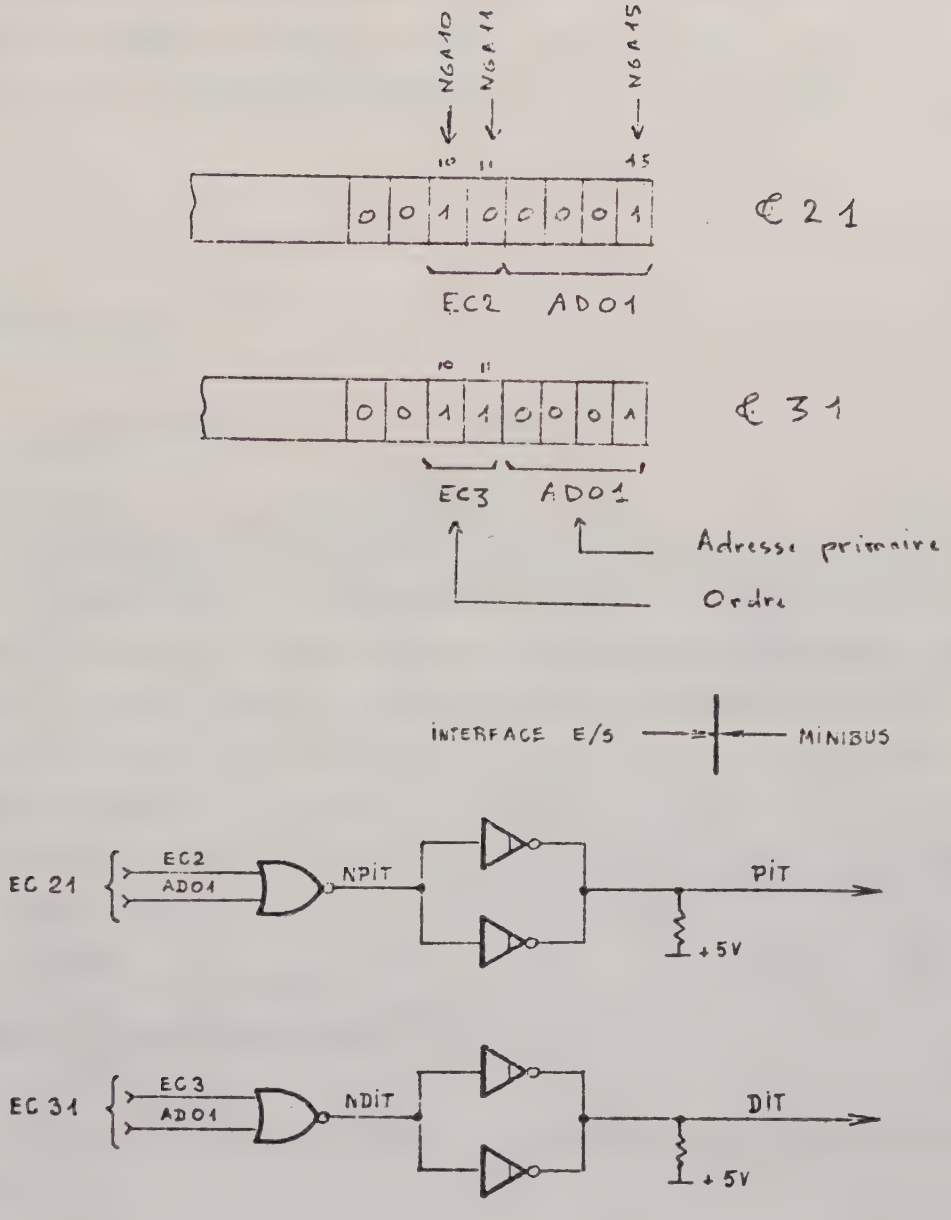
PIT = f (EC 21)
DIT = f (EC 31)

On se reportera à la figure 29 pour les circuits logiques d'une IT dans un coupleur. On y remarquera :

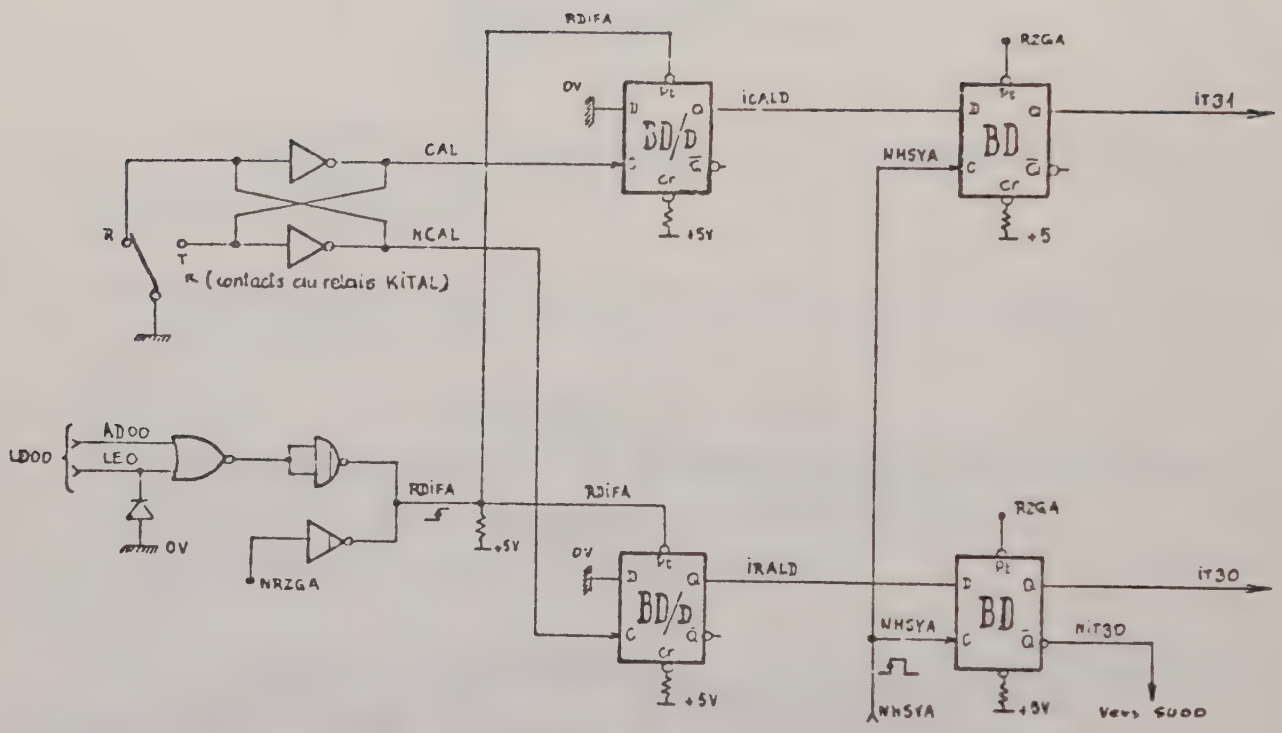
- le positionnement, par le périphérique, de la bascule D, conditionné par l'état de la bascule A.
- l'émission de l'IT conditionnée par l'état de la bascule V.
- la bascule de synchronisation sur HSY de la demande d'IT et l'outil à collecteur ouvert permettant l'excitation de la ligne choisie sur le minibus.
- le choix du niveau d'IT au moyen d'un strap amovible.

La figure 35 représente la logique de génération des IT 30 et IT 31 à partir du relais KITAL commandé par l'alimentation. On y remarque :

- la bascule "anti-rebonds" commandée par les contacts du relais KITAL. Elle délivre les signaux complémentaires NCAL et CAL qui sont mémorisés temporairement dans leurs bascules respectives IRALD et ICALD.
- la logique classique de mémorisation et de synchronisation à base de bascules du "type D".
- l'acquittement de ces demandes par LD 00. Ces IT sont acquittées dès leur prise en compte, c'est-à-dire après lecture du niveau appelant.



Chapitre 2 - Figure 34 - Génération des signaux PIT et DIT.



Chapitre 2 - Figure 35 - Emission et acquittement des IT 30 et 31.

La figure 36 représente le circuit de mise à zéro générale qui est implanté dans le coupleur du PUPITRE de l'UC. Cette logique délivre les signaux RZG 2 pour le minibus périphérique et RZG 1 pour la mémoire centrale. On y remarque le monostable NRZPG déclenché par une écriture EC 00 sans réponse ADES.

2.10 - Déroutements

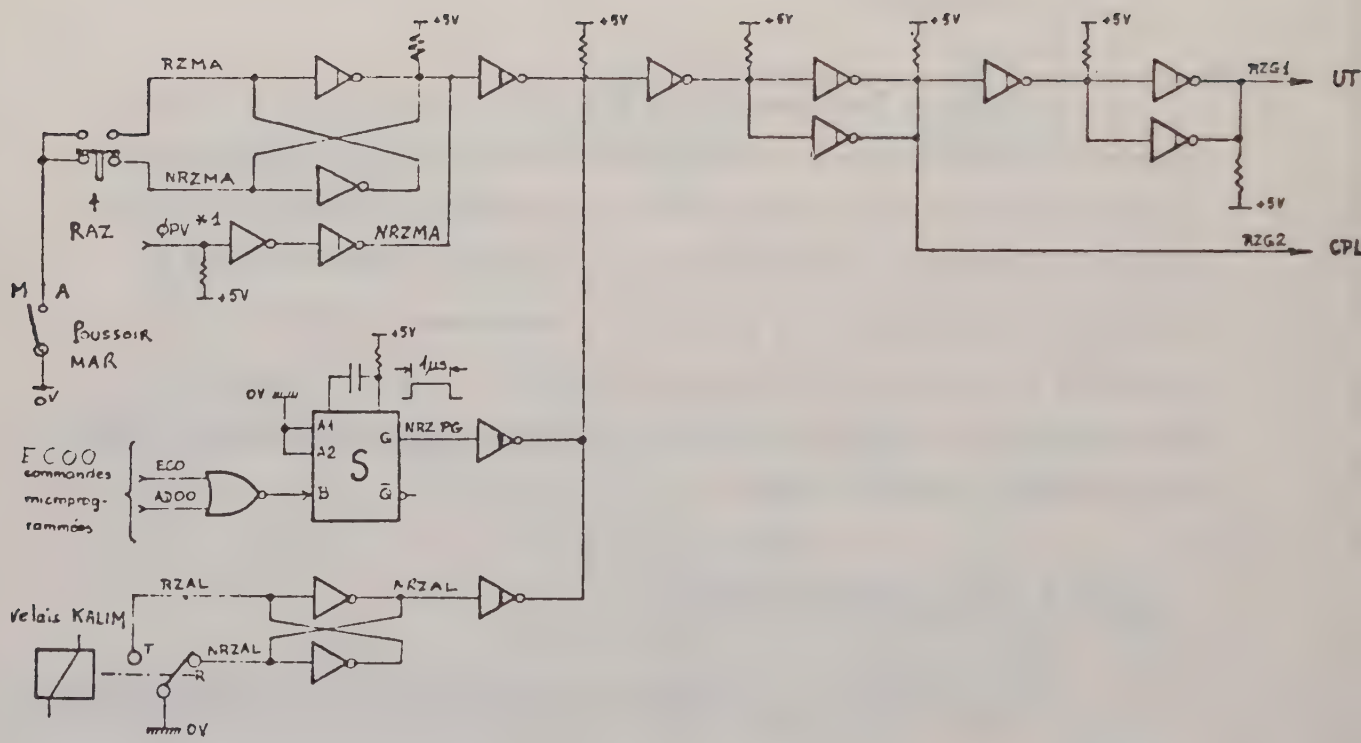
2.10.1 - Généralités

Durant le fonctionnement d'un système, des anomalies de traitement peuvent être détectées par les dispositifs de surveillance qui équipent chaque processeur. Dans ce cas, la tâche en cause est abandonnée (déroutement) et l'on procède au traitement software de l'anomalie identifiée. Suivant la cause du déroutement et la tâche qui l'a provoqué, le programme de traitement peut procéder à la reprise ou à l'abandon de cette tâche. La prise en compte d'un déroutement doit être rapide afin d'éviter les conséquences secondaires que pourrait entraîner l'anomalie d'origine.

2.10.2 - Types de déroutements

L'unité de traitement MITRA 15 réagit aux six causes de déroutements suivantes :

VM	Violation du mode	
II	Instruction inexistante	
ES	Time-Out en Entrée-Sortie périphérique	
AI	Adresse inexistante	en mémoire centrale
PA	Parité incorrecte	en mémoire centrale
PR	Violation de protection	en mémoire centrale



Chapitre 2 - Figure 36 - Circuits de RAZ générale.

2.10.2.1 - Violation de mode

Le déroutement VM est provoqué par un programme en mode esclave (MS = 0) qui tente d'exécuter une instruction privilégiée. Les instructions privilégiées, qui ne peuvent être utilisées que dans un module de programme en mode maître (MS = 1), sont les suivantes :

- TES (Test and Set) : Cette instruction évite les conflits d'accès entre l'UC et une UEM, concernant la table de commande UEM située en mémoire centrale. Le principe est basé que le test et le marquage d'un pointeur attribué à chaque UEM.
- STM / CLM (Set an Clear Mask) : Ces instructions permettent la modification du masque général des IT.
- LDP (Lood Protection) : Cette instruction permet la modification du verrou de protection que contient chaque mot en mémoire centrale.
- WD (Write Direct) : Cette instruction permet l'écriture d'une donnée préparée dans le registre A et destinée à un coupleur de périphérique dont l'adresse a été placée dans le registre E. C'est une instruction de commande des périphériques.
- RD (Read Direct) : Cette instruction permet de recueillir dans le registre A une donnée issue d'un périphérique dont l'adresse a été placée dans le registre E. Bien qu'au point de vue software, elle ne réalise qu'un prélèvement, l'état de certains coupleurs peut être modifié. Elle est donc considérée comme une instruction de commande des périphériques.
- DIT (Désactivation d'un niveau d'IT). Chaque niveau d'IT nécessite une désactivation mais ne travaille pas obligatoirement en mode maître, dans ce cas, cette fonction sera réalisée par un module moniteur (CSV M : EXIT).
- STR (Chargement d'un registre) : Cette instruction permet la modification du contenu des registres rapides. Elle est utilisée pour l'initialisation des registres de voies associés aux périphériques microprogrammés.

- RSV (Retour du Superviseur) : Cette instruction permet le retour à l'appelant d'un module moniteur appelé par CSV avec restitution des indications programmes au moment de l'appel. Elle a été rendue privilégiée pour éviter à un programme en mode esclave de modifier ses indicateurs, en particulier MS , PM et MA, à l'aide de cette instruction.

Remarque :

Bien que l'instruction CSV ne soit pas privilégiée (par définition), elle peut toutefois provoquer un déroutement VM si la section appelée dépasse le nombre maximum de sections superviseurs. Cette limite est indiquée dans la case 14 de la mémoire centrale.

2.10.2.2 - Instruction inexistante

C'est un déroutement propre à l'UC. Il est provoqué lors de l'appel d'une instruction optionnelle alors que le microprogramme correspondant est absent (code complémentaire de MC 2).

Les instructions FAD , FSU , FMU et FDV, concernant les opérations en virgule flottante, sont exécutées au moyen d'un opérateur câblé raccordé au minibus périphérique de l'UC. Son absence entraîne un déroutement ES et non II en cas d'appel de ces instructions.

2.10.2.3 - Time Out E / S

Le déroutement E/S est provoqué par l'attente prolongée de la réponse d'un coupleur à la suite d'une tentative de dialogue avec lui. En dehors de toute panne hardware du coupleur ou de l'interface d'E/S, ce déroutement peut être dû aux raisons suivantes :

- absence du coupleur appelé,
- utilisation d'une mauvaise adresse de fonction E/S.

Ce déroutement peut être provoqué par n'importe quel microprogramme utilisant une fonction E/S avec adressage indirect : exécutifs LI , EI , ACIR dont l'adresse est chargée dans un registre rapide.

L'interface périphérique est équipée d'un chronomètre préréglé sur 8 µ sec et déclenché dès qu'un échange de données avec un coupleur est demandé par l'UT. Lorsque le coupleur adressé est présent et répond par ADES, le chronomètre se trouve rechargé et bloqué. Lorsque le coupleur adressé est absent, c'est le chronomètre qui répond par ADES au bout du délai fixé (Time-out) et génère le signal d'erreur ERES. Ce signal est dirigé vers le bit ER 1 du registre associé aux déroutements.

2.10.2.4 - Adresse inexistante

Le déroutement AI est provoqué par l'adressage d'un mot en mémoire centrale alors que celle-ci n'a pas la taille physique nécessaire (modularité par bloc de 4 K mots).

Afin de réduire le temps d'exécution des microinstructions à référence mémoire (DM), la demande d'accès DAM est anticipée alors que l'adresse est en cours de calcul. L'accès mémoire étant réservé, l'UC doit donc exécuter un cycle mémoire. Sachant qu'aucune information n'a été transmise aux UT pour leur préciser la taille de la mémoire centrale, et que ces UT ne possèdent pas le moyen d'annuler une demande d'accès anticipée, la détection du déroutement AI est réalisée au niveau de la logique d'accès mémoire, lorsque l'UT connectée lui transmet l'adresse calculée.

Donc le déroutement AI est connu alors que le cycle mémoire est lancé. Dans ce cas, le mot recueilli est nul et entraîne la génération d'un signal de défaut de parité (DFPAR).

2.10.2.5 - Parité incorrecte

Le déroutement PA est provoqué par l'utilisation dans l'unité de traitement d'un mot que l'on vient lire en mémoire et qui présente un défaut de parité (voir paragraphe 2.8.3).

2.10.2.6 - Violation de protection

Le déroutement PR est provoqué lors d'une tentative de modification d'un mot protégé en mémoire centrale, par un programme non autorisé.

En effet :

- à chaque mot mémoire est associé un verrou de protection de 1 bit.
- l'état programme comporte un indicateur (PM) dont la fonction est celle d'une clef.

Si cette clef est à 1 (PM = 1), le programme peut lire et écrire dans toute la mémoire centrale.

Si cette clef est à 0 (PM = 0), le programme peut lire dans toute la mémoire, mais ne peut modifier que des mots non protégés.

Il s'agit donc d'une protection en écriture. En cas d'incompatibilité entre le verrou et la clef, le déroutement a lieu et le mot concerné est réécrit sans modification en mémoire centrale.

Le déroutement PR est inhibé durant le couplage des périphériques microprogrammés car l'indicateur PM du programme suspendu n'a pas de relation avec les périphériques en transferts.

La protection ou la déprotection d'une zone mémoire nécessite autant de cycles mémoires que la zone considérée contient de mots. Cette opération est obtenue au moyen de l'instruction LDP (Load Protection) qui utilise le contenu du registre A comme adresse de début de la zone et le contenu du registre E comme longueur de cette table (en mots). Le microprogramme d'exécution du LDP parcourt (E) fois une même boucle qui contient un point interruptible TI. La prise en compte des IT est autorisée puisque cette opération est gérée dans les registres programmes A et E (voir figure 28 et paragraphe 2.9.8).

2.10.3 - Prise en compte

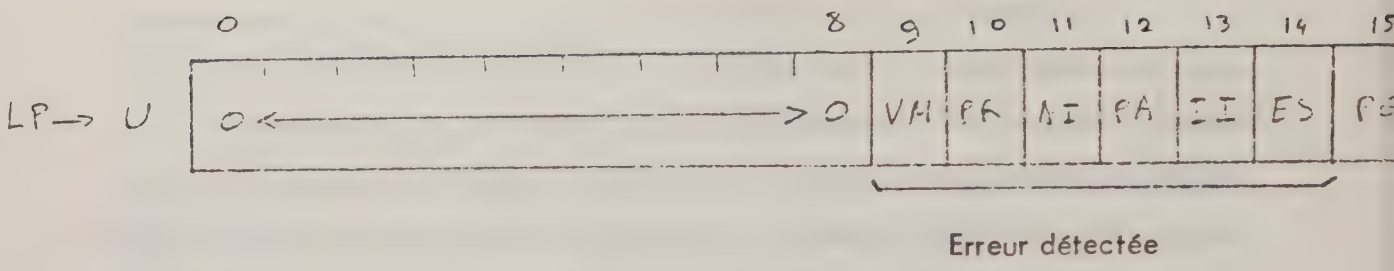
2.10.3.1 - Principe

Lorsque la fonction déroutement est validée, le premier signal d'erreur détecté est instantanément mémorisé dans le registre associé aux déroutements (RDER). L'entrée de celui-ci se verrouille alors et l'on mémorise l'état du signal DSUM qui précisera le niveau du déroutement : Programme ou couplage de périphériques (voir paragraphe 2.9.7.5.2). Les sorties du registre RDER sont regroupées vers un indicateur de synchronisation SUDER qui génère dès que possible, la demande de suspension SU 31 assurant la fonction déroutement. Le microprogramme appelé identifie l'anomalie et réalise le branchement sur la section du superviseur traitant les déroutements. Dès que l'anomalie est simplement enregistrée ou complètement traitée, la prise en compte de nouveaux déroutements peut alors être autorisé (WD 19 de déverrouillage).

2.10.3.2 - Mot d'état déroutement

Le contenu du registre RDER constitue le mot d'état déroutement MEDER qui est accessible sur le bus lecteur périphérique (LP 9 - 15) au moyen d'une fonction LE 01.

Dans ce cas, on recueille dans U le mot suivant :



Dans ce mot deux bits seulement peuvent être positionnés :

- le bit correspondant à l'erreur détectée (LP 9 à LP 14)
- le bit PG s'il s'agit d'un déroutement programme (LP 15).

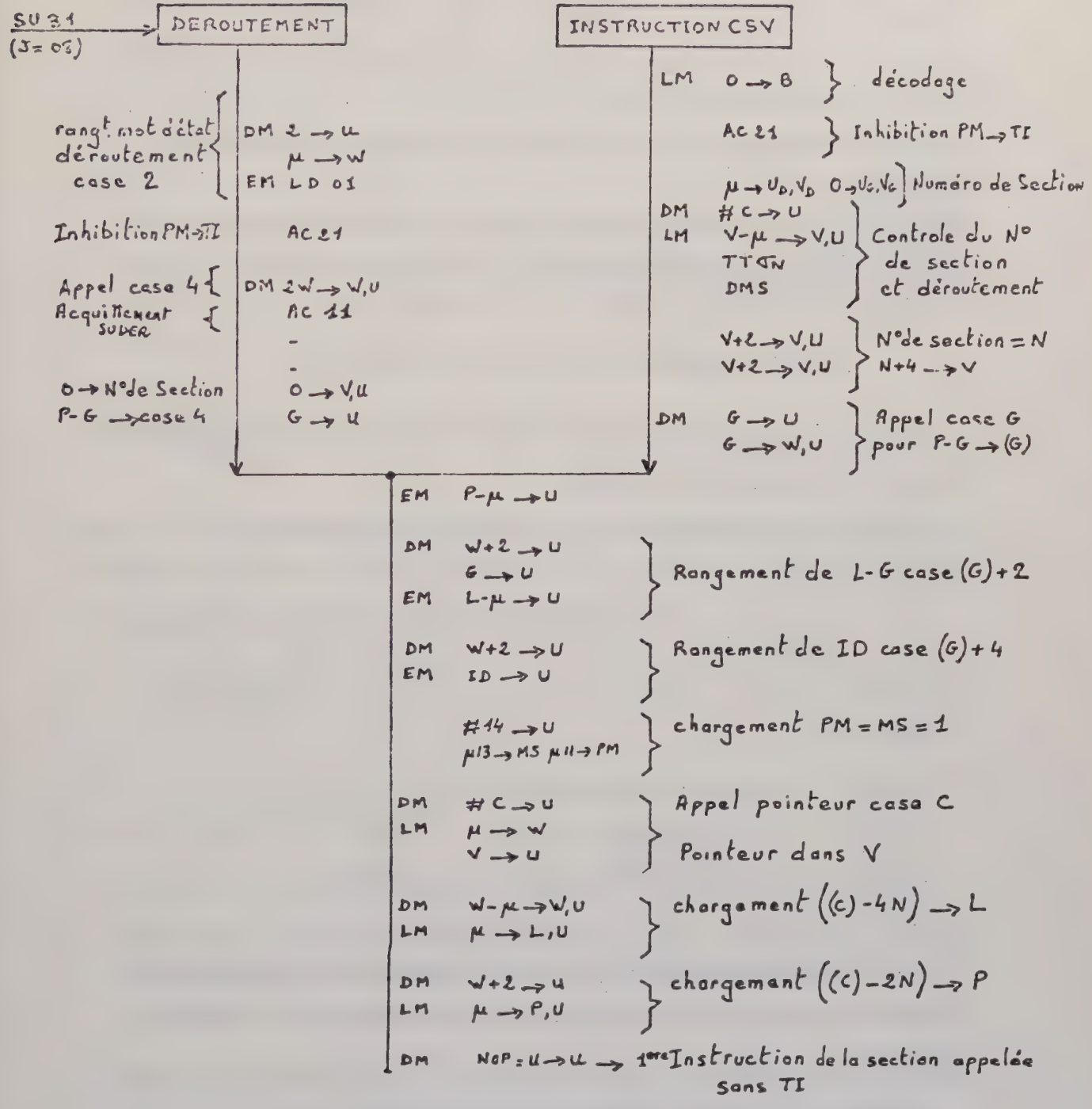
Le prélèvement de MEDER et son rangement en mémoire centrale est réalisé automatiquement par le microprogramme de prise en compte des déroutements. Les bits LP 0 - 8 sont inutilisés dans MEDER.

2.10.3.3 - Microprogramme de déroutement dans l'UC

La figure 37 représente le microprogramme correspondant qui utilise d'ailleurs une partie du microprogramme de l'instruction CSV (Call Superviseur). Ceci est dû au fait que la section 0 du superviseur a été réservée au traitement des déroutements.

La prise en compte s'effectue ainsi :

- Prélèvement du mot d'état MEDER dans le registre des déroutements puis rangement dans la case 2 de la mémoire centrale.
- Positionnement de l'indicateur d'inhibition temporaire de la protection mémoire avant d'acquitter la demande SUDER. Ceci permet de prolonger jusqu'au prochain TI l'inhibition actuelle réalisée par DSUM qui a été positionné par SU 31.
- Acquittement de la demande de déroutement SUDER (fonction AC 01) par mise à zéro du registre RDER.



Chapitre 2 - Figure 37 - Microprogramme CSV et déroutement.

- Rangement en mémoire centrale des coordonnées suivantes : P - G en case 4, L - G en case 6 et indicateurs programme en case 8.
- Chargement des indicateurs programmes : PM = 1 , MS = 1.
- Appel du pointeur de la table PRTS qui contient les coordonnées des sections du superviseur (adresses absolues L et P).
- Appel des coordonnées L et P de la section 0 réservée au traitement des déroutements.
- Chargement de ces valeurs dans les registres L et P du bloc programme.
- Appel de l'instruction puis branchement pour exécution de la tâche appelée.

Ce microprogramme amène les remarques suivantes :

. Le traitement d'un déroutement est effectuée au niveau du programme déroutant : niveau et base programme inchangés.

. La fonction déroutement diffère légèrement de la fonction CSV "Call Superviseur". En effet :

L'exécution de l'instruction CSV amène le rangement des caractéristiques de la section appelante au début de la table TWB du programme correspondant :

P - G	rangé à l'adresse (G)	Table TWB en mémoire centrale
L - G	rangé à l'adresse (G) + 2	
IND	rangé à l'adresse (G) + 4	

Par contre, l'exécution d'un déroutement amène le rangement des caractéristiques de la section déroutante à une adresse fixe de la mémoire centrale :

MEDER	rangé à l'adresse 2	Table DEROUT en mémoire centrale
P - G	rangé à l'adresse 4	
L - G	rangé à l'adresse 6	
IND	rangé à l'adresse 8	

Cette procédure évite la modification de la table TWB et permet le retour sur la section appelante lorsque le déroutement est récupérable ou a été créé volontairement.

Il n'y a pas de point interruptible entre l'instruction CSV et l'instruction suivante qui appartient à la section superviseur appelée. Ceci permet l'exécution d'une instruction STM "Set Mask" et évite l'interruption d'une tâche non réentrante du superviseur. C'est le cas de la section 0 qui doit sauvegarder d'abord la table DEROUT (cases mémoires 2, 4, 6 8) avant de déverrouiller la logique de déroutement (WD 19). Cette procédure permet de réduire le temps d'ignorance des anomalies.

2.11 - Pupître

Il est situé sur la face avant du panier contenant l'unité centrale. La logique associée aux différents constituants de ce pupître est située sur la carte coupleur pupître (CN 11) implanté dans le chassis UC.

2.11.1 - Rôle

Le rôle du pupître consiste à permettre l'intervention d'un opérateur pour :

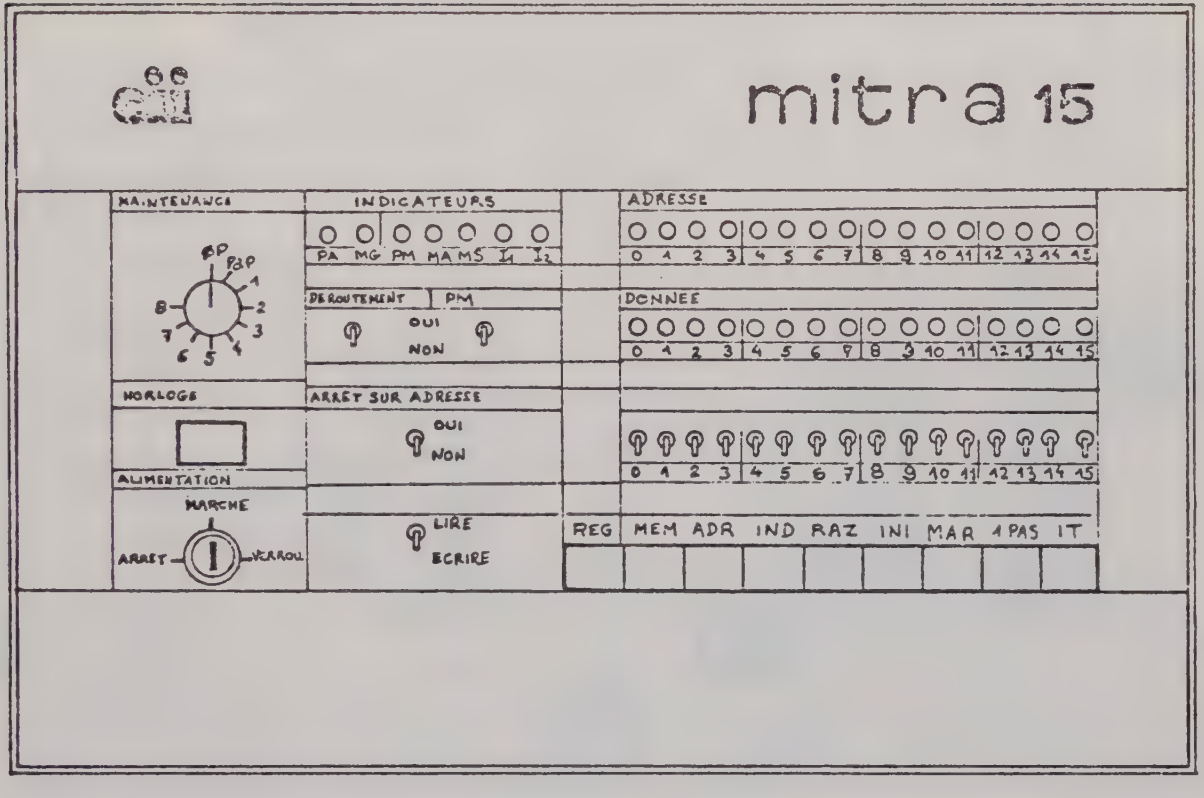
- Initialiser le système par la mise sous tension (commutateur Arrêt - Marche - Verrouillé), la remise à zéro générale (poussoir RAZ), l'initialisation à partir d'un périphérique et le lancement d'un programme (poussoirs Initialisation et Marche).
- Intervenir sur le déroulement d'un programme par l'intermédiaire de l'IT pupître (poussoir IT) ou par la possibilité laissée au programme de lire les clefs de donnée à n'importe quel moment.

- Permettre la mise au point d'un programme par la possibilité de lire ou d'écrire une case mémoire ou un registre rapide (poussoirs Adresse, Mémoire, Registre et clefs Lire/Ecrire), le pas à pas instruction, l'arrêt sur adresse entraînant l'arrêt du programme à l'adresse affichée préalablement sur les clefs de donnée.
- Renseigner sur l'état d'avancement d'une tâche par la possibilité laissée au programme d'écrire dans les voyants de donnée et d'adresse. En outre, les voyants PM , MA et MS renseignent d'une façon permanente sur l'état des indicateurs correspondants.

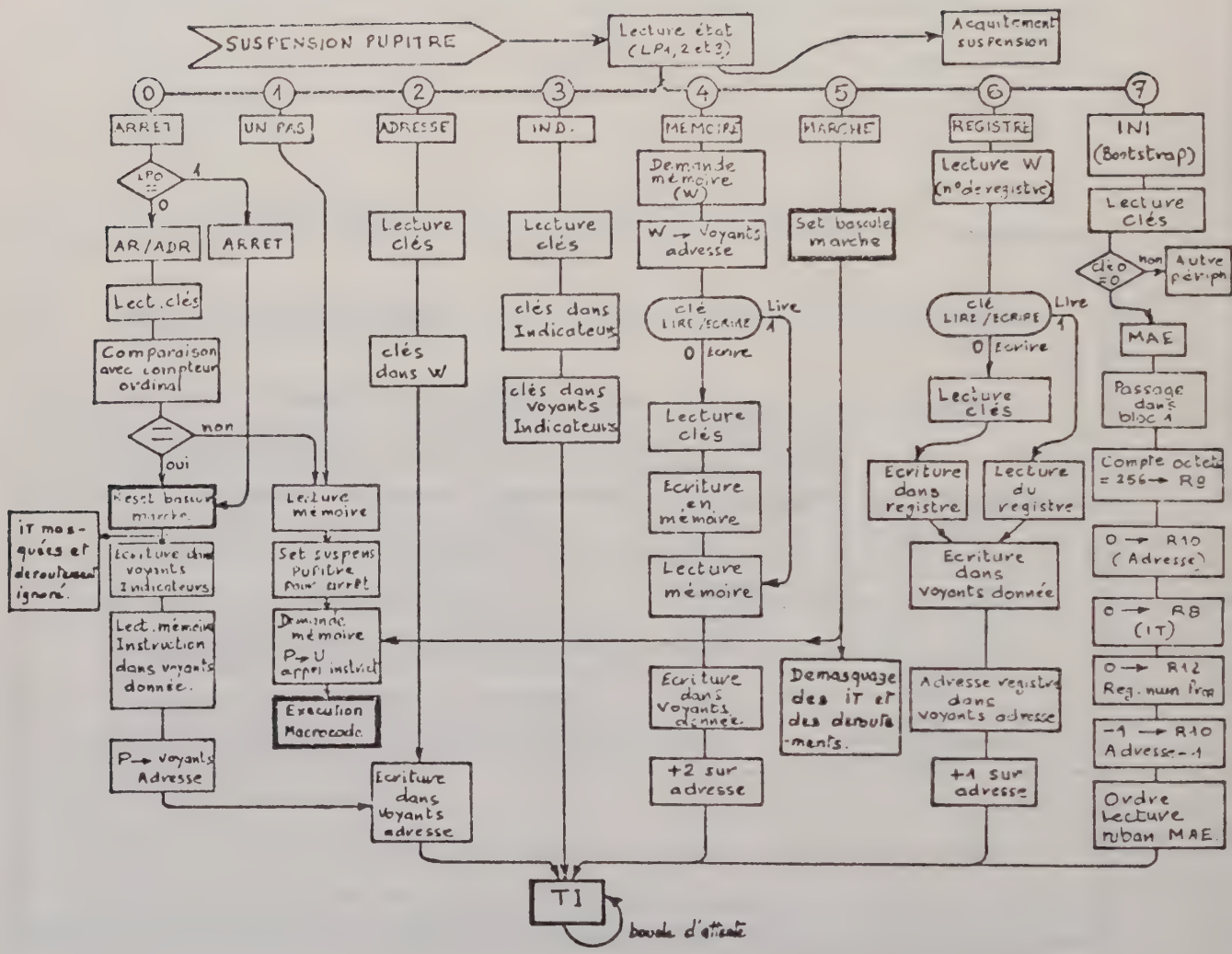
2.11.2 - Présentation

La figure 38 représente le pupître MITRA 15. On y trouve :

- les voyants de donnée et d'adresse
- les clefs de données
- les 9 poussoirs associés aux différentes fonctions du pupître, voir organigramme figure 39
- les voyants indicateurs programme
- les voyants rouges parité-mémoire et marginal-alimentation
- la clef de validation des déroutements
- la clef de validation de la protection mémoire
- la clef arrêt sur adresse
- la clef lire/écrire pour préciser l'action des poussoirs registre et mémoire
- le commutateur de maintenance avec les positions opérationnelles, pas à pas microinstruction et les positions 1 à 8 qui sont la sélection des exécutifs de test
- le poussoir Horloge, utilisé en pas à pas microinstruction
- le commutateur à clef : Arrêt - Marche - Verrouillé (cette dernière position inhibe les fonctions pupître en mode opérationnel).



Chapitre 2 - Figure 38 - Pupître MITRA 15.



Chapitre 2 - Figure 39 - Organigramme du microprogramme du pupître.

2.11.3 - Fonctionnement

Le panneau de commande est relié par un câble à la carte pupître située à la limite du minibus E/S et de l'UC. En effet, le pupître est assimilable à un coupleur privilégié ; il possède des fonctions directes et des fonctions microprogrammes.

Les voyants PM , MA et MS ainsi que le voyant MAR situé dans le poussoir MAR reflètent en permanence l'état des bascules correspondantes et les clefs déroutement et protection mémoire ont une action directe sur la micromachine.

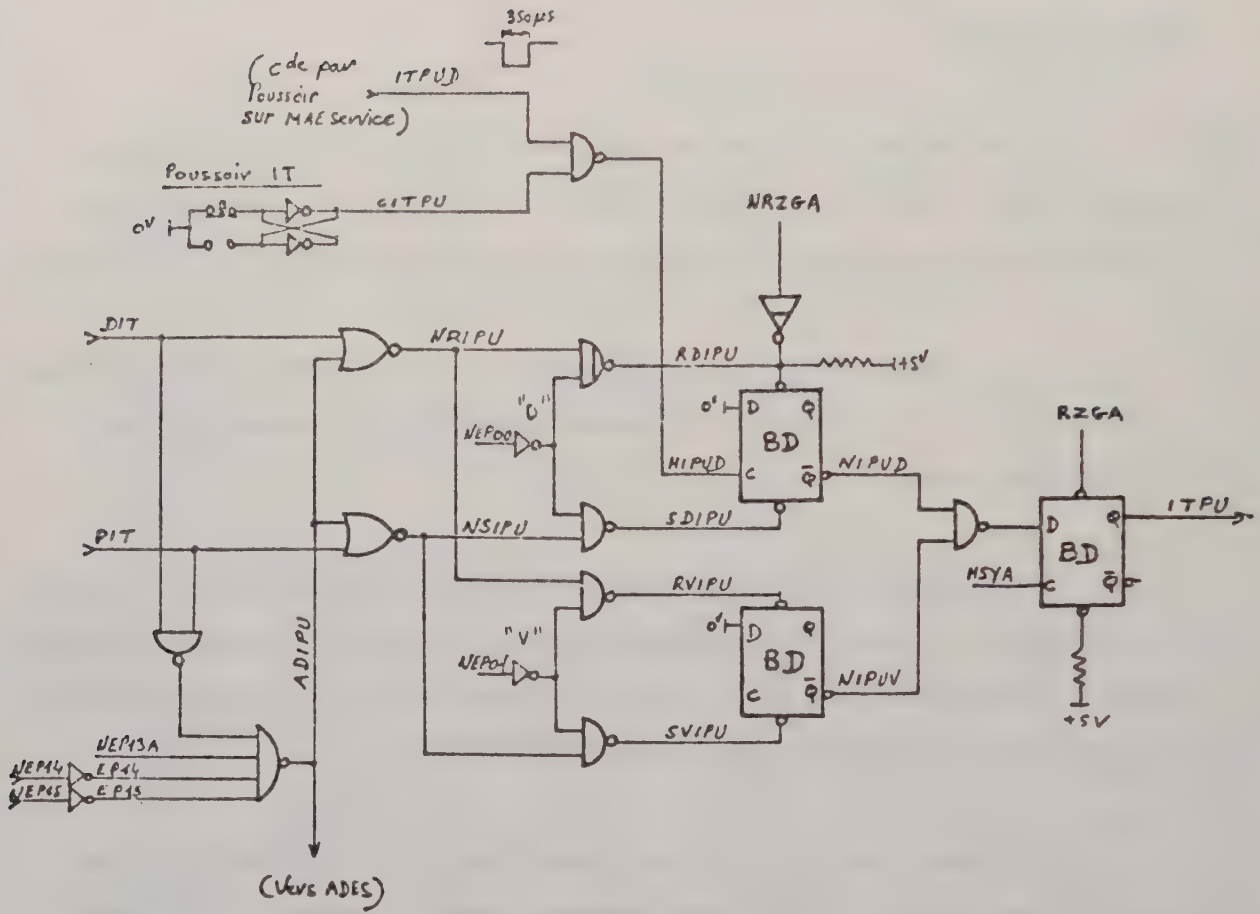
Les 8 poussoirs de fonction, les clefs, les voyants de donnée et l'adresse, la clef lire/écrire et la clef arrêt sur adresse, sont traités par suspension et par microprogramme associé.

Le poussoir IT par contre agit directement sur la logique de l'IT pupitre, on remarque sur la figure 40, que le décodage de l'adresse de l'IT pupitre (groupe 0, bit n° 1) qui répondra bien ADES pour le DVT ineffectif EO 04, que cette IT est toujours armée, ne possédant pas de bascule d'armement.

Toute action sur un de ces poussoirs provoque la demande d'une suspenson pupitre (signal DSUPU), cette demande génère la suspension 28, suspension interne associée au pupitre (classe 0 : pas de réservation pile et forçage du cycle mémoire) et filtrée par un T I , dont le microprogramme, après lecture du mot d'état, réalise la fonction demandée par l'opérateur.

- Remarque :

En mode arrêt sur adresse, le fait de rabaisser la clef arrêt sur adresse provoque l'arrêt, le temps d'exécution d'un programme est pénalisé à chaque macroinstruction d'un temps égal à celui du microprogramme pupitre, branche arrêt sur adresse soit environ 4,3 microsecondes à rajouter à chaque temps d'exécution des instructions MITRA 15 ; ce qui est gênant pour une mise au point de systèmes temps réel.



Chapitre 2 - Figure 40 - Décodage et émission de l'IT pupitre.

2.11.4 - Microprogramme du pupitre

L'organigramme des différentes branches du microprogramme pupitre est donné figure 39 et la liste figure 41.

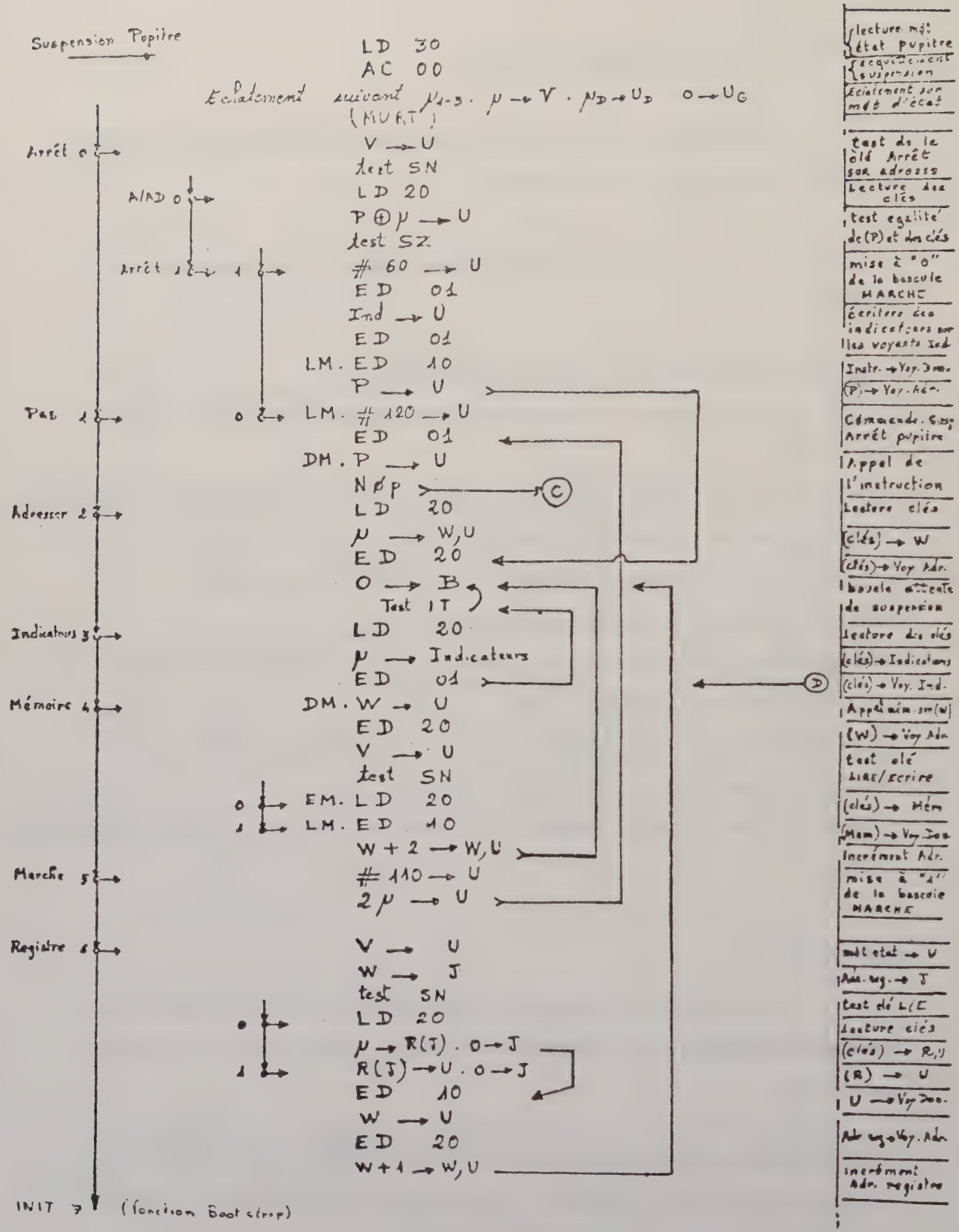
Les fonctions de couplage utilisées dans ce microprogramme sont les suivantes :

- Lecteur du mot d'état LD 30 (lecture 3 à l'adresse 0).
- MURT sur le mot d'état : éclatement en fonction de l'état des bits 1, 2 et 3 du bus LP.
- Acquittement de la commande de suspension AC 00 (Acquittement 0 à l'adresse 0).
- Ecriture dans les voyants de donnée ED 10 (Ecriture 1 à l'adresse 0).
- Ecriture dans les voyants d'adresse ED 20 (Ecriture 2 à l'adresse 0).
- Lecteur des clefs LD 20 (Lecteur 2 à l'adresse 0).
- Renouvellement de la demande de suspension ED 01 (Ecriture 0 à l'adresse 1 avec le bit NEP 07 positionné).
- Ecriture dans les voyants I 1 et I 2 ED 01 (figure 42) avec NEP 14 pour I 1 et NEP 15 pour I 2.
- Set et Reset de la bascule marche ED 01 avec NEP 06 pour set et NEP 09 pour reset.

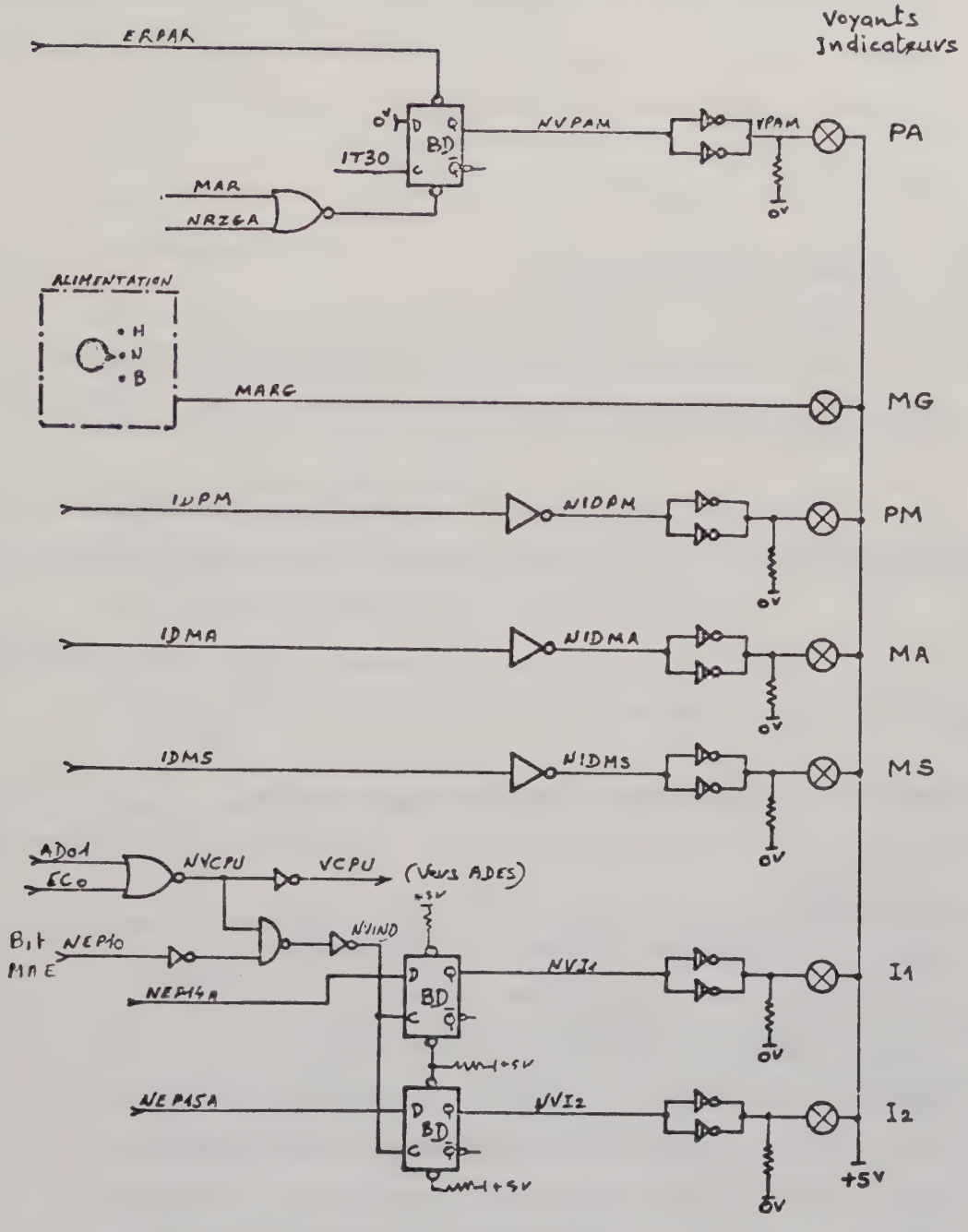
- Remarque :

La fonction RAZ associée au 9ème poussoir du pupitre possède à la fois une action directe par la génération du signal RZG et une action micro-programmée :

- Action directe par la remise à zéro de différents éléments de la micromachine et particulièrement du registre T. Ce qui a pour effet d'exécuter la micro-instruction P + 2 $\longrightarrow$ P, TI (la RAZ fait P + 2).



Chapitre 2 - Figure 41 - Microprogramme pupitre.



Chapitre 2 - Figure 42 - Commande des voyants indicateurs.

- Action microprogrammée, car positionne un indicateur du pupitre qui génère DSUPU. Donc sur le TI, la suspension pupitre est prise en compte et le microprogramme associé décrit la branche "arrêt" (le mot d'état étant nul) qui finit par placer la machine sur une boucle d'attente comportant un TI.

2.12 - Horloge de la micromachine

Pour cette partie, on se bornera à des généralités, le lecteur désirant plus de détails trouvera la liste des documents nécessaires dans la bibliographie.

C'est une horloge libre synchronisée. Sa période est fixée à 315 nsec. mais elle peut être bloquée en attente d'un événement externe. Son symbole est HI.

Elle synchronise tous les événements et la micromachine, c'est-à-dire qu'elle agit sur les éléments suivants :

- Registre T pour l'appel d'une nouvelle microinstruction.
- Registre U pour conserver temporairement le résultat obtenu (accumulateur de la micromachine).
- Registre J pour changer l'adresse d'un registre rapide.
- Registre R pour changer le registre désigné.
- Registre S pour changer l'adresse d'un mot mémoire ferrite.
- Registre M pour changer la donnée en mémoire ferrite.
- Registre SUN pour mémoriser le niveau appelant d'un suspension.
- Registre ITN pour mémoriser le niveau appelant d'une interruption.
- Indicateurs programme et microprogramme.
- Piles de la micromachine.
- Suspensions et interruptions émises par les coupleurs des périphériques.

Les temps élémentaires constituant la période nominale de HI sont donnés figure 43. La période minimum HI est définie par les temps élémentaires suivants :

TS 1 : Temps de sélection d'une microinstruction. C'est le temps qui s'écoule entre l'horloge du registre T (HI) et la stabilisation des 16 bits de la microinstruction.

TS 2 : Temps d'accès à l'exécutif. C'est le temps qui s'écoule entre la stabilisation du premier niveau et la sortie des 48 bits de l'exécutif adressé.

TAR : Temps d'accès de la RAM des registres rapides, dont l'adresse est connus au bout du temps TS 1.

TE : Temps d'exécution de la microinstruction. C'est le temps de propagation des données mises en jeu dans l'unité arithmétique.

On distingue en fait deux temps :

TE 1 : Temps d'exécution au bout duquel Γ devient stable, d'où autorisation de charger R.

TE 2 : Temps d'exécution au bout duquel on peut charger COUT et OF dans les indicateurs I 1 et I 2.

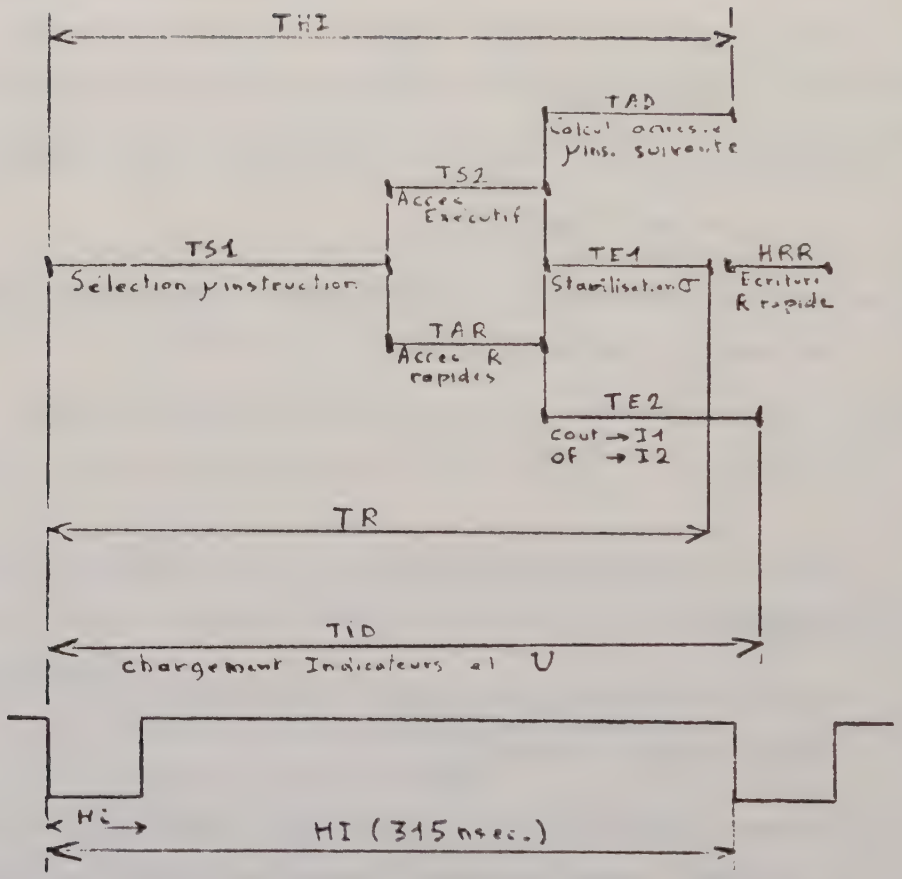
TAD : Temps de calcul de la prochaine adresse microinstruction. C'est le temps qui s'écoule entre la sortie de l'exécutif qui précise le type d'adressage et l'adresse calculée à l'entrée du registre T.

La période minimum de HI est fixée à :

$$THI = TS\,1 + TS\,2 + TAD$$

Le chargement des indicateurs et du registre U ne peut être autorisé qu'au bout du temps TID tel que :

$$TID = TS\,1 + TS\,2 + TE\,2$$



Chapitre 2 - Figure 43 - HI, période nominale.

Sachant :

. que le chargement de σ dans les registres S , M et R peut être effectué à partir du temps TR :

$$TR = TS\,1 + TS\,2 + TE\,1$$

. que le chargement de la RAM des registres rapides nécessite une durée d'horloge d'écriture de 50 nsec. (HRR $\geqslant$ 40 nsec.), l'état du bus sigma devra rester stable au moins jusqu'au temps TR + HRR.

La suspensibilité des microinstructions fait apparaître quatre temps supplémentaires (figure 44) :

TPSU : Temps de propagation des suspensions.

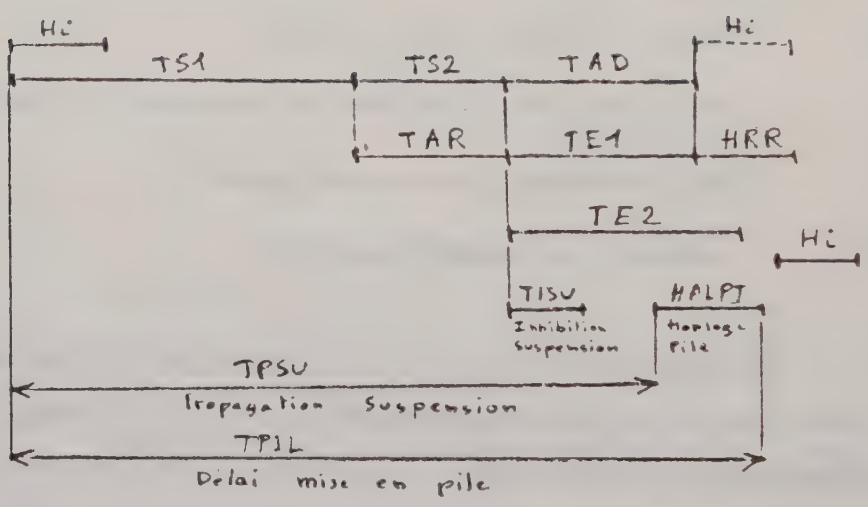
TISU : Délai d'inhibition de la fonction suspension dû à l'exécutif.

TPIL : Délai de mise en pile en cas de suspension.

HALPI : Durée de l'horloge de mise en pile.

La mise en pile a lieu sur le front arrière de l'horloge HALPI. Cependant, cette mise en pile doit être effectuée lorsque les informations à sauvegarder sont stables (adresse à charger dans T en particulier). Dans ce cas on réalise la mise en pile au moment où normalement HI aurait prélevé les résultats, puis on génère l'horloge HI . Cette opération impose un décalage de l'horloge HI en cas de réservation pile.

Cette période HI est définie à l'aide de deux monostables T 1 et T 2.



Chapitre 2 - Figure 44 - HI - Période en cas de suspension avec réservation.

CHAPITRE 3

CERTAINES PARTICULARITES DU MITRA 15

3.1 - L'adressage

3.1.1 - Introduction

La microinstruction est en mémoire centrale sur 16 bits, le premier octet désigne l'instruction proprement dite avec son type d'adressage et le second octet, le déplacement en fonction de cet adressage. On distingue trois groupes de fonctions d'adressage qui correspondent à trois types d'instructions.

Type 0 - Ce sont les instructions de :

- chargement et rangement des registres
- opérations arithmétiques fixes ou flottantes
- opérations logiques
- traitement de chaîne de caractères
- comparaison.

Type 2 - Ce sont toutes les instructions de :

- branchement conditionnel ou inconditionnel.

Type 1 - Ce sont les instructions de :

- décalages
- opérations sur l'index, sur les bases et sur les registres
- appels section ou superviseur
- entrées-sorties, sur interruptions.

Les adressages seront représentés en fonction des conventions suivantes :

L : Base locale

G : Base générale

G' : { Base générale en mode esclave G' = (G)
0 en mode maître G' = 0

X : Registre d'index

P : Base programme (compteur ordinal)

D : Symbolisant le déplacement du code instruction.

En fonction des deux bases générale, locale et du registre d'index, le MITRA 15 possède les types d'adressage suivants :

DL : Direct Local

P : Paramètre

DG : Direct Général

IL : Indirect Local

IGX : Indirect Général Indexé

ILX : Indirect Local Indexé

RP : Relatif Plus

RM : Relatif Moins

IG : Indirect Général

PX : Paramètre Indexé

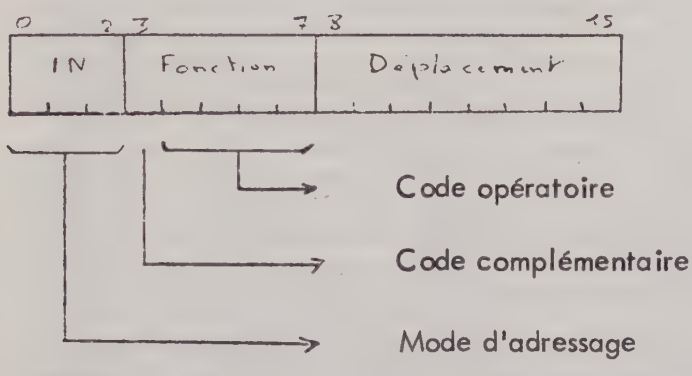
3.1.2 - Format d'une macroinstruction

L'instruction de 16 bits est divisée en trois champs :

- le premier champ de 3 bits pour le mode d'adressage (INS 0 - 2)
- le deuxième champ de 5 bits pour la fonction (INS 3 - 7)
- le troisième champ de 8 bits pour le déplacement (INS 8 - 15)

(pour certaines instructions, la zone déplacement est utilisée comme extension du code instruction).

INS

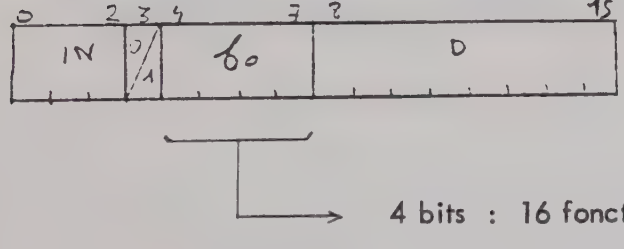


3.1.3 - Génération des différentes classes d'instruction

3.1.3.1 - Classe 0

Cette classe est divisée en deux sous-classes appelées φ_0 et φ'_0, INS 3 = 0 pour φ_0 et INS 3 = 1 pour φ'_0. Pour la classe des instructions φ'_0 l'adressage en mode paramètre n'est pas possible (figures 1 et 2).

INS



Syntaxe MITRAS

[Etiquette] Mnemonique { Exp 1 / @Exp 2 [X] / #Exp 3 / @#Exp 4,X / =PARAM }

MOT INSTRUCTION

0 1 2	3 4 5 6 7	8 ... 15			
Adressage	Oi code opération	Deplacement	FONCTIONS RÉALISÉES		Mnemonique
	0		$y \longrightarrow A$		LDA
	1		$y \longrightarrow E$		LDE
0=DL	2		$y \longrightarrow X$		LDX
1=P	3		$(A) \oplus y \longrightarrow A$		EØR
2=DG	4		$Y-(G) \longrightarrow A$		LEA
3=IL	5		$(A)+y \longrightarrow A$		ADD
4=IGX	6		$(A)-y \longrightarrow A$		SUB
5=ILX	7		$(A) \cup y \longrightarrow A$		IØR
	8		$(E,A):y$ quotient → A, Reste → E		DIV
	9		$A \cap y \longrightarrow A$		AND
	A		comparaison entre: une chaine de caracteres et y		CPS
	B		$A::y$ | $(A)=y$ C=1 / $(A)<y$ Ø=1		CMP
	C		$A \times y \longrightarrow E,A$		MUL
	D		$y \rightarrow A_{0-7}, A_{8-15}$ Inchangé		LBL
	E		$y \rightarrow A_{8-15}$, zero $\rightarrow A_{0-7}$		LBR
	F		$y \rightarrow X_{8-15}$ zero $\rightarrow X_{0-7}$		LBX

Chapitre 3 - Figure 1 - Instructions classe 4_0.

Syntaxe MITRAS

[Etiquette] Mnemonique { Exp1 / @ Exp2 [,X] / # Exp3 / @ # Exp4 [,X] }

MOT INSTRUCTION

0 1 2 3	4 ... 7	8 ... 15			
Adressage	A	Code Operation	Deplacement	FONCTIONS RÉALISÉES	Mnemonique
0=DL 2=DG 3=IL 4=IGX 5=ILX		0		(Y,Y+2) ⟶ E,A	DLD
		1		(A) ⟶ Y	STA
		2		(E) ⟶ Y	STE
		3		(X) ⟶ Y	STX
		4		(A_{0-7}) ⟶ Y	SBL
		5		(A_{8-15}) ⟶ Y	SBR
		6		(E,A) ⟶ Y,Y+2	DST
		7		(A) + @ ⟶ A et Y	ADM
		8		(P) + 1 - G' ⟶ Y	SPA
		9		[@ ∩ (E)] ∪ [(A) ∩ E] ⟶ Y	STS
				Instructions sur les Nombres en Flottant	
		A		(E,A) + (Y,Y+2) → E,A	FAD
		B		(E,A) - (Y,Y+2) → E,A	FSU
		C		(E,A) x (Y,Y+2) → E,A	FMU
		D		(E,A) : (Y,Y+2) → E,A	FDV
		E		Transcodage d'une chaine d'octets	TRS
		F		Transfert d'une chaine d'octets	MVS

Chapitre 3 - Figure 2 - Instructions classe φ'_0.

Classe	φ_0	φ'_0
mode \ bit	0 1 2	0 1 2
DL	0 0 0	0 0 0
P	0 0 1	
DG	0 1 0	0 1 0
IL	0 1 1	0 1 1
IGX	1 0 0	1 0 0
ILX	1 0 1	1 0 1

- Remarques :

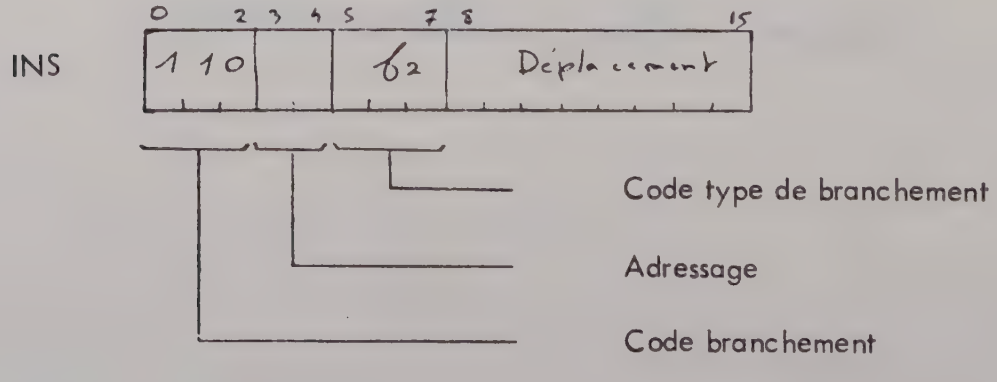
IN = 0 0 1 est disponible pour la classe φ'_0

IN = 1 1 0 est utilisé pour la classe φ_2

IN = 1 1 1 est utilisé pour la classe φ_1

3.1.3.2 - Classe 2

Dans cette classe, le champ 0 - 2 est fixe (110) et étendu par les bits 3 - 4 pour désigner la fonction d'adressage. Toutes les instructions de cette classe sont du type "branchement" (voir figure 3).



Syntaxe MITRAS

[Etiquette] Mnemonique { δ± n / Exp 1 / @ Exp 2 / @≠ Exp 3 }

MOT INSTRUCTION

0,1,2	3,4	5,6,7	8 ... 15			
Code Branchement	Bases SNGS	Code Type de Branchement	Déplacement		FONCTIONS RÉALISÉES	Mnemonique
6		0			Branchement si: Indicateur C = 1	BCT BE . BZ
RP ← 0 / RM ← 1		1			Branchement inconditionnel avec pré Indexation	BRX
IL ← 2 / IG ← 3		2			Branchement si: Indicateur Ø = 1	BØT BL . BLZ
		3			Branchement si: Indicateur C = 0	BCF BNE . BNZ
		4			Branchement si: (A) < 0	BAN
		5			Branchement si: (A) = 0	BAZ
		6			Branchement si: Indicateur Ø = 0	BØF BGE . BPZ
		7			Branchement Inconditionnel	BRU

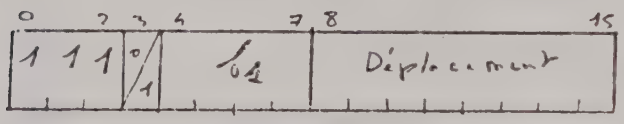
Chapitre 3 - Figure 3 - Instructions classe 4_2.

f_2 est sur 3 bits, soit 8 fonctions.

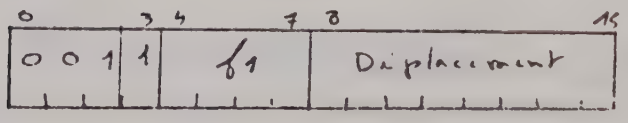
mode \ bit	3	4
RP	0	0
RM	0	1
IL	1	0
IG	1	1

3.1.3.3 - Classe 1

Dans cette classe, le champ 0 - 2 ne prend que deux valeurs (111 ou 001), il est complété par le bit 3. De plus, certains bits de la zone déplacement sont utilisés pour le code instruction pour les instructions sur registres, les décalages et les instructions système.

INS 

Bit 3 = 1 P ; 0 PX

INS 

Bit 3 = 1 DL

Déplacement ou
complément code instruction

f_1 = 4 bits soit 16 fonctions ; en fait il existe 45 fonctions en classe 1 par le fait que le second octet est utilisé pour certaines instructions.

- pour $f_1 = 0$, instructions du type "SHR", les bits 8, 9, 10 sont utilisés comme code complémentaire.

- pour $f_1 = 1$, instructions du type "SRG", les bits 11, 12, 13, 14 sont utilisés comme code complémentaire.

- pour $f_1 = 4$, instructions du type "Système", les bits 12, 13, 14, 15 sont utilisés comme code fonction.

- pour $f_1 = \&C$, instructions du type "SMC", les bits 8, 9, 10 sont utilisés comme code complémentaire.

- pour $f_1 = \&E$ ou $\&F$, cette possibilité n'est pas utilisée.

Toutes ces instructions sont résumées figure 4.

3.1.4 - Types d'adressage

3.1.4.1 - Adressage classe 0

Les instructions de ce type peuvent adresser simplement toute donnée du segment local à travers la base locale L ou du segment commun à travers la base générale G . L'adressage du type Ψ'_0 n'admet pas le mode paramètre. Les six modes d'adressage sont donnés figure 5. Notons que l'adressage indirect à travers la base locale IL X est en relatif par rapport à la base générale en mode esclave et absolu en mode maître, alors qu'elle est toujours en relatif par rapport à G en indirection par rapport à la base générale IG X . Cet adressage permet aux modules réentrants du moniteur, appelés par CSV et par définition s'exécutant en mode maître, d'adresser des variables à travers les pointeurs de l'appelant qui lui peut être en mode maître ou en mode esclave.

L'adressage en mode esclave G' = (G), dont toutes les adresses (pointeurs) sont relatives à la base G, permet l'exécution de programmes translatables dans le background et ainsi d'y faire du swapping.

[Etiquette] Mnemonique { Exp1 / =PARAM / =PARAM, X }

MOT INSTRUCTION :

Adressage	Code Opération	Déplacement	FONCTIONS RÉALISÉES		Mnémonique
	0		Décalages de A et de E voir (2)		SHR
	1		Instructions sur les Registres (X,A,E) voir (1)		SRG
DL = 3 PX = E P = F	2		(X) + y → X		ICX
	3		(X) - y → X		DCX
	4		Instructions Système voir (4)		
	5		(L) + y → L		ICL
	6		(L) - y → L		DCL
	7		Branchement vers une Section Moniteur		CSV
	8		Branchement vers une autre Section du programme		CLS
	9		(Reg, y) → A		LDR
	A		(A) → Reg, y		STR
	B		y15 — bit de protection		LDP
	C		Décalages spéciaux voir (3)		SHC
	D		Test et éventuellement positionnement d'un mot		TES
	E F		codes non utilisés.		

(1) INSTRUCTIONS SUR REGISTRES

MOT INSTRUCTION :

0 3	4 7	8 15
Adressage DL = 3 P = F PX = E	Code Operation = 1	Déplacement

Syntaxe MITRAS :

1/ [Etiquette] SRG { Exp1 / =PARAM / =PARAM, X }

2/ [Etiquette] Mnemonique

OPÉRANDE y :

0 2	3 5	6 10	11 12 13 14	15	FONCTIONS RÉALISÉES		Mnemonique	Code Généré par MITRAS
			Code Fonctions					
			0		Retour Section		RTS	F100
			1		(A) ⟷ (E)		XAE	F102
			2		(A) ⟷ (X)		XAX	F104
			3		(E) ⟷ (X)		XEX	F106
			4		$(A_{0:7}) \leftrightarrow (A_{8:15})$		XAA	F108
			5		$\overline{(E)} \rightarrow E$		CCE	F10A
			6		Retour Superviseur		RSV	F10C
			7		(E) + C → E		ACE	F10E
			8		$\overline{(A)} \rightarrow A$		CCA	F110
			9		(A) ⊕ (E) → A		AEE	F112
			10		-(X) → X		CNX	F114
			11		(A) ∪ (E) → A		AIE	F116
			12		(A) ∩ (E) → A		AAE	F118
			13		-1 → E		LNE	F11A
			14		-(A) → A		CNA	F11C
			15		(X)/2 → X		CHX	F11E

Chapitre 3 - Figure 4 - Instruction classe 1 (1/2).

② MOT INSTRUCTION .SHR-

Syntaxe MITRAS

1/ [Etiquette] SHR { Etiq 1 / = PARAM / = PARAM,X }

2/ [Etiquette] Mnémonique = n[,X]

ADRESSAGE DL = 3 P = F PX = E	CODE OP=0	DÉPLACEMENT

	CODE	n: Nb de bits décalés	MNEMONIQUE		FONCTIONS RÉALISÉES
	0	n	SLLS		
	1	n	SRCS		
	2	n	SAD		
	3	n	SLCD		
	4	n	SLCS		
	5	n	SAS		
	6	n	SRLS		
	7	n	SRCD		

③ MOT INSTRUCTION .SHC

Syntaxe MITRAS

1/ [Etiquette] SHC { Etiq 1 / = PARAM / = PARAM,X }

2/ [Etiquette] Mnémonique = n[,X]

ADRESSAGE DL = 3 P = F PX = E	CODE OP=C	DÉPLACEMENT

	CODE	n: Nb de bits décalés	MNEMONIQUE		FONCTIONS RÉALISÉES
	0	n	SLLD		
	4	n	SRLD		
	2	n	PTY		
	6	n	RLZ		
	1	0	DITRapide		Desactivation ITrapide Finde Prog ITrapide

④ INSTRUCTIONS SYSTEME

MOT INSTRUCTION

Adressage 3 = DL E = PX F = P	code Operation = 4	Déplacement

Syntaxe MITRAS

[Etiquette] Mnémonique

OPERANDE y :

code fonctions		FONCTIONS RÉALISÉES	DURÉES y	Mnémonique	Code Généré par MITRAS
0	00	Mise à 0 de l'indicateur MA	3,5	CLM	F400
1	00	Mise à 1 de l'indicateur MA	3,5	STM	F408
	10	Lecture d'une Info sur le Mini bus COUPLEUR → LP → A	3,6	RD	F402
	11	Ecriture d'une Info sur le Mini bus (A) → EP → COUPLEUR	3,6	WD	F403
	01	Fin d'un prog d'IT, retour à l'interrompu. Désactivation du Niveau d'IT	34	DIT	F401

Chapitre 3 - Figure 4 - Instructions classe φ_1 (2/2)

Mode	Langage d'assemblage	Donnée adressée	Fonction d'adressage
Direct local DL	IDENT	Octet, mot ou double mot situé dans les 256 premiers octets du segment local.	Y=(L)+D
Indirect local IL	@ IDENT	Octet, mot ou double mot situé à un emplacement quelconque et pointé à travers le segment local.	Y=G'+((L)+D)
Indirect local indexé ILX	@ IDENT, X	Elément d'un tableau d'octets, de mots ou de double-mots situé à un emplacement quelconque et pointé à travers le segment local.	Y=G'+((L)+D)+(X)
Direct général DG	#IDENT	Octet, mot ou double-mot situé dans les 256 premiers octets du segment commun.	Y=(G)+D
Indirect Général Indexé IGX	@#IDENT, X	Element d'un tableau pointé à travers le segment commun.	Y=(G)+((G)+D)+(X)
Paramètre P	=OPERAND	L'opérande d'un octet figure dans l'instruction. Cet octet est éventuellement étendus par 8 zéros en poids forts.	Y = D

Chapitre 3 - Figure 5 - Adressage type 0.

3.1.4.2 - Adressage classe 1

Les instructions de ce type sont :

- soit des instructions sans opérande : échange de registre, retour section ...
- soit des instructions dont l'opérande est le plus souvent connu lors de l'écriture du programme.

Les trois modes d'adressage sont donnés figure 6.

3.1.4.3 - Adressage classe 2

Les instructions désignées par une instruction de rupture de séquence (branchement) appartiennent normalement à la même section de programme que cette rupture. Elles permettent des sauts de 510 instructions en adressage direct. Les sections programmes peuvent cependant avoir une longueur quelconque, l'adressage indirect de branchement est possible pour cette classe 2. Les quatre modes d'adressage sont donnés figure 6.

Par ailleurs, il existe une instruction de branchement inconditionnel indexé BRX suivant le mode d'adressage :

RP (P) + 2 De + 2 (X) ⟶ (P)

RM (P) - 2 De - 2 (X) ⟶ (P)

IL (De + (L) + (X)) + G' ⟶ (P)

IG (De + (G) + (X)) + G' ⟶ (P)

Bien que BRX puisse s'utiliser en mode relatif plus, ou relatif moins, son usage normal est en mode indirect pour effectuer des branchements multiples en utilisant une table d'adresses.

Mode	Ecriture en Assembleur	Opérande	Fonction
Paramètre P	= PARAM	L'opérande est défini par la valeur du déplacement.	Y = D
Paramètre indexé PX	= PARAM, X	L'opérande est défini par la valeur du déplacement augmenté du contenu de X.	Y = D + (X)
Direct local DL	IDENT	L'opérande est placé dans les 256 premiers octet du segment local.	Y = (L) + D

Adressage type 1.

Mode	Ecriture en Assembleur	Instructions de branchement	Fonction
Relatif plus RP	LABEL	Toute instruction à moins de 512 octets en aval.	Y=(P)+2 D
Relatif moins RM	LABEL	Toute instruction à moins de 512 octets en amont.	Y=(P)-2 D
Indirect local IL	@LABEL	Toute instruction pointée à travers le segment local.	Y=G'+((L)+ D)
Indirect général IG	@#LABEL	Toute instruction pointée à travers le segment commun.	Y=G'+((G)+D)

Adressage type 2.

Chapitre 3 - Figure 6

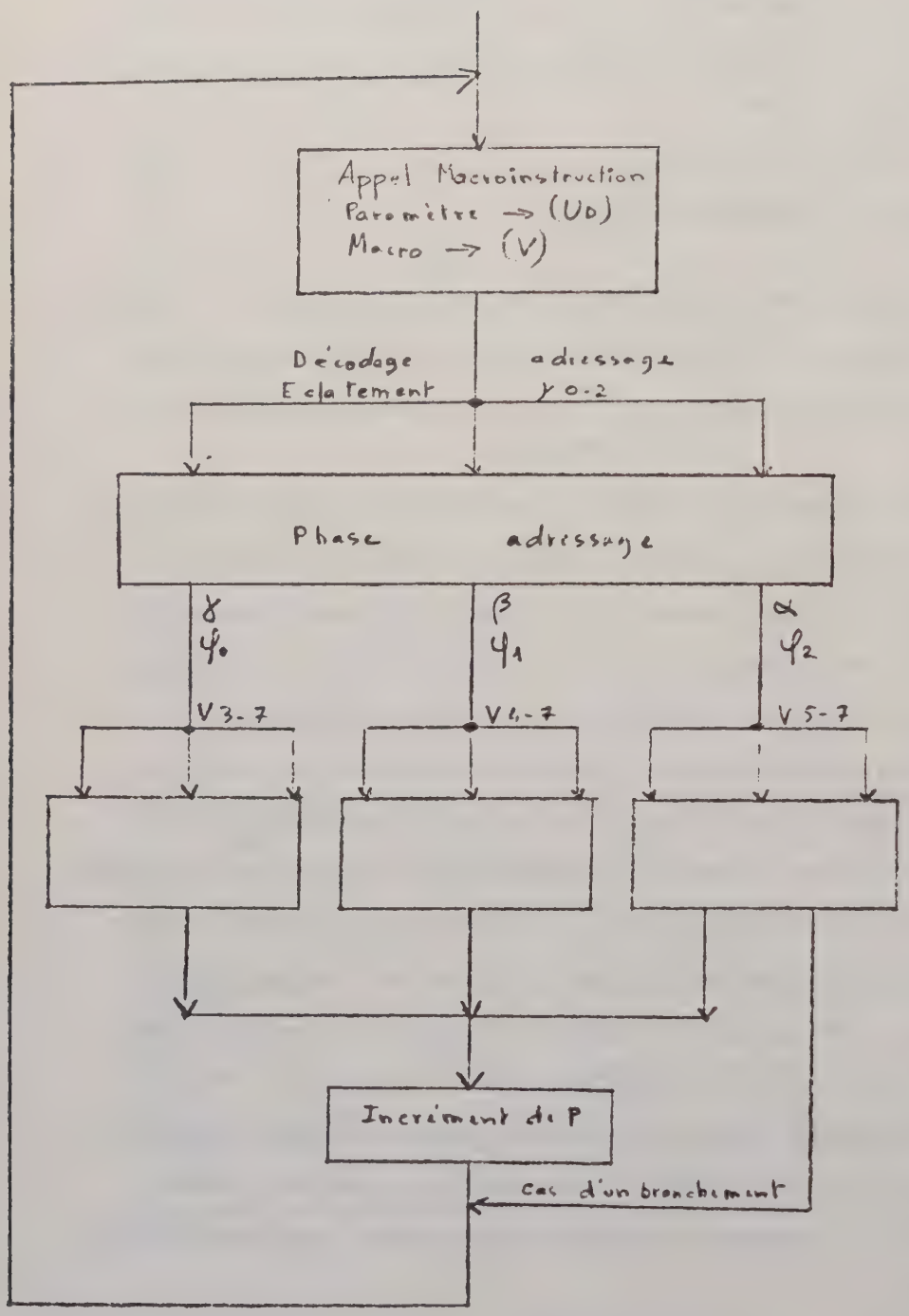
Pour cette classe, si le branchement est indirect, l'indexation est une pré-indexation, préférable pour traiter les tables de branchements, contrairement à l'indexation des données qui est une post-indexation, préférable pour accéder à des éléments de tableau.

3.1.5 - Déroulement d'une macroinstruction

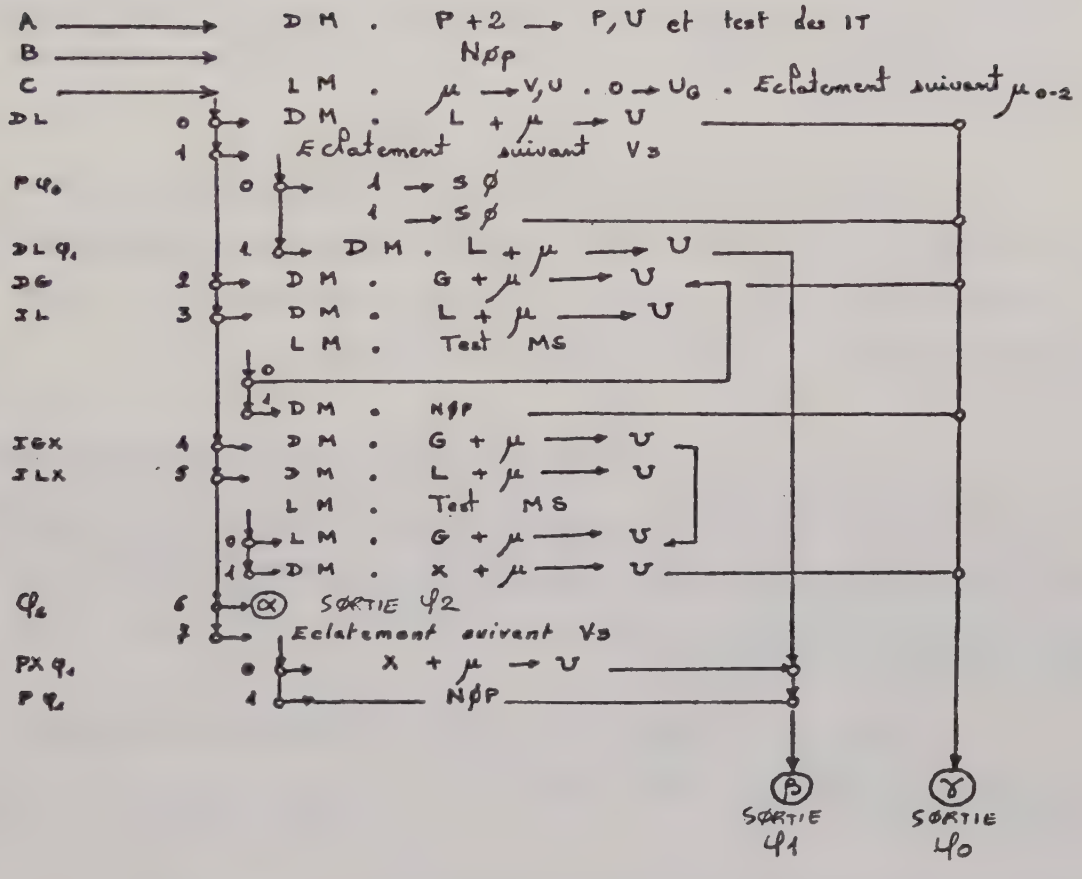
Sachant qu'une macroinstruction est divisée en trois champs, nous allons retrouver le décodage de ces trois champs après appel de cette macroinstruction, elle se trouve en mémoire centrale (à tores ferrite), son adresse est donnée par P.

Le principe consiste à transférer P dans S (registre adresse mémoire), demander un demi-cycle de lecteur (DM), récupérer la macroinstruction de M (registre données mémoire) pour l'amener dans μ tout en lançant le demi-cycle de réécriture. On profite du passage de la microinstruction dans μ pour décoder le type d'adressage (bits 0, 1, 2). Ce décodage se fait par modification de T . Comme il y a plusieurs champs à décoder, on stocke la macroinstruction dans un registre de travail appelé V (R 6). De plus, on isole le champ paramètre dans U_D ($0 \longrightarrow U_G$). A la suite du décodage de l'adressage s'ouvrent 8 chemins possibles où vont se réaliser les actions correspondant au mode d'adressage requis. Il faudra donc calculer la valeur de l'opérande ainsi définie. Une partie de ces 8 chemins vont converger vers un même point où se trouve le décodage du deuxième champ : le code opération. Nous aurons alors autant de chemins que de codes. Mais ces chemins, après exécution de l'opération demandée, convergeront (sauf exceptions : branchements) vers un point où se trouve l'incrémentation du compteur ordinal (fin de l'instruction). Et le processus se reboucle pour exécuter la suite des instructions du programme.

Le schéma de principe très simplifié est donné figure 7 avec le microprogramme de la phase d'adressage figure 8.



Chapitre 3 - Figure 7 - Déroulement d'une macroinstruction.



Chapitre 3 - Figure 8 - Phase adressage d'une macroinstruction.

3.2 - Les instructions CLS , RTS

3.2.1 - Introduction

La structure d'un programme MITRA 15 peut être du type modulaire, c'est-à-dire constitué de "sous-programmes" dits sections. Une section est principalement composée d'une suite d'instructions que l'on appelle segment de programme. Ces instructions ont pour objet le traitement de données qui peuvent être propres à une section ou partagées entre plusieurs sections. Les données propres à une section forment un segment de données locales. Les données communes forment une section de données communes.

Une section est donc soit la section de données communes (CDS : Common Data Section), soit l'ensemble d'un segment de données locales (LDS : Local Data Segment) et d'un segment de programme exécutable (LPS : Local Program Segment).

La base générale G est associée de façon bi-univoque au programme ; c'est la base implicite à laquelle toutes les adresses référencées par le programme sont relatives. Elle est donc ajoutée automatiquement par la micromachine aux adresses définies dans les instructions (en mode esclave).

La base L est la base locale implicite ou base des données locales, associée à un segment de données locales.

La base P est le compteur ordinal.

Afin de connaître l'emplacement des LDS et LPS d'un programme par rapport à sa base G, un double mot SRD (Section Relocation Double-word) est affecté par LPS, l'ensemble des SRD formant une table d'affectation des sections : la PRT (Program Relocation Table), cette table précède immédiatement la CDS, de sorte que l'adresse du SRD de la section n soit (G) - 4 n, une section étant repérée par un numéro (1, 2, ...).

3.2.2 - Appel de section CLS

Le but du CLS est d'effectuer un branchement entre une section (appelante) et une autre du même programme (appelée) tout en assurant des possibilités de communications permanentes entre la section appelée et la section appelante ainsi qu'un retour simple.

A l'exécution d'une instruction CLS "appel section", la micromachine :

- Range les contenus de P (adresse programme) et L (base des données locales) dans les deux premiers mots de la zone locale de la section appelée après y avoir soustrait G'. Ces éléments sont nécessaires au "retour" et doivent être préservés.
- Charge P et L à l'aide du SRD correspondant à la section appelée avec les adresses respectives du point d'entrée et du segment de données locales.

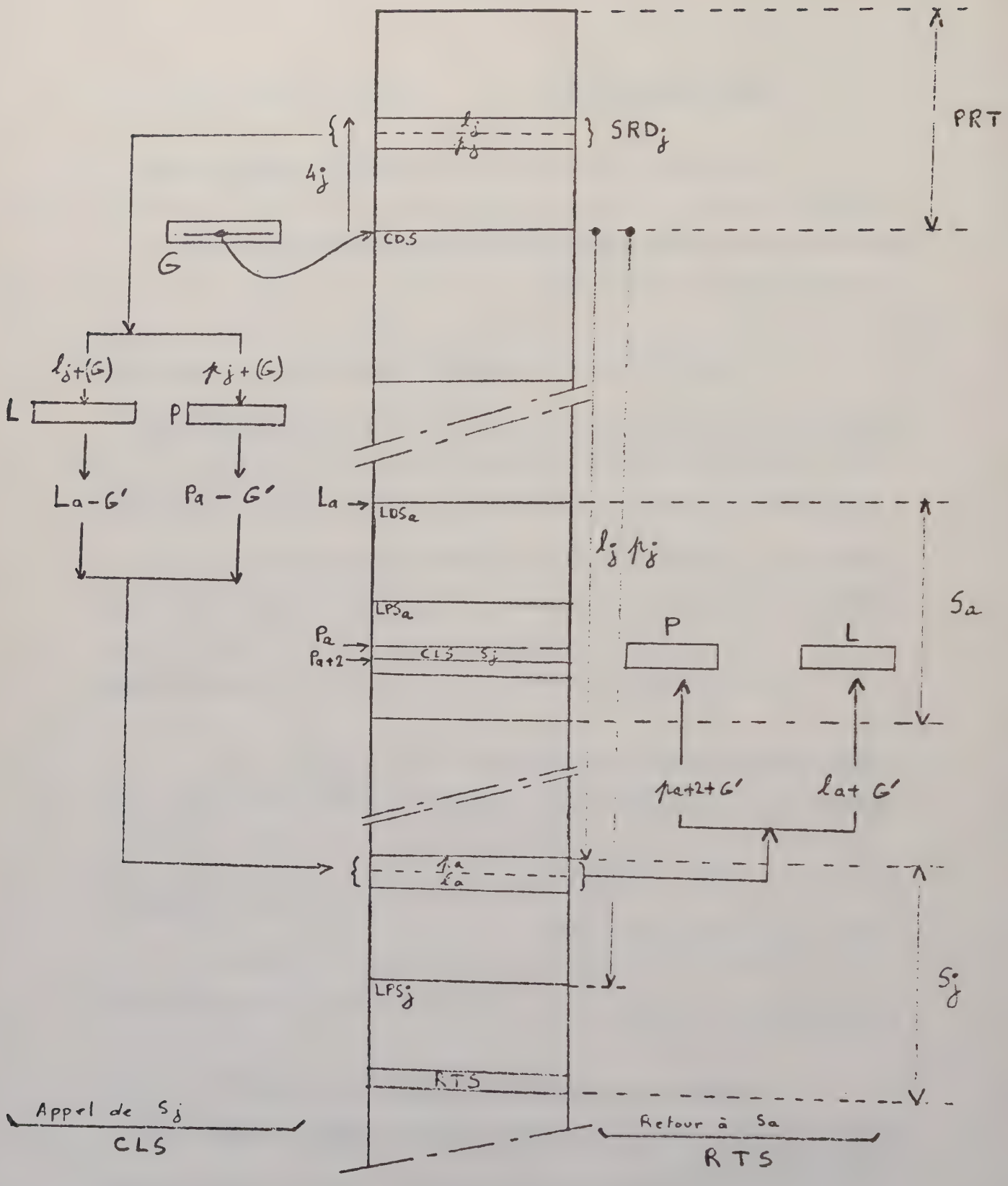
Le retour se fera à l'aide de l'instruction RTS . La fonction est donc :

$$\left.\begin{array}{l}(P) - G' \longrightarrow ((G) - 4\,N) + (G)) \\ (L) - G' \longrightarrow ((G) - 4\,N) + (G) + 2))\end{array}\right\} \text{ rangement pour retour}$$

$$\left.\begin{array}{l}(G) + ((G) - 4\,N) \longrightarrow (L) \\ (G) + ((G) - 4\,N + 2) \longrightarrow (P)\end{array}\right\} \text{ branchement section appelée}$$

ce qui est représenté figure 9.

On notera que la protection des registres L et P sur le CLS se fait en absolu en mode maître (G' = 0) est en relatif par rapport à la base G en mode esclave (G' = (G)).



Chapitre 3 - Figure 9 - CLS - RTS.

3.2.3 - Retour section RTS

Le RTS situé dans une section appelée par un CLS assure le retour à la section appelante en rétablissant dans les registres L et P des valeurs correspondantes se trouvant rangées, par le CLS de l'appel, dans les deux premiers mots du LDS de la section appelée tout en assurant le branchement de retour sur l'instruction qui suit le CLS.

La fonction est :

((L)) + G' + 2 ⟶ (P) branchement derrière le CLS

((L) + 2) + G' ⟶ (L) restitution ancienne base L

On notera que les indicateurs programmes (C, O) sont ceux de l'instruction qui précède le RTS. Le schéma de fonctionnement du RTS est indiqué figure 9.

Le RTS peut aussi être utilisé comme instruction de branchement avec simultanément la modification de la base locale L en initialisant préalablement les deux premiers mots pointés par la base L en cours.

- Remarque :

Pour des applications particulières, on peut avoir intérêt à utiliser des CLS en cascades sans jamais avoir recours au RTS, la dernière section de traitement revenant au programme principal également par un CLS. Cette méthode permet une modification de la base locale L en fonction du traitement en cours.

3.3 - Les instructions CSV - RSV

3.3.1 - Introduction

L'ensemble des sections du superviseur et des sections constituées par les sous-programmes communs, forme le "système d'exploitation"résident. Une "section système" (ou module moniteur) reste au niveau de priorité du programme appelant, travaille à la fois sur les données de la tâche appelante et sur des données locales qui lui sont propres, s'exécute automatiquement en mode maître.

De plus, comme c'est G qui identifie une tâche (adresse d'implantation en mémoire), il est logique d'associer l'appel à la base G et non à L. Dans l'appel au superviseur (CSV : Call Superviseur), c'est-à-dire à une section système, G jouera donc le rôle qu'avait L dans la Call Section (CLS), au rangement des indicateurs près.

Une section système peut :

- accéder à ses données propres en mode DL , IL et ILX, étant entendu que ces données ont des adresses absolues. La majorité des modules moniteurs ont une base L nulle, ils travaillent pratiquement tous sur une zone de données communes, la LDS du superviseur en début de mémoire.
- accéder aux données de la tâche appelante en mode DG et IGX puisque la base G reste celle de la tâche appelante, ceci est très important car ces deux fonctions d'adressage et surtout l'IGX permettent la réentrance des modules moniteurs.

Afin de permettre aux modules moniteurs d'avoir des zones de travail chez l'appelant, on définit un bloc de travail TWB (Task Warking Block). Ce sont les 16 premiers mots (au plus) de la CDS qui forment cette zone de travail.

Cette zone de 16 mots est en principe réservée pour les appels moniteurs, dans les 3 premiers mots on range l'adresse de retour dans la tâche appelante ainsi que la base de données locales L au moment de l'appel ainsi que les indicateurs programme. Dans le 4ème mot se trouve un pointeur vers la zone de données communes du système (ZC) en fin de mémoire, ce pointeur est initialisé au chargement du programme par le chargeur. Le moniteur utilisera le reste de la TWB comme mémoires de travail.

A l'exécution du RSV (Retour Superviseur), la micromachine rétablit les registres L et P préservés dans la zone TWB du programme appelant ainsi que les indicateurs programme au moment de l'appel.

3.3.2 - L'appel moniteur CSV (Figure 12)

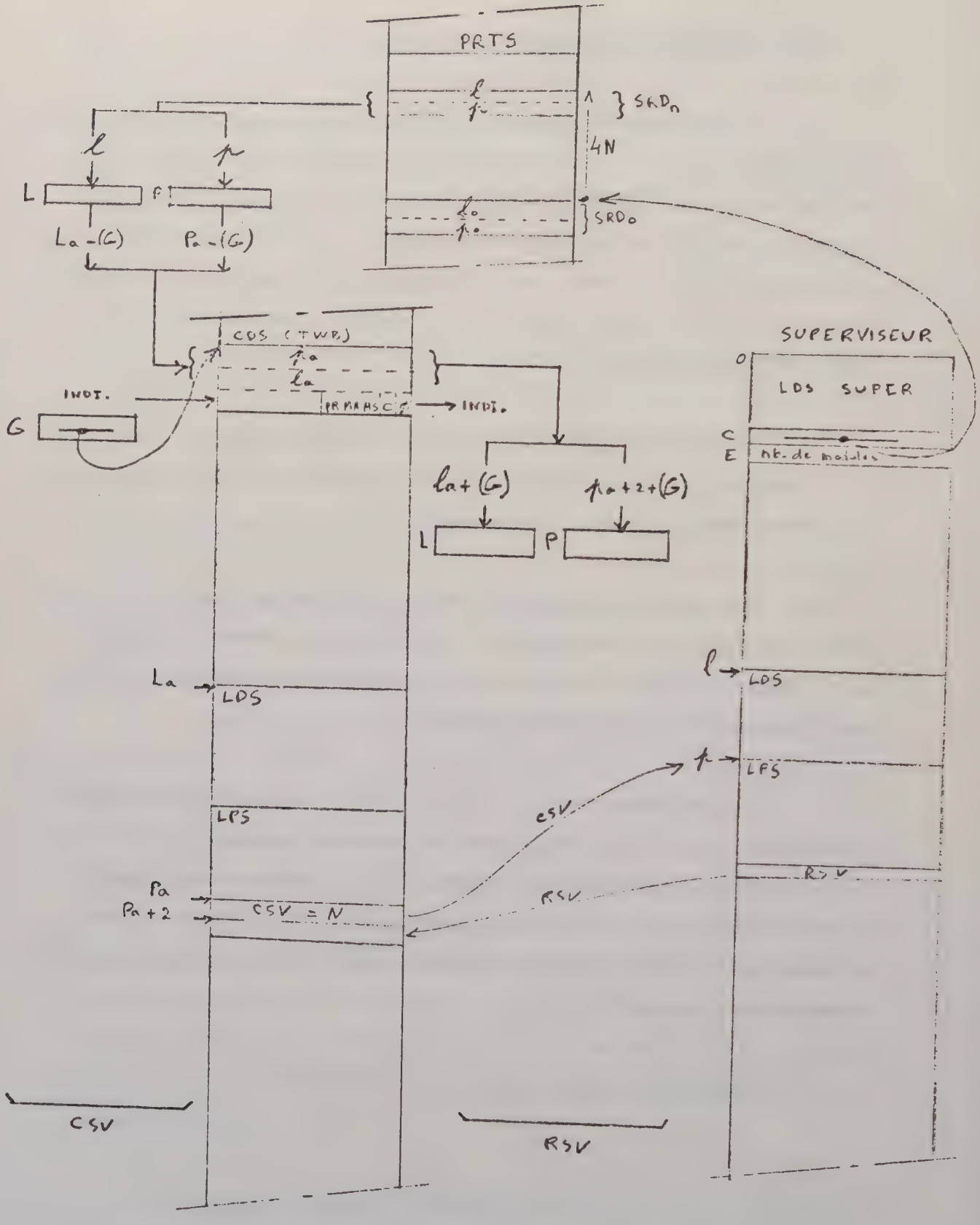
Un moniteur est composé de sections ; chaque section étant caractérisée par une valeur de la base L et de la base P. Ces valeurs absolues caractéristiques sont stockées dans la PRTS (PRT du Superviseur) située à un emplacement quelconque de la mémoire, et pointée par l'intermédiaire du mot d'adresse absolue & C. Le nombre de sections moniteurs, donc le nombre de SRD (double mot) est initialisé dans le mot suivant d'adresse absolue & E (contrôle du nombre de sections et du numéro de la section appelée).

On trouvera figure 37 du Chapitre 2, le microgramme de l'instruction CSV. Rappelons que le module moniteur numéro zéro (CSV = 0) a été réservé pour le traitement des déroutements, voir paragraphe 2.10.

Bien que l'instruction CSV ne soit pas privilégiée (par définition), elle peut toutefois provoquer un déroutement VM (Violation de Mode) si la section appelée dépasse le nombre maximum de sections superviseurs. Cette limite se trouvant à l'adresse & E de la mémoire centrale.

En valeurs relatives à la base G, le P et le L au moment de l'appel d'une section moniteur sont rangés avec les indicateurs programmes dans les trois premiers mots de la CDS de la tâche appelante. Les indicateurs Mode Maître et Protection Mémoire sont alors forcés à 1. Le registre P et le registre L sont initialisés par le SRDN se trouvant à l'adresse (& C) - 4 N où N est le numéro du module moniteur appelé.

La fonction réalisée est représentée figure 10.



Chapitre 3 - Figure 10 - CSV - RSV.

Contrôle N et (& E).

(P) - (G) ⟶ ((G))	protection à l'appel
(L) - (G) ⟶ ((G) + 2)	
Indicateurs ⟶ ((G) + 4)	
1 ⟶ PR	fonçage des indicateurs
1 ⟶ PM	
((&C) - 4 N) ⟶ (L)	initialisation des registres
((& C) - 4 N + 2) ⟶ (P)	

Il n'y a pas de point interruptible entre l'instruction CSV et l'instruction suivante qui appartient à la section superviseur appelée. Ceci permet l'exécution d'une instruction STM et évite l'interruption d'une tâche non réentrante du superviseur.

3.3.3 - Le retour moniteur RSV

Le RSV, situé dans une section moniteur (mode maître) appelée par un CSV assure le retour à la section appelante en rétablissant dans les registres L et P les valeurs correspondantes préservées par le CSV de l'appel dans les deux premiers bits de la CDS, et rétablit également les indicateurs de l'appel. Le fonctionnement est indiqué figure 10.

La fonction est :

((G) + 4) ⟶ indicateurs	
((G) + ((G) + 2)) ⟶ (L)	restitution ancienne base L
((G) + 2 + (G)) ⟶ (P)	branchement derrière le CSV

C'est donc le RSV qui assure la progression du compteur ordinal pour le branchement derrière l'instruction CSV.

3.3.4 - L'appel interne

Afin de permettre à un module moniteur d'en appeler un autre, alors qu'il ne faut pas détruire les éléments de retour, deux appels par CSV ne peuvent se succéder car le second appel écraserait alors les trois premiers mots préservés par le premier CSV, des pointeurs d'entrée des modules moniteurs sont initialisés dans la LDS du superviseur, permettant ainsi l'appel interne. Un remarque s'impose, l'instruction RSV restitue les indicateurs de l'appel, or certains modules moniteurs peuvent fournir des indications à l'appelant par les indicateurs C et O, il faudra donc avant le RSV, modifier les deux bits du troisième mot de la CDS afin de foncer C et O pour le retour (c'est le cas fréquent des modules de conversion).

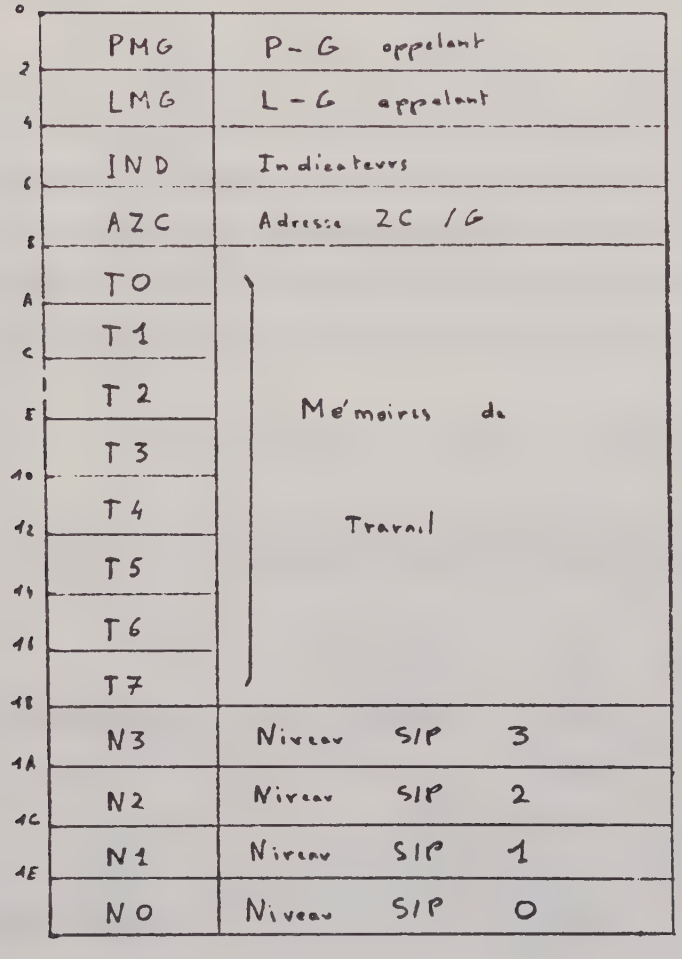
L'appel intense s'effectue par branchement indirect avec rangement de l'adresse de retour dans la TWB de l'appelant au moyen de l'instruction SPA (Store Program Address), rangement de l'adresse programme. Cette instruction effectue la fonction :

$$(P) + 4 - G' \longrightarrow y$$

où y est la fonction d'adressage.

Cette instruction est suivie normalement par un branchement à un sous-programme. En conséquent, c'est le contenu du registre P augmenté de quatre qui est préservé. Cette adresse augmentée de quatre constitue norlament l'adresse de retour du sous-programme.

La CII a réservé 4 mots baptisés N0, N1, N2 et N3 dans la TWB de 16 mots pour permettre aux modules du moniteur 4 appels internes successifs . Cette TWB de 16 mots est représentée figure 11. En cas d'extension de cette TWB,



Chapitre 3 - Figure 11 - La TWB de la CDS.

les mots suivants (derrière N0) sont baptisés T8, T9, ... Donc en cas d'une TWB de 16 mots et de 4 appels successifs, il reste aux modules moniteurs les 8 mots T0 à T7 comme mémoires de travail chez l'appelant.

Nous allons prendre comme exemple le module moniteur M : CMPD que nous utilisons dans notre moniteur temps réel d'une unité satellite. Ce module est utilisé pour effectuer la comparaison de deux mots de double longueur. Le premier étant dans T0, T1 de la TWB, le second dans E, A au moment de l'appel. Il positionne les indicateurs C et O (Carry et Oveflow) avec les mêmes conventions que l'instruction CMP pour les mots simple longueur. De plus, ce module M : CMPD est appelé par d'autres modules superviseurs qui travaillent en flottant. Il a donc la double particularité d'avoir un appel interne, et d'avoir un traitement spécialisé pour le retour par RSV afin de forcer les indicateurs par le jeu de cette instruction.

Le listing de ce module est donné figure 12.

Généralement les modules moniteurs sont de la forme :

```
M : MOVE    LPS     PAGE 0
            SPA     ≠ NO        entrée sur CSV
            BRU     $ + 2
            RSV

R : MOVE    EQU     $           entrée par appel interne
            :
            :
            BRU   (R) ≠ NO      retour à l'appelant
```

On trouvera dans la LDS du superviseur :

```
P : MOVE    DATA    R : MOVE    pointeur pour appel interne
```

```
M:CMPD      LPS         PAGE0
            DEF         P:CMPD
          SPA         #N0              <------ entrée sur csv
          PRU         R:CMPD
            STA         #T2
            BCT         IND2
            BOT         IND1
            LDA         =0
            BRU         IND4
IND1        LDA         =1
            BRU         IND4
IND2        BOT         IND3      Traitement particulier
            LDA         =2        pour retour sur RSV
            BRU         IND4
IND3        LDA         =3
IND4        STA         #T3
            LBR         #5
            AND         =&FC
            ADD         #T3
            SRR         #5
            LDA         #T2
            RSV
P:CMPD      EQU         $           <------ entrée en appel interne
            XAE                     *  PFB.  ==>  F  PTF.  ==>
            CMP         #T0         *  :: POIDS  FORTS
            XAE                     *  PFT.  ==> E   PFB. ==> A (FORMATENTR.)
          BCF         @#N0
            LDX         #T1         *  NB.2 ==> X
            BOF         $+4         *  NB.2 >0U=0
*  NB.2<0
            BAN         $+4
*  NB.1 >0U=0 ET NB.2<0  ==> NB.1<NB.2  INDIC. =1 AVEC LDX NB.<0
            LDX         #T1         *  T1<0
          BRU         @#N0
*  NB.2 >0U = 0
            BAN         $+3
            CMP         #T1         *  COMPARAISON DES POIDS  FAIBLES
          PRU         @#N0
*  NB.1<0 ET NB.2>0U=0 ==> NB.1>NB.2 INDIC. =0 AVEC LDX NB.>0
            LDX         =1          *  NB>0  ==> X
          BRU         @#N0        <------ retour à l'appelant
```

Chapitre 3 - Figure 12 - Appel interne : M : CMPD.

L'appel de ce module est de la forme :

CSV	M : MOVE	par une tâche
et		
SPA	# NO	par un module moniteur
BRU	@ P : MOVE	

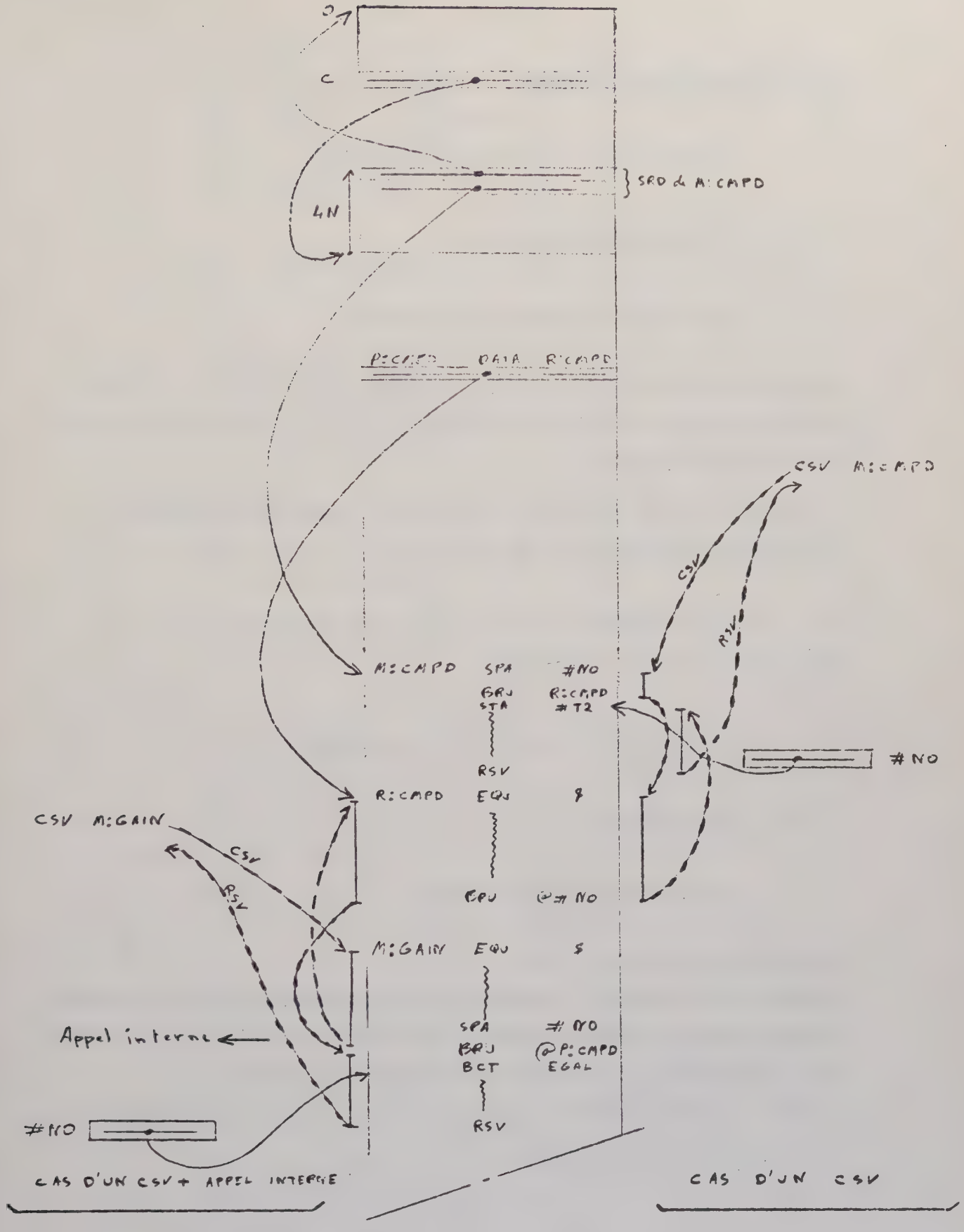
Pour le cas particulier de M : CMPD, on trouve entre le branchement à R : CMPD et le retour par RSV, le traitement particulier sur retour par RSV afin de modifier les indicateurs rangés dans le troisième mot de la CDS.

Le retour à l'appelant se fait par un branchement indirect sur NO (BRU @ # NO), NO contient alors l'adresse de RSV si l'appel a été fait par un CSV, ou contient l'adresse de l'instruction qui suit le branchement indirect d'entrée dans le module en cas d'appel interne (voir SPA # NO).

Il faut noter que les modules moniteurs appelant un autre module doivent avoir la base L nulle au moment du branchement du type BRU @ P : ——— pour l'appel interne.

La figure 13 montre le cas de l'appel simple M : CMPD et le cas d'un appel à un module moniteur appelé par CSV M : GAIN qui appelle M : CMPD. Dans les deux cas, les chemins suivis sont représentés en pointillés. La valeur du pointeur NO au moment du retour par BRU @ # NO dans M : CMPD y est représentée.

En cas d'appels internes successifs, les adresses de retour sont rangées dans N0 , N1 , N2 et N3 par des SPA et le retour s'effectue en chaîne par des BRU @ # N3 , BRU @ # N2, ..., jusqu'au premier BRU @ # N0 qui permet le retour par RSV.



Chapitre 3 - Figure 13 - Cas d'un CSV avec appel interne.

3.4 - Structure générale en mémoire

Ce paragraphe est illustré par la figure 14.

3.4.1 - Traitement des déroutements

Le traitement des déroutements nécessite :

- une table de 4 mots réservés à partir de l'adresse 2 pour permettre à la micro-machine de ranger le mot d'état déroutement, P - G , L - G et les indicateurs au moment du déroutement.
- le pointeur en & C désignant le SRD associé au module de traitement des déroutements afin d'initialiser les registres L et P.

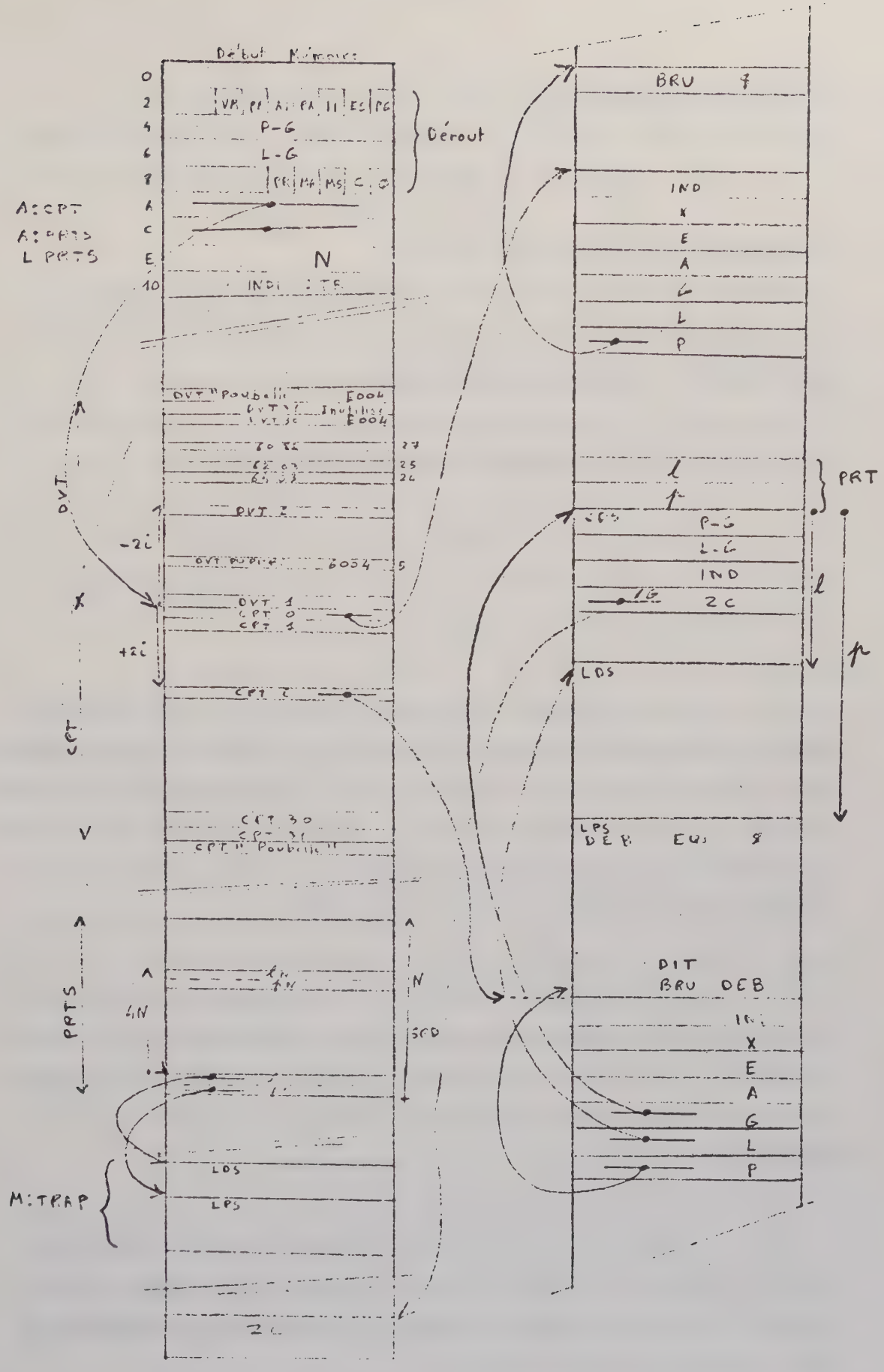
Ici le module M : TRAP du moniteur traitant les déroutements est représenté figure 14 avec sa LDS propre.

Les déroutements ont été traités au paragraphe 2.10.

3.4.2 - Traitement des CSV

Le traitement des CSV nécessite :

- le pointeur de la PRTS en & C.
- la table PRTS comprenant un double mot (SRD) par module constituant le moniteur.
- le nombre total de modules constituant cette PRTS initialisée dans le mot d'adresse & E. Si le moniteur est constitué de 49 modules + M : TRAP, on aura (& E) = & 0032, le CSV = 49 est permis alors que le CSV = 50 entraînera un déroutement violation de mode.



Chapitre 3 - Figure 14 - Structure générale en mémoire.

3.4.3 - Traitement des IT

Le traitement des IT nécessite :

- l'adresse de la CPT initialisée en & A.
- une table CPT donnant l'adresse des contextes par niveau d'interruption.
- une table DVT donnant les mots de désactivation par niveau d'interruption.
- une table de contexte par niveaux présents.

Les interruptions ont été traitées au paragraphe 2.9.8.

En pratique, s'il n'y a aucun programme tournant au niveau 0 , le registre P du contexte 0 pointe sur un BRU $, ce qui permet au microprogramme de traitement du macrocode de se dérouler normalement.

La table DVT contient les mots de désactivation, soit par exemple & 6004 pour le pupitre au niveau 5, & 6403 et & 6203 pour les niveaux 24 et 25 des IT horloge temps réel et & 6082 au niveau 27 pour l'AMC 0. De plus, pour les niveaux libres, on initialise leur DVT à & E004 afin d'éviter tout déroutement intempestif. De même, à ces niveaux non utilisés, on affecte un contexte dit de "désactivation" qui pointe sur un DIT suivi d'un BRU $ - 1.

Sur la figure 14, le DVT 30 de retour secteur est initialisé à &E004 et le DVT 31 de la coupure secteur non utilisé par la micromachine est en principe initialisé à & 6000 par les moniteurs dans la phase initialisation au chargement. Le niveau 32 est ici représenté pour son utilisation type "poubelle" par le moniteur.

Le contexte niveau i est représenté après une désactivation par ce niveau à l'aide de l'instruction DIT, on trouve donc dans le contexte, pour le registre P l'adresse de l'instruction qui suit le DIT, soit ici un branchement au début du programme type "handler".

La case d'adresse & 10 peut être réservée pour la micromachine : rangement des indicateurs pour le traitement de l'IT rapide, cette partie a été traitée au paragraphe 2.9.8.10.

3.5 - Le DIT et les WD 21 et 31

Cette partie a pour but de donner quelques astuces software à propos des interruptions par le jeux des microprogrammes effectuant le DIT et les WD 21 et 31 ainsi qu'en tenant compte du mode de décodage et d'acquit d'une adresse d'IT dans un coupleur, on se reportera au paragraphe 2.9.8.

3.5.1 - Le DIT

Au chargement d'un moniteur, la table DVT est initialisée par software en recherchant les IT présentes et leur adresse. Pour se faire, on recherche pour chaque groupe d'IT (0, 1, 2 ou 3) les bits d'adresse dans le groupe qui répondent. Deux cas se présentent :

- Ou bien la configuration d'IT activée ne correspond alors à aucun coupleur présent sur le bus périphérique, on part alors en déroutement d'E/S, dans ce cas la partie initialisation du moniteur se récupère par la section chargée du traitement des déroutements, à ce moment on change de configuration d'IT et on recommence le processus jusqu'à épuisement des possibilités d'adressage des configurations d'IT.

- Ou bien la configuration d'IT répond, la partie initialisation du moniteur se récupère en ayant initialisé la CPT avec la même adresse de contexte dans toute la table. Dans ce cas quel que soit le niveau d'IT répondant, la micromachine charge le même contexte. A l'aide du contenu du registre d'IT R 8, on peut alors placer dans la case correspondante le mot de désactivation de l'IT

avec 0, 1, 1 pour les bits D , V , A soit par exemple & 6004 pour le pupitre (groupe 0 , bit 1 dans le groupe).

Par ces mots DVT, l'action (bit à 0) est donc la remise à zéro de la bascule d'excitation. Mais dans un but précis un programme d'IT peut devoir être désarmé (ou invalidé) pendant un temps donné géré par exemple par une horloge, ou effectué une temporisation après chacune des IT prises en compte. Pour se faire, il faut invalider le niveau avant sa DIT puis le valider après un certain temps si l'on ne veut pas perdre une demande d'IT éventuelle pendant cette période ou au contraire le désarmer si l'on veut rendre ce niveau aveugle aux demandes d'IT externes. Une méthode consiste à donner comme configuration du mot DVT dans la table pour ce niveau 0, 1, 0 pour les bits D , V , A si l'on veut désarmer (ou 0, 0, 1 pour D , V , A si l'on veut invalider), cette action sur les bascules d'IT se fera en même temps que la désactivation du niveau d'IT sur le DIT.

Afin de traiter les IT, nous avons vu qu'il faut une table DVT (1 à 31) de 31 mots suivie d'une table CPT (0 à 31) de 32 mots. Or l'autochargement du MITRA 15 s'effectue à partir du microprogramme INI du pupitre qui implante en début de mémoire un "bootstrap" de 128 mots à partir du périphérique micro-programmé indiqué par les clés du poussoir de commande. Ce bootstrap peut être aussi un miniprogramme de test, il est donc intéressant de gagner de la place (en instruction par exemple) sur la table DVT. Il est bien entendu que dans la table CPT, les adresses de contexte des niveaux d'IT utilisées doivent être à leur emplacement prévu. Pour gagner de la place sur la table DVT, il suffit de forcer le registre 8 avant la DIT : soit par exemple un miniprogramme chargé dans les 128 premiers mots à partir de la MAE utilisant le lecteur rapide du ruban au niveau 14, le perforateur rapide au niveau 13, la MAE étant au niveau 6. La méthode consiste alors de mettre par exemple dans le DVT-1 celui de la MAE (& 6008), dans le DVT-2 celui du perforateur rapide (& 6080) et dans le DVT-3 celui du lecteur rapide (& 6040). Bien que n'utilisant pas la MAE, son DVT est obligatoire car en fin d'auto-chargement c'est son IT que l'on récupère (voir

paragraphe 3.9). Nous avons donc une DVT réduite à 3 mots, l'IT MAE mettra 2 dans son registre 8 avant la DIT, l'IT perforateur rapide mettra 4 et l'IT lecteur rapide mettra 6 (2 fois 3), ce contenu ne servant qu'à adresser le mot DVT dans la table au moment du DIT (voir paragraphe 2.9.8).

La troisième astuce software d'utilisation de l'instruction DIT est son utilisation sur un niveau dit "poubelle", c'est-à-dire le niveau 32 par exemple qui est toujours absent (non prévu du point de vue hardware). Dans le DVT-32 on placera un mot de désactivation ineffectif d'une IT présente comme celle du pupitre (& E004) ; dans le CPT 32, l'adresse d'un contexte dit "vide-poche". La DIT sera effectuée avec 64 (2 fois 32) dans R 8. Il est à noter que cette DIT peut être effectuée quel que soit le niveau, même au niveau zéro. Cette méthode est utilisée après la simulation software d'une instruction pour la restitution du contexte au moment du déroutement et pour reprendre l'exécution derrière celle-ci (voir paragraphe 3.6).

3.5.2 - Les WD 21 et 31

La macroinstruction WD d'écriture directe sur les périphériques est effectuée par la microinstruction EI r d'écriture indirecte sans appel mémoire, les données à écrire étant dans le registre U de l'Unite de Traitement et le contenu du registre rapide r étant l'adresse de la fonction de couplage. La fonction WD se traduit par :

WD { (A) ⟶ (U)
   { EI R 4 ou EI E

soit du point de vue software, la WD est effectuée avec l'adresse de la fonction du couplage dans le registre E et la donnée à écrire sur le périphérique dans le registre A.

Soit pour la WD 21 : (E) = & 0021 .

On se reportera aux figures 18 et 19 du Chapitre 2 qui donnent le décodage de la fonction d' E/S.

NGA 15 donne l'adresse primaire AD 01
NGA 10 donne l'ordre EC 2

pour la WD 31 : (E) = & 0031

NGA 15 donne l'adresse primaire AD 01
NGA 10 et NGA 11 donnent l'ordre EC 3.

En se référant à la figure 34 du Chapitre 2, le signal PIT du minibus est généré au décodage de EC 2 + AD 01 et le signal DIT au décodage de EC 3 + AD 01.

Pour ce type particulier d'écriture qui permet en fait de positionner les bascules d'interruption d'un coupleur, l'adresse de l'IT du coupleur est donnée par les bits 3 à 15 du registre A et les bascules adressées sont données par les 3 premiers bits (0, 1, 2) de ce même registre, soit dans l'ordre, bit 0 pour la bascule de Déclenchement (D), bit 1 pour la bascule de Validation (V) et le bit 2 pour la bascule d'Armement (A). L'action de set ou reset s'effectue pour les bascules dont le bit respectif est à zéro dans l'Accumulateur. Les interruptions ont été traitées au paragraphe 2.9.8. En analysant la figure 29 du Chapitre 2, on remarque qu'un coupleur décode son groupe d'IT (NEP 14 - 15) et son adresse dans le groupe, soit un bit (NEP 03 - 13), et sur le signal PIT ou DIT positionne ses bascules adressées par NEP 00 - 02 dans l'état voulu en répondant ADES. Grâce à ce type de décodage, il est possible d'adresser plusieurs interruptions dans un même groupe à la fois, c'est-à-dire qu'il suffit d'adresser dans la zone des bits 3 à 13 toutes les IT présentes ; l'action se fera sur toutes les IT du groupe, les coupleurs répondant ADES en même temps. En cas d'activation de plusieurs IT dans un même groupe, si celles-ci sont toutes déjà validées, ou validées en même temps

que la WD 21, c'est la plus prioritaire qui sera prise en compte la première, puis toutes les autres dans l'ordre décroissant des priorités.

Cette particularité peut être utilisée à l'initialisation d'un système après un retour secteur ou au chargement, la RAZ générale ayant mis à 0. toutes les bascules d'IT présentes.

3.6 - Les instructions simulées par déroutement

3.6.1 - Généralités

Dans l'Unité Centrale, la mémoire de commande MC 1 exécute le code d'instruction de base et les fonctions de couplage des périphériques uniquement connectables sur le Minibus de l'Unité Centrale. La mémoire de commande MC 2 exécute le code complémentaire (instructions optionnelles) et les fonctions de couplage des périphériques connectables sur le Minibus de l'Unité Centrale, ou sur le Minibus de l'Unité d'Echange.

Les instructions optionnelles sont :

- la division DIV
- les opérations flottantes FAD , FDV , FMU , FSU
- les opérations sur les chaînes de caractères CPS , MVS , TRS
- les décalages complémentaires de la classe SHC
- les instructions de commande LDP et TES , ces deux instructions ne peuvent être simulées, leur action ne pouvant être traitée que par microprogramme.

En cas d'absence de MC 2, toutes ces instructions provoquent un déroutement "Instruction Inexistante" avec le bit 11 positionné dans le mot d'état déroutement (voir paragraphe 2.10).

En cas de présence du code complémentaire MC 2, toutes ces instructions optionnelles seront traitées par microprogramme, mais une remarque s'impose pour les instructions flottantes : Elles sont exécutées au moyen d'un opérateur câblé raccordé au minibus périphérique de l'UC, son absence entraîne un déroutement ES (horloge de garde d'E/S) et non 11 car l'appel est traité par le microprogramme (ED 22).

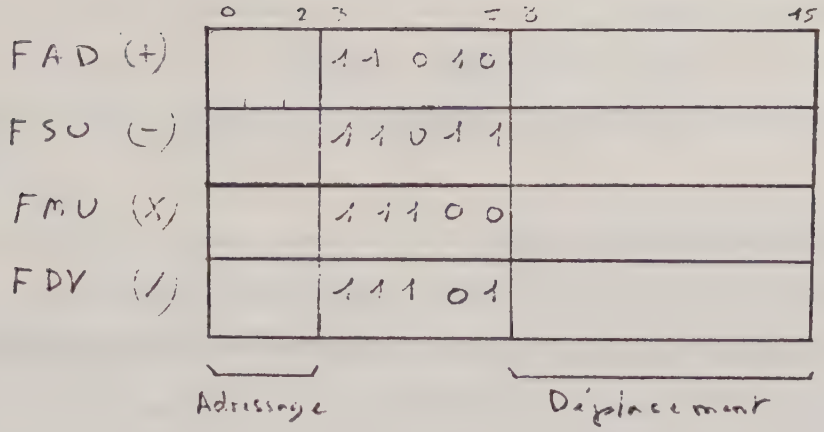
3.6.2 - Simulation du flottant

L'exécution du déroutement amène le rangement du mot d'état déroutement dans la case 2 de la mémoire, le P - G de l'instruction traitée au moment du déroutement à l'adresse 4 et le L - G et les indicateurs programmes dans les cases 6 et 8 (voir paragraphe 2.10.3.3). La micromachine lance alors la section 0 de la PRTS avec la base G, les registres X , E , A et R 8 au moment du déroutement.

L'exécution par déroutement des instructions flottantes, nécessite l'existence dans le programme utilisateur, d'une TWB étendue à 32 mots (au lieu de 16 en standard).

La simulation comprend de la part de la section 0 du moniteur appelé M : TRAP :

- un masquage des IT dès la première instruction afin d'acquérir les informations du déroutement pour préserver la réentrance.
- la protection des registres X , A et E
- le déverrouillage des déroutements (WD 19).
- l'analyse du mot d'état déroutement, si le bit ES est positionné, il s'agit soit d'un déroutement coupleur provoqué par une des instructions suivantes RD , WD ou DIT, soit d'un déroutement provoqué par l'horloge de garde lors de l'appel de l'opérateur flottant. Dans ce cas, l'analyse de l'instruction au moment du déroutement permet de lever le doute :



En ayant rangé dans la variable PRO : P l'adresse absolue de l'instruction ayant déroutée, on peut avoir ;

```
LBR    (a) PRO : P
AND    = & 1 F
CMP    = & 1 A
BL       DR : ES
```

- en séquence on se trouve donc dans le cas d'une instruction flottante (ou d'un déroutement anormal si INS 3 - 7 = 11110 de TRS ou INS 3 - 7 = 11111 de MVS).
- après protection des registres dans la zone étendue de la TWB et le calcul de l'opérande en fonction de la fonction d'adressage de l'instruction, le démasquage des IT peut être effectué avant l'éclatement selon le type d'instruction flottante.
- ventilation d'après le code opération, A contenant à droite l'octet gauche de l'instruction

```
LBR    (a) PRO : P
CLM
AND    = & 1 F
SUB    = & 1 A
```

```
XAX
ICX     = 0 , X
BRX     a) VENTFL
```

où VENTFL est une table d'éclatement en fonction du code de l'instruction flottante. Avant l'ICX = 0 , X , on a 0 pour FAD, 1 pour FSU, 2 pour FMU et 3 pour FDV dans X, si c'est 4 ou 5, on est dans le cas d'un déroutement anormal, cas du branchement à NFLT pour les codes INS 3 - 7 = 11110 ou 11111.

```
VENTFL      DATA FAD   0   }
            DATA FSU   2   }  traitement flottant
            DATA FMU   4   }
            DATA FDV   6   }

            DATA NFLT  8   }  DR anormal
            DATA NFLT 10   }
```

- après la simulation effective, acquisition de l'adresse du contexte à l'aide du registre 8, masquage des IT, restitution des indicateurs avec C et O corrigés en fonction de l'instruction simulée, de L , P + 2 et G au moment du déroutement, de E et A calculés par la simulation.
- utilisation d'un DIT type "poubelle" pour restitution du contexte avec le contexte vide-poche niveau 32 (64 dans R 8) situé dans la TWB étendue T 8 à T 14 et l'adresse absolue de T 8 dans la case 32 de la CPT.

```
LDX     = 64
LDR     = BASEG
ADD     = T 8
STA     a  T : CPT , X
LDA     = 64
STR     = R 8
DIT
```

La DIT échange les contexte et effectue un démasquage éventuel des IT en fonction de l'indicateur MA du programme déroutant et provoque l'exécution de la tâche à la suite derrière l'instruction ayant provoqué le déroutement.

Ce traitement est donc réentrant, car toutes les parties non masquées travaillent dans la TWB étendue de l'appelant.

3.7 - La coupure secteur sous moniteur

3.7.1 - Généralités

Les séquences coupure secteur-retour secteur ont été traitées au paragraphe 2.8.8.11.

Rappelons que l'IT 31 coupure secteur est la plus prioritaire et son traitement ne se termine pas par une DIT, mais par une WD avec (E) = & 0000 et (A) quelconque afin de déclencher une RAZ du MITRA, le mot DVT 31 est donc inutilisé. Tout ceci implique que le contexte coupure secteur n'est jamais modifié par la micromachine.

L'IT 30 de retour secteur nécessite une WD avant la désactivation avec (E) = & 0001 et (A) = & 0220 afin de remettre le MITRA dans l'état "Marche Programme" permettant ainsi la prise en compte des IT et des suspensions. D'autre part, lors de la désactivation, le DVT correspondant devra être ineffectif (& E004).

3.7.2 - Programme coupure secteur

Ce programme a pour but d'initialiser le contexte de l'IT retour secteur avant d'effectuer la RAZ générale du MITRA 15. Son listing est donné à titre d'exemple figure 15. On y remarque :

- la recherche de l'adresse du contexte retour secteur.
- à l'aide de la base G accès au SRD 1.
- initialisation dans le contexte de L à zéro et de P sur la première instruction de la tâche retour secteur.
- le WD de RAZ.

Ce programme comporte 21 instructions, soit environ un traitement de 70 microsecondes.

3.7.3 - Programme retour secteur

Ce programme est lancé avec sa base L = 0. Son listing est donné figure 16. On y trouve :

- la remise à 0 du registre rapide R 12 réservé au traitement de l'ITR (paragraphe 2.9.8.10).
- l'appel du nombre de sections superviseurs permettant d'en déduire le numéro de la dernière section qui est toujours le module M : INIT, section d'initialisation et de réinitialisation des moniteurs.
- l'appel moniteur CSV M : INIT en paramètre indexé, le registre X contenant le numéro du dernier module moniteur avec (E) = 2 (différent de zéo) indiquant la provenance de l'appel (interface d'entrée).

Le module M : INIT réinitialise toutes les tâches sur leur première section programme à l'aide du SRD 1 de la PRT associée, le niveau zéro est connecté sur un niveau d'attente. Le traitement de ce module se résume comme suit :

```
*********************
*                   *
* PROGRAMME COUPURE TENSION *
*                   *
*********************
COUP    LDS                 *
        RES     4           *
        FIN                 *
LCOUP   LDS                 *
ZERO    DATA    0           *
TICPT   EQU     &0A         * POINTEUR CPT
        FIN

PCOUP   LPS     LCOUP       * * * * * * * * * * * * * * * * * * * * * *
        LDR     =1          *                                         *
        STA     #2          * PROTECTION DU L                         *
        SUB     #2          * A=0                                     *
        STR     =1          * L=0                                     *
        LDX     =60         *                                         *
        LDX     &TICPT,X    * ADRESSE DU CONTEXTE RETOUR TENSION      *
        LDA     #2          *                                         *
        STR     =1          * RESTITUTION DE L                        *
        STX     #0          * PROTECTION ADRESSE CONTEXTE ABSOLUE     *
        ICX     =6          *                                         *
        LDX     &ZERO,X     * BASE G DU PROGRAMME RETOUR TENSION      *
        STX     #4          *                                         *
        LCX     =2          * Accès SRD 1                             *
        LDE     =0          * L =0                                    *
        LDA     &ZERO,X     *P / G                                    *
        ADD     #4          * RENDU ABSOLU                            *
        LDX     #0          *                                         *
        ICX     =10         * INDEX DANS CTX                          *
        DST     &ZERO,X     * RANGEMENT L ET P DANS LE CONTEXTE       *
                            *                                         *
        LDE     =0          *                                         *
        WD                  * RAZ MITRA                               *

        FIN                 * * * * * * * * * * * * * * * * * * * * * *
        END     PCOUP
```

Chapitre 3 - Figure 15 - Programme coupure secteur.

```
*********************
*                   *
* PROGRAMME RETOUR TENSION *
*                   *
*********************
RETO    CDS
        RES     4
TO      RES     1
T1      RES     1
T2      RES     1
T3      RES     1
T4      RES     1
T5      RES     1
T6      RES     1
T7      RES     1
N3      RES     1
N2      RES     1
N1      RES     1
NO      RES     1
        FIN

LRETO   EQU
K;PRTS  EQU     &CE             * LONGEUR PRTS
*
        FIN

PRETO   LPS     LRETO           * * * * * * * * * * * * * * * * * * * *
*                               * L =0 AU LANCEMENT                   *
        LDA     =0              *                                     *
        STR     =12             * R12 =0                              *
        LDX     K;PRTS          * NOMBRE DE SECTIONS SUPERVISEUR      *
        DCX     =1              *                                     *
        LDE     =2              * E NON NUL                           *
        CSV     =0,X            * CSV M;INIT                          *

        FIN
        END     PRETO
```

Chapitre 3 - Figure 16 - Programme retour secteur.

- prépation du texte % CS

SYST READY

en cas d'appel avec (E) non nul.

- mise en place d'un contexte d'attente au niveau 0 (BRU $).
- mise en place d'un contexte "vide poche" au niveau 32 avec un DVT ineffectif & E 004.
- balayage de la CPT du niveau 1 à 29, réinitialisation des tâches avec le SRD 1 et désactivation du niveau correspondant avec le DVT de désactivation associé dans A, & 31 dans E et WD. Cette procédure est effectuée pour être certain de retourner au niveau 0 dès la désactivation après la remise à l'état "Marche Programme" du MITRA. La RAZ ayant désarmé, invalidé et désexcité les bascules d'IT présentes dans les coupleurs, il est tout de même possible qu'au retour secteur, certains périphériques provoquent des demandes d'IT intempestives pendant les transitoires d'établissement des tensions.
- libération des handlers et mise à jour de la file d'attente des entrées-sorties.
- remise à zéro du mot d'état déroutement (case 2).
- remise à jour des indicateurs systèmes traités par M : FLAG.
- édition du texte par M : IO.
- validation des IT et déroutements.
- désactivation type "poubelle" (R 8 = 64)

```
LDA    = 64
STR    =  8
DIT
BRU      $
```

Cette désactivation a pour avantage de ne pas modifier le contexte de lancement de la tâche "retour secteur" (cette particularité n'est pas utilisée puisque la tâche "coupure secteur" réinitialise toujours celui-ci), d'utiliser le DVT 32 & E004 ineffectif.

L'utilisateur désirant ajouter à la séquence retour secteur des traitements particuliers tels que armement et validation de coupleurs temps réels ou excitation d'un niveau d'IT permettant la reprise automatique devra l'incorporer dans M : INIT juste avant la désactivation.

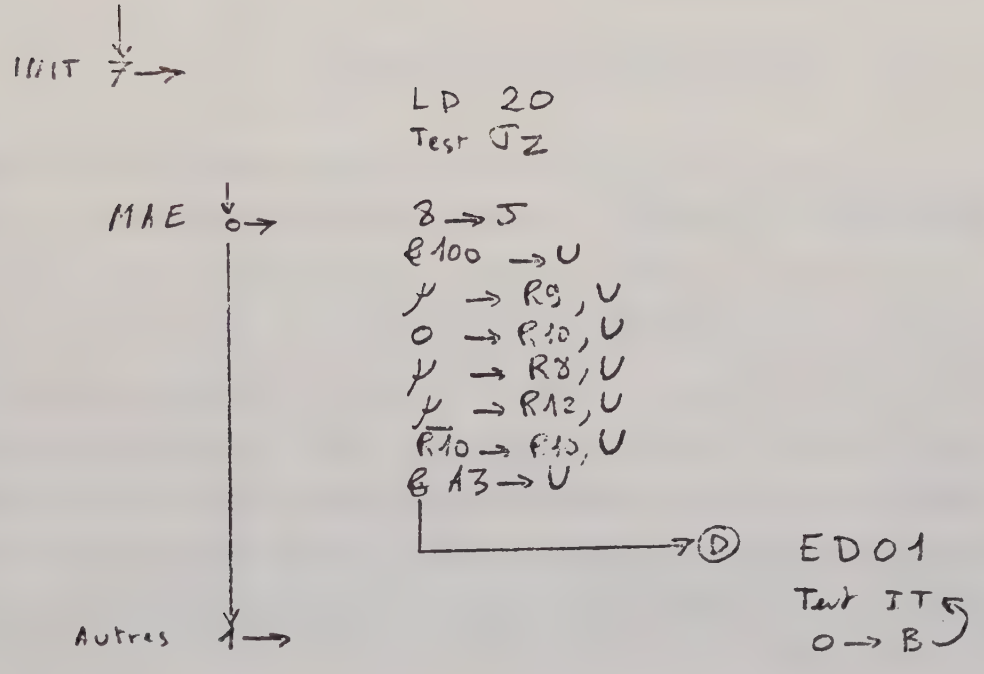
Toutes les tâches "foreground" doivent avoir leur séquence d'initialisation (et de réinitialisation sur coupure secteur) dans leur première section afin qu'elle soit exécutée à partir d'une modification du contexte pour le SRD 1 au retour du secteur.

3.8 - L'autochargement

3.8.1 - Microprogramme INI

Le microprogramme associé au pupitre permet un chargement initial en mémoire centrale par la commande INI (fonction bootstrap). La fonction INI lance la lecture d'un bloc de 256 octets que l'on implante à partir de l'adresse 0 en mémoire à partir d'un périphérique microprogrammé, ce périphérique est désigné lors de la commande INI par la position des clés du pupitre. Une fois le chargement effectué, on appuie sur "Marche Programme" validant le traitement des IT afin de permettre au microprogramme chargé de récupérer l'IT fin de transfert du périphérique adressé. La MAE de service est adressée quand toutes les clés du pupitre sont à 0. L'organigramme de la fonction INI est la branche 7 de la figure 39 du Chapitre 2. L'initialisation de la MAE est donnée figure 17. On y trouve :

- la lecture des clés (LD 20).
- le saut à la branche MAE si les clés sont à 0.
- le passage au bloc 1 : 8 $\rightarrow$ (J), les registres associés au microprogramme de la MAE étant 9, 10 et 11.



Chapitre 3 - Figure 17 - Boot strap MAE.

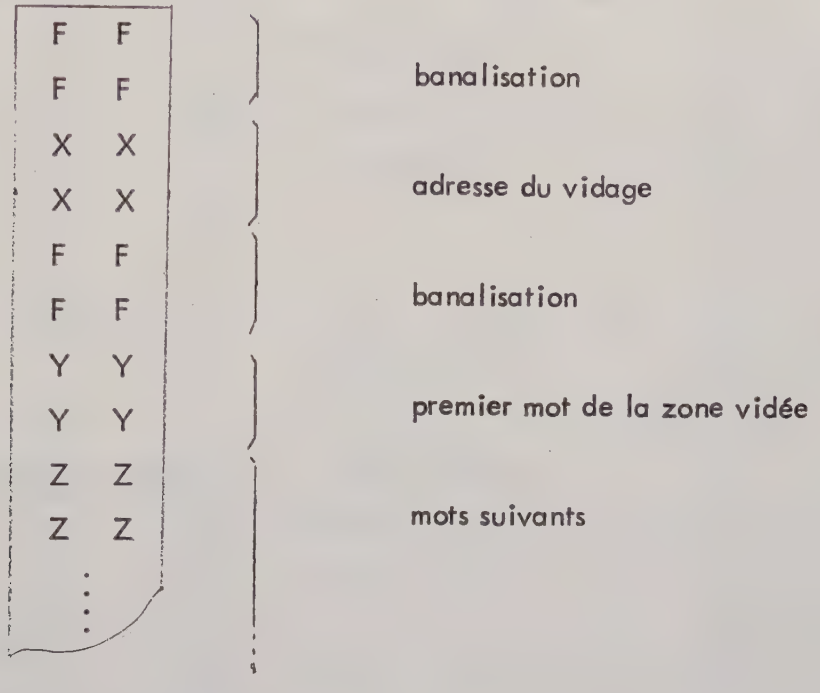
- initialisation à 256 (& 100) pour le compte d'octets dans le registre rapide 9.
- remise à zéro du registre d'IT en cours R 8 et du registre adresse d'octet R 10.
- passage au bloc programme en mettant 0 dans R 12 (registre du traitement de l'IT rapide).
- complémentation logique de R 10 soit & FFFF $\longrightarrow$ (R 10), c'est l'adresse - 1 du premier octet à implanter en mémoire centrale.
- ordre de lecture ruban MAE (sans impression) & A 3 lancé par une ED 01.
- la boucle d'attente avec le test des IT au niveau du pupitre (en passant sur "Marche Programme" la suspension pupitre disparaît et permet le traitement des IT).

3.8.2 - Méthode software d'autochargement

Après chargement des 128 mots à partir de la MAE, une interruption fin de transfert est générée, cette interruption doit être récupérée quel que soit le niveau d'IT de la MAE, pour se faire la table CPT contiendra, à tous les niveaux, la même adresse du contexte chargé de prendre la main. Ce boot strap doit maintenant charger le reste du programme qui se trouve par exemple à la suite sur le même ruban, donc à partir de la MAE. Ce boot strap met alors la machine à écrire au repos, modifie la case d'adresse & A qui contient l'adresse de la CPT pour que l'IT qui sera générée à la fin du chargement de la suite du ruban lance le programme alors chargé et ce, quel que soit le numéro de l'IT MAE. L'IT MAE est mis au repos, les registres R 9 et R 10 sont initialisés pour lire la suite du ruban, puis la lecture ruban est lancée. Le MITRA tourne au niveau zéro sur un BRU $ en attendant l'IT fin de chargement qui lance le programme.

3.8.3 - Exemple de programme autochargeable

Le "miniprogramme" pris comme exemple est autochargeable par RAZ - INI, il ne comprend donc au maximum que 128 mots. Ce programme permet de vider sur le perforateur rapide de ruban l'image mémoire à partir d'une adresse (paire) lue aux clés, le ruban ayant le format :



Le listing est donné figure 18, par suite de la programmation, les adresses calculées par l'Assembleur seront les adresses réelles en mémoire. On y remarque :

- le premier mot & FFFF permettant de positionner le ruban sur le lecteur MAE.
- la table DVT réduite à deux mots utiles, au niveau 1 pour la MAE et au niveau 2 pour le perforateur rapide.
- la table CPT contenant pour le CPT 0 une adresse bidon au-delà des 128 premiers mots en cas d'erreur de manipulation, l'adresse du contexte du perforateur rapide au niveau 13 et au niveau 20 permettant ainsi de travailler avec ces deux niveaux suivant la position de l'IT, tous les autres niveaux contiennent l'adresse du contexte de la MAE, celui-ci étant chargé sur l'IT fin de transfert.

```
 1                      CDS     CDS
 2                              FIN
 3                              PAGE
 4                      LDS     LDS
 5  0000 FFFF           FFFF    DATA    &FFFF     * Delimitation du BOOT
 6  0002 0000A          M.OR    DATA    #CTX0     *CONTEXTE NIVEAU 0
 7       0004           PMSDR   EQU     $         *ADR. DEBUT VIDAGE MEMOIRE
 8       0004           PTMEM   EQU     $         *POINTEUR OCTET MEMOIRE
 9  0004                OCTGAD  RES.1   1
10  0005                OCTDAD  RES.1   1
11  0006                LMSDR   RES     1         *SERA ECRASE AU CHARGEMENT PAR A:ZC
12  0008 0000           IND     DATA    0         *INDICATEUR OCTET PERFORE
13  000A 0000A          A:CPT   DATA    #CPT
14       000C           MOTPR   EQU     $
15  000C   80           AVPR    DATA.1  &80       *POUR AVANCE PERFO
16  000D   FF           OCT     DATA.1  &FF       *OCTET A PERFORER
17  000E                RETSP   RES     1         *ADR. RETOUR
18  0010 6040           DVTLR   DATA    &6040     *DVT LECTEUR RAPIDE (INUTILE) NIVEAU 3
19  0012 60B0           DVTPR   DATA    &60B0     *DVT PERFO.  RAPIDE   2*I=4   NIVEAU 2
20  0014 600B           DVTMAE  DATA    &600B     *DVT ASR33            2*I=2   NIVEAU 1
21       0018           CPT     EQU     $
22  0018 0100           NIZERO  DATA    &100      *ADR. CTX(0) PENDANT CHARGEMENT
23       000C                   DO      12
24  001B 0000A                  DATA    #CTXMAE
    001A 0000A
    001C 0000A
    001E 0000A
    0020 0000A
    0022 0000A
    0024 0000A
    0026 0000A
    0028 0000A
    002A 0000A
    002C 0000A
    002E 0000A
25  0030 0000A          NIPR    DATA    #CTXPR    *CTX NIVEAU 13 : PERFO. RAPIDE
26       0006                   DO      6
27  0032 0000A                  DATA    #CTXMAE
    0034 0000A
    0036 0000A
    0038 0000A
    003A 0000A
    003C 0000A
28  003E 0000A                  DATA    #CTXPR    *CTX NIVEAU 20:PERFO. RAPIDE PRE. SATELLITE
29       0008                   DO      8         *INUTILE,POSSIBILITE DE REDUIRE
30  0040 0000A                  DATA    #CTXMAE
    0042 0000A
    0044 0000A
    0046 0000A
    0048 0000A
    004A 0000A
    004C 0000A
    004E 0000A
31
32       0050           CTXMAE  EQU     $         *PREMIER CONTEXTE CHARGE
33  0050 0014           INDMAE  DATA    &14       *MODE M PASSE PARTOUT
34  0052 0000           AMAE    DATA    0         *INUTILE
35  0054 0001           EMAE    DATA    1         *ADR. MAE POUR WD
36  0056 00A0           AMAE    DATA    &A0       *POUR ARRET MAE
37  0058 0000           GMAE    DATA    0
38  005A 0000           LMAE    DATA    0
39  005C 0000A          PMAE    DATA    #DEB      *1. INSTRUCTION APRES CHARGEMENT
40                      *
41       005E           CTX0    EQU     $
42  005E 0014           IND0    DATA    &14       *MODE M PASSE PARTOUT
43  0060 0000           X0      DATA    0         *POUR RAZ DE IND
44  0062 0018           E0      DATA    &18       *ADR. PERFO
45  0064 0000           A0      DATA    0         *STOP PERFO
46  0066 0000           G0      DATA    0
47  0068 0000           L0      DATA    0
48  006A 0000A          P0      DATA    #DEB0
49                      *
50       006C           CTXPR   EQU     $
51  006C 001C           INDPR   DATA    &1C       *MODE M,MASQUE DES IT,PASSE PARTOUT
52  006E 0000           XPR     DATA    0         *INUTILE
53  0070 0018           EPR     DATA    &18       *ADR. PERFO POUR ARRET
54  0072 0000           APR     DATA    0         *INUTILE
55  0074 0000           GPR     DATA    0
56  0076 0000           LPR     DATA    0
57  0078 0000A          PPR     DATA    #DEBPR
58                              FIN
```

Chapitre 3 - Figure 18 - Exemple de programme autochargeable (1/2).

```
                        PAGE
                LPSPR   LPS     LDS
                DEBPR   LDA     =4
0000 2004               STR     =8          *NIVEAU 2
0002 FA08               STA     IND         *IND. OCTET PERFORE
0004 1108               LDA     =0
0006 2000               WD                  *STOP PERFO
0008 F403               DIT
000A F401               BRU     DEBPR
000C CF06
                        FIN     DEBPR


                        PAGE
                LPSMAE  LPS     LDS
        0000    DEB     EQU     $           *1. INSTRUCTION
0000 F403               WD                  *ARRET MAE
0002 0002               LDA     MEDR
0004 1116               STA     NIZERO      *MODIF CPT NIVEAU 0
0006 2002               LDA     =2
0008 FA08               STR     =8          *NIVEAU 1
000A F401               DIT
000C CF06               BRU     DEB

                        FIN     DEB


                        PAGE
                LPSO    LPS     LDS
0000 F403       DEBO    WD                  *STOP PERFO
0002 2120               LDE     =&20        *ADR. CLES
0004 F402               RD                  *LECTURE 1 ADR. A PERFORER
0006 F0C1               SRLS    =1
0008 F001               SLLS    =1          *ADR. PAIRE
000A 1104               STA     PTMEM       *RANGEMENT ADR.
000C 180E               SPA     RETSP
000E C700A              BRU     SPPR        *PERFO  FF
0010 180F               SPA     RETSP
0012 C700A              BRU     SPPR        *PERFO  FF
0014 0E04               LBR     OCTBAD
0016 150D               SBR     OCT
0018 180E               SPA     RETSP
001A C700A              BRU     SPPR        *PERFO  1 OCTET ADR.
001C 0E05               LBR     OCTBAD
001E 150D               SBR     OCT
0020 180E               SPA     RETSP
0022 C700A              BRU     SPPR        *PERFO  2 OCTET ADR.
0024 20FF               LDA     =&FF
0026 150D               SBR     OCT
0028 180E               SPA     RETSP       * PERFO  FF
002A C700A              BRU     SPPR
002C 180E               SPA     RETSP       * PERFO. FF
002E C700A              BRU     SPPR
        0030    RETBCL  EQU     $
0030 6E04               LBR     #PTMEM
0032 150D               SBR     OCT
0034 180E               SPA     RETSP
0036 C700A              BRU     SPPR
0038 2001               LDA     =1
003A 1704               ADM     PTMEM
003C 2120               LDE     =&20        *ADR. VOYANTS
003E F403               WD                  *AFFICHAGE ADR. OCTET A PERFORER
0040 CF0B               BRU     RETBCL
        0042    SPPR    EQU     $           *PERFORATION DE OCT
0042 1308               STX     IND         *RAZ INDICATEUR
0044 2118               LDE     =&1B
0046 000C               LDA     MOTPR
0048 F403               WD                  *AVANCE PERFO
004A 0008               LDA     IND
004C CD01               BAZ     $-1         *ATTENTE PERFO
004E D70E               BRU     #RETSP      * DERNIERE INSTRUCTION DU RUBAN BOOT
                        FIN     DEBO
```

Chapitre 3 - Figure 18 - Exemple de programme autochargeable (2/2).

- le contexte MAE, en mode maître et protection mémoire, E et A étant initialisés pour la WD "repos MAE".
- le contexte du niveau 0 dont E est initialisé avec l'adresse du perforateur.
- le contexte du perforateur rapide, en mode maître, protection mémoire et masque des IT, E contenant aussi l'adresse du perforateur.
- le handler perforateur rapide, qui force R 8 à 4, niveau d'IT 2 (limitation de la taille DVT), qui positionne un indicateur de récupération d'IT sur octet perforé et lance un ordre de "stop perfo" avec (E) = & 0018 valeur jamais détruite du contexte afin de maintenir le moteur lancé du perforateur de ruban.
- le handler MAE qui récupère l'IT fin de chargement, repos MAE ou une WD dont E et A sont ceux du contexte ; il initialise l'adresse du contexte 0 en CPT 0, force R 8 au niveau 1 et donne la main au niveau 0 en se désactivant.
- le niveau 0 lance un ordre "stop perfo" afin de faire démarrer le moteur, lit l'adresse aux clés en la rendant éventuellement paire. Perforation de l'en-tête par deux FF, puis de l'adresse et des deux autres FF de banalisation à l'aide du sous-programme de perforation placé en fin du ruban. Ce sous-programme met à zéro d'indicateur de demande de perforation avec le contenu de l'index qui reste nul pendant toute la séquence, lance l'ordre de perforation avec (A) = & 80XX et (E) = & 0018 où XX est l'octet à perforer, puis reste sur une boucle d'attente, l'indicateur IND sera positionné par l'IT du perforateur.
- le vidage de la mémoire s'effectue dans une boucle qui appelle le sous-programme de perforation de l'octet, on affiche en permanence sur les voyants l'adresse de l'octet à perforer, on passera sur "Arrêt Programme" quand on aura dépassé la zone désirée.

3.9 - Commande de la MAE à partir du pupitre

3.9.1 - Généralités

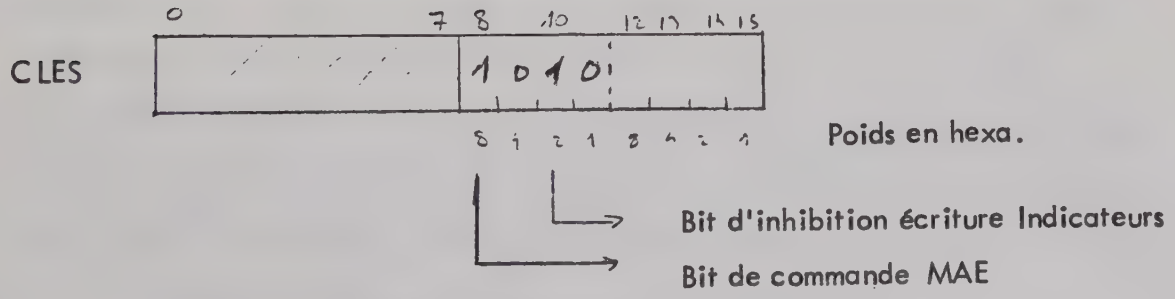
La MAE est un périphérique microprogrammé, les ordres sont donnés par l'instruction WD avec 1 comme adresse dans E et l'ordre dans A avec les bits 8 et 10 à 1, ce qui correspond du point de vue commande à une ED 01 (EC 0 et AD 01). Or les voyants du pupitre sont aussi positionné par une ED 01, se reporter au microprogramme du pupitre figure 41 du Chapitre 2. Sur la figure 42 du même chapitre, on voit que les voyants ne sont positionnés sur l'ED 01 que si le bit EP 10 est à 0.

En résumé, l'ASR 33 et les voyants du pupitre ont la même adresse (AD 01), l'action sur les indicateurs est inhibée par la présence du bit EP 10 qui a été ajouté au bit 8 de commande de la MAE pour dissocier les deux périphériques.

Rappelons que sur l'action de poussoir IND1 du pupitre, la valeur des clés est envoyée dans les indicateurs par le microprogramme traitant des suspensions pupitre, les clés 11 à 15 représentant la valeur à donner aux indicateurs programmes PM , MA , MS , I1 et I2. Si la clé 10 est à 1, cette action est inhibée.

3.9.2 - Commande de la MAE au pupitre

L'ED 01 doit être effectuée avec une configuration suivante pour les données :



Les ordres sont :

A 1	pour entrée clavier
A 2	pour écriture clavier
A 3	pour lecture ruban
A A	pour sortie ruban (sans perforation)

avec R 9 pour le compte d'octets
et R 10 comme adresse d'octet - 1.

La méthode à suivre est la suivante :

- initialiser au pupitre les registres 9 et 10.
- mettre aux clés l'ordre désiré.
- appuyer sur la touche IND1.

Toute cette manipulation s'effectue à l'état "Arrêt Programme", la branche du microprogramme pupitre traitant la fonction IND1 effectuée sur ED 01 qui sera décodée par la MAE et effectuera la fonction demandée.

On peut ainsi entrer des caractères ASC II en mémoire à partir du clavier, sortir une partie de la mémoire sur le perforateur de la MAE, entrer en mémoire un programme ou des données à partir du lecteur de ruban. Il est possible ainsi d'effectuer la fonction INI à partir du pupitre et même d'augmenter ainsi le nombre de mots autochargés. Dans ce cas on effectuera une RAZ sans oublier de remettre à 0 les registres 8 et 12.

CHAPITRE 4

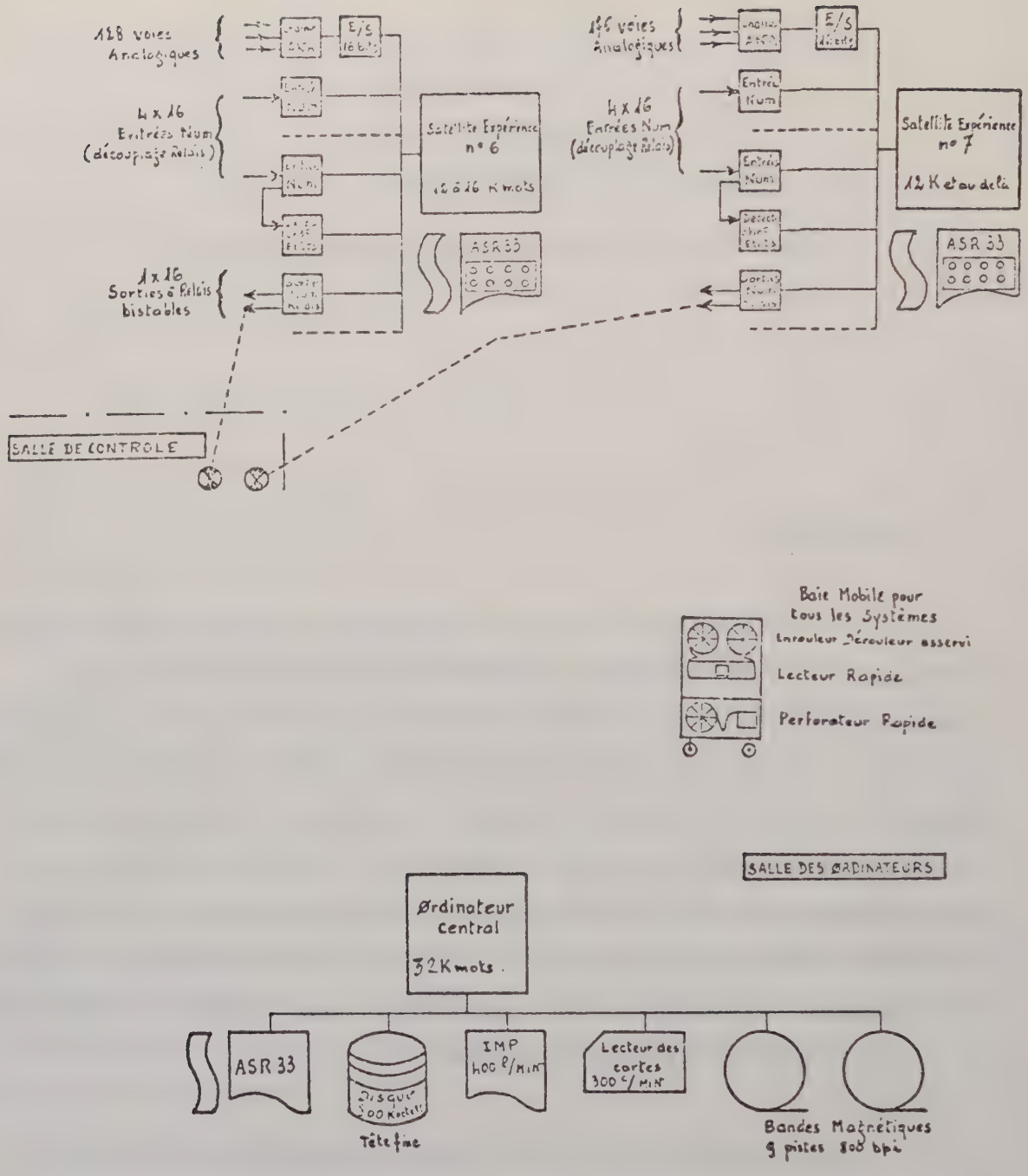
ORGANISATION GENERALE DES UNITES D'APIS

4.1 - Généralités

APIS dans sa version actuelle est décrit dans trois tomes (voir l'Annexe Bibliographie). Le premier intitulé "Guide de l'utilisateur" cherche à présenter d'une façon aussi simple que possible des caractéristiques du système axé essentiellement sur "l'unité satellite" fonctionnant en mode autonome. Le second tome, dont une partie se trouve en annexe afin de donner un exemple des messages obtenus et du dialogue expérimentateur, illuste le premier tome. Il a pour titre "Répertoire des commandes au niveau de l'unité satellite", il regroupe des extraits de listings produits dans différentes circonstances voulues pour des démonstrations. Le troisième tome se rapporte à la conception du système APIS et à son software. La présentation au niveau de cette thèse en sera un bref résumé.

Les unités satellites d'APIS se trouvent réparties dans le hall pile à différents niveaux. Les expérimentateurs intéressés se connectent aux borniers de l'unité la plus proche de leurs baies de contrôle en accord avec le personnel d'exploitation d'OSIRIS. Elles sont équipables de différents périphériques d'entrée-sortie qui permettent d'assurer le dialogue avec le système et certaines connexions avec l'appareillage équipant les dispositifs expérimentaux.

On trouvera figure 1 un bloc diagramme du système.



Chapitre 4 - Figure 1 - Bloc diagramme du système APIS.

4.2 - L'unité satellite

4.2.1 - Généralités

4.2.1.1 - Les voies analogiques

Trois périodes d'acquisition systématique et cyclique sont à la disposition de l'expérimentation : 3 sec., 15 sec., 60 sec. Une voie de mesure raccordée au système sera déclarée dans l'une de ces trois catégories. Il n'est pas possible de revenir sur cette déclaration en cours de fonctionnement. La scrutation est faite de telle façon que la période d'acquisition d'une mesure soit reproductible et exacte à quelques dizaines de microsecondes près.

Dans la scrutation, on distingue trois tops particuliers : 3 sec., 15 sec. (3/15), 60 sec. (3/15/60). Au top 60sec. sur toutes les mesures d'une expérience sont "prises en phase", les mesures à 3 sec. d'abord, puis celles à 15 sec. et enfin celles à 60 sec. Si une expérience comporte N mesures, il ne s'écoule jamais plus de N fois 10 msec. entre l'acquisition de la première mesure et celle de la dernière. Ce mode d'acquisition a été choisi pour "photographier" l'état de l'expérience à un instant donné, pour permettre des calculs significatifs sur des groupes de mesures au top de la minute.

4.2.1.2 - Les voies numériques

Les voies numériques sont groupées par ligne de 16 (1 mot MITRA 15 = 16 bits). Les voies affectées à une expérience se trouvent reportées au hasard dans l'ensemble des lignes, suivant les bornes libres laissées par les connexions et les déconnexions antérieures. Une affectation est immuable pour toute la durée de l'expérience.

L'état de ces lignes (en fait de ces voies) qui peut changer, est lu systématiquement et cycliquement toutes les 200 msec. Un événement sur ces voies

numériques ne sera donc daté qu'à 2/10 sec. près. Quelques lignes en nombre réduit dites à détection de changement d'état (CHET) permettent avec une résolution de 2 msec. de restituer une chronologie d'événements survenus dans l'intervalle de 2/10 sec. sans en connaître l'heure à mieux que 2/10 sec.

Les lignes numériques d'entrée ont été classées en trois catégories :

- "CHET" pour la chronologie d'événements à $\pm$ 1 msec. près ;

- "SCR" pour les voies scrutées cycliquement toutes les 200 msec.

La chronologie d'événements est alors à 200 msec. près. A des détections d'événements au niveau de ces deux types de lignes correspondent des sorties de messages.

- SCRC" . Ces lignes se trouvent scrutées à la même période que la catégorie précédente. En plus de la sortie d'un message, on peut effectuer à coup sûr un "traitement immédiat" qui permettra par exemple d'avertir de l'événement le traitement d'une voie analogique afin de demander une commande vers l'extérieur.....

4.2.1.3 - Le top des heures paires

Le top sur les heures paires, dit top 2 heures, est un top particulier pour le système ; à partir de celui-ci est effectué l'enregistrement systématique sur ruban perforé de l'état actuel des mesures et grandeurs sur les différentes expériences. Ce sont les "Sorties Statistiques".

4.2.1.4 - Les grandeurs déduites

Si l'expérimentateur a à sa disposition un certain nombre de mesures et de voies numériques, il a aussi la possibilité de déclarer un certain nombre de grandeurs qui sont fonctions des mesures acquises. Ces grandeurs ne peuvent

dépendre que des valeurs du "flash" au top de la minute effectué sur l'ensemble des mesures. On distingue deux types de grandeurs déduites : les GDU et les GDP.

4.2.1.4.1 - Les GDU

Ces sont des grandeurs qui ne dépendent que d'une seule mesure, comme le maximum, le minimum où la moyenne des points pris toutes les minutes dans une période de 2 heures. Le top de 2 heures sert de recentralisation dans la détermination de ces GDU pris à titre d'exemple.

4.2.1.4.2 - Les GDP

Il s'agit là de déclarer de nouvelles grandeurs qui seront déterminées, calculées à partir des valeurs de plusieurs mesures acquises dans le "flash" de la minute. Ces GDP peuvent être de vraies grandeurs physiques telles qu'une puissance thermique, elles peuvent aussi correspondre à de simples traitements qui par exemple sur le changement d'état d'une voie numérique d'entrée réaliseront au top de la minute, un calcul, une réaction vers l'extérieur. L'ensemble de ces GDU et GDP entre autres intérêts, permettent d'enrichir le contenu des sorties statistiques.

4.2.1.5 - Les traitements possibles

Au niveau des voies analogiques et numériques, les traitements immédiats correspondent à une détection de circonstances connues et choisies qui conduit aux messages et aux réactions souhaitées.

Les traitements de conversion permettent à partir d'une valeur en millivolts à la sortie d'un capteur de passer en grandeur physique. La conversion inverse est aussi nécessaire.

Les traitements élaborés par les GDU et les GDP permettent toutes les minutes d'effectuer des calculs complexes sur des groupes de l'ensemble des mesures acquises au top de la minute.

4.2.1.5.1 - Les traitements immédiats des voies analogiques

En fait, il y a possibilité d'un prétraitement (PTRT) et d'un traitement (TRT).

Le prétraitement, toujours exécuté juste avant le traitement, permet par exemple de corriger la valeur brute de la mesure, de juger de sa validité, de prendre des décisions à ce niveau.

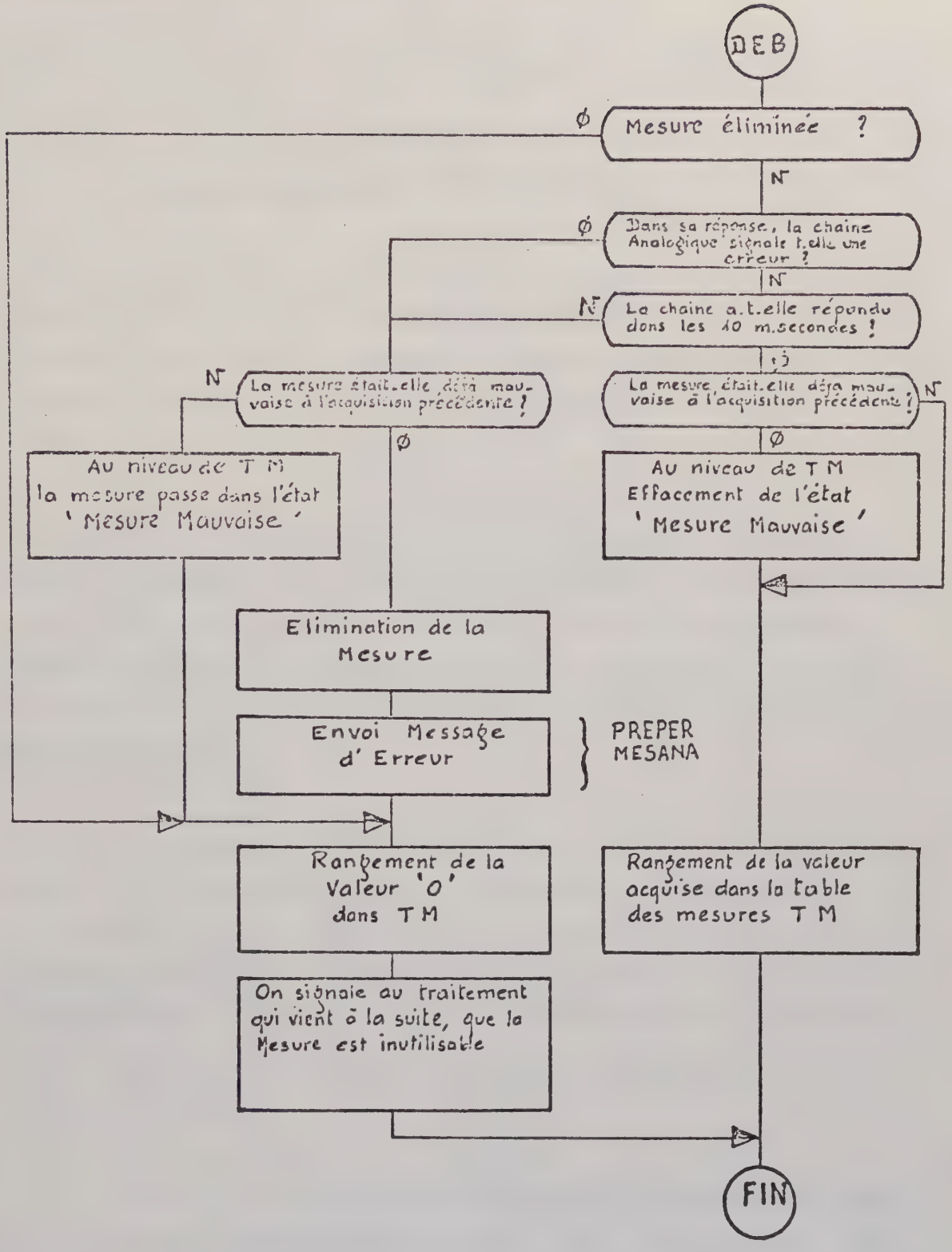
Le traitement permet par exemple de comparer la valeur de la mesure dans l'ensemble de ses seuils, dans l'ensemble de l'état actuel des autres mesures et des voies numériques associées à l'expérience. En fonction de ces circonstances, on peut demander la mise en surveillance automatique d'une ou plusieurs mesures, commander la sortie du message adapté, commander une réaction vers l'extérieur.

Exemple de prétraitements :

- "PG 1" : Sur une erreur d'acquisition au niveau de la chaîne analogique (saturation), la mesure est déclarée mauvaise et prend la valeur zéro. Si à la période d'acquisition suivant la mesure est encore mauvaise, on l'élimine c'est-à-dire qu'elle sera sautée, voire figure 2.

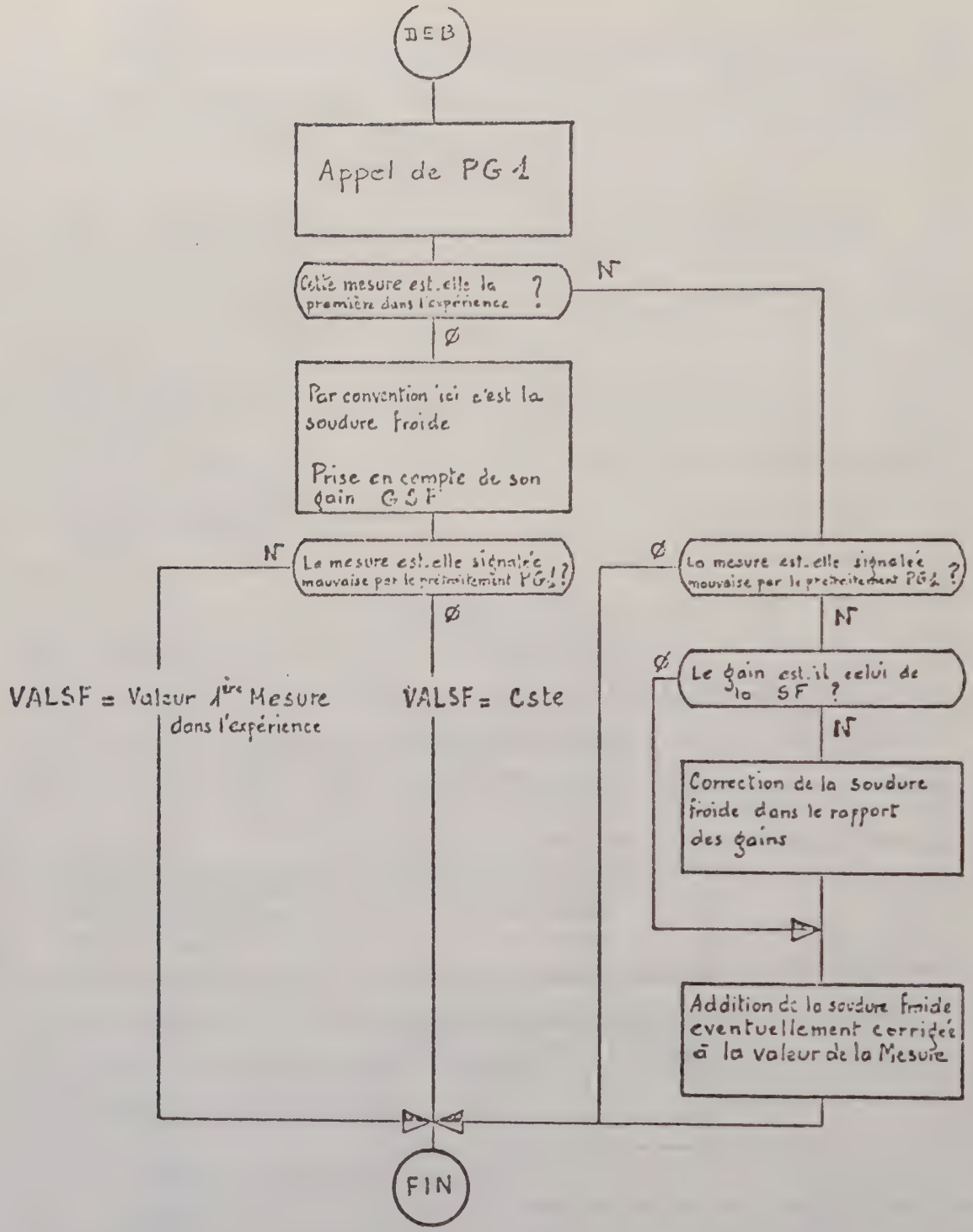
- "SF 1" : Par convention, la première mesure de l'ensemble des voies analogiques dans une expérience est la soudure froide. L'organisation du traitement correspondant est donnée figure 3. Il débute par un appel à "PG 1".

Si la soudure froide est bonne sa valeur en millivolts est ajoutée à chaque tension de thermocouple acquise dès la scrutation. Si la soudure froide



T M . Table des Mesures où l'on trouve tous les renseignements concernant une mesure

Chapitre 4 - Figure 2 - Prétraitement immédiat "PG 1".



VALSF = valeur de la soudure froide

Cste Constante donnée comme argument du prétraitement au niveau des tables générées

Chapitre 4 - Figure 3 - Prétraitement immédiat "SF 1".

devient mauvaise, on ajoute une constante qui engendre une erreur mais conduit à une valeur vraisemblable.

Exemples de traitements :

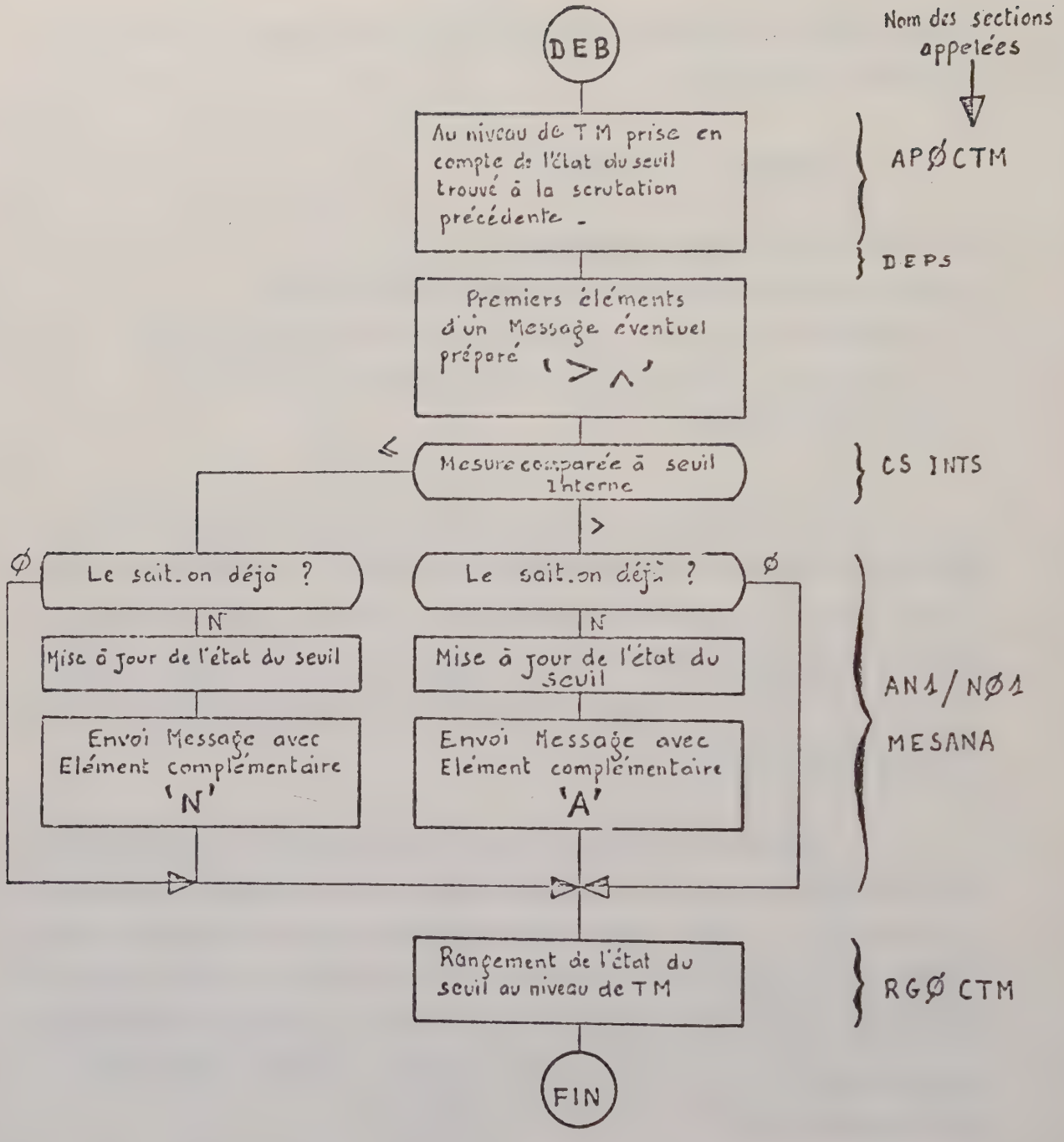
- un seuil Interne Minimal (IM), figure 4.
- un seuil Interne Minimal et un seuil Interne Maximal (IMI).
- un seuil Externe Maximal et un seuil Interne Maximal (EIM), figure 5.
- un seuil Externe Maximal et un seuil Interne Maximal avec un seuil Interne Minimal (EIMI).

Les seuils internes au niveau de chaque mesure correspondent à des valeurs déclarées par l'expérimentateur et mémorisées. Les seuils externes correspondent à des contacts prenant un certain état au niveau de l'appareillage du dispositif expérimental. Dans tous ces traitements, la convention a été prise qu'ils ne seront effectués que si la mesure est bonne. Les seuils externes n'entrent en jeu que s'ils sont en service.

Si la mesure est bonne, dépassant un seuil interne, un message d'anomalie est élaboré au moment de sa scrutation donc avec un temps de réponse de 3, 15 ou 60 secondes. La mesure est alors déclarée en surveillance automatique, sorties répétées toutes les minutes. Passant le seuil en sens inverse, un message retour à la normale est sorti. Les messages correspondant aux seuils externes sont établis dans les traitements au niveau de la scrutation des voies numériques, c'est-à-dire à 2/10 de seconde près.

4.2.1.5.2 - Les traitements immédiats des voies d'entrées numériques

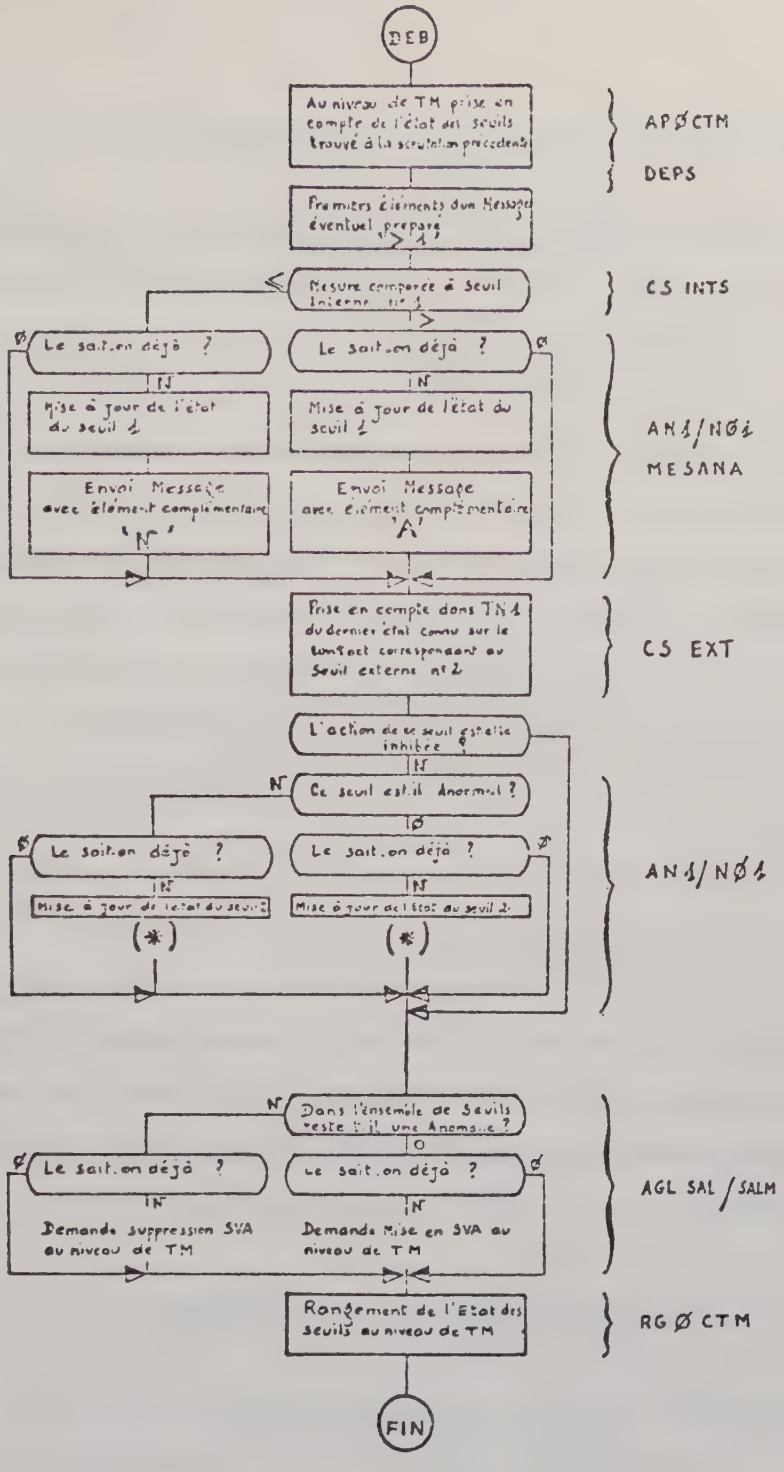
Un seul traitement à ce niveau, il doit être des plus brefs, par exemple la transmission au niveau des mesures ou des grandeurs déduites d'une indication mentionnant l'arrivée de l'événement, soit une réaction de commande sur un relais vers l'extérieur.



- T M Table des Mesures où l'on trouve tous les renseignements concernant une Mesure

- Lorsque l'on parle d'envoi de Message, il s'agit, en fait, d'une mise en file d'attente pour reprise ultérieure par ØRDA 33

Chapitre 4 - Figure 4 - Traitement immédiat " I M ".



TM Table des Mesures où l'on trouve tous les renseignements concernant une Mesure.

TN1, TN2 Table des voies numériques où l'on trouve tous les renseignements sur une voie numérique.

(*) Le Message concernant le seuil externe a déjà été envoyé par une autre tache celle (TETØR) qui a pris connaissance du changement d'état

L'envoi à cet endroit aurait été possible.

Chapitre 4 - Figure 5 - Traitement immédiat " E I M ".

4.2.1.5.3 - Les traitements de conversion

Les mesures étant acquises en millivolts, c'est-à-dire au gain près correspondant directement à la tension en sortie de capteur, il est nécessaire de connaître la fonction de conversion pour exprimer la mesure en grandeur physique. On parlera de "Mise à l'Echelle" ou "Linéarisation" dans le sens mV - grandeur physique, de "Démise à l'échelle" ou "Délinéarisation" dans le sens inverse. La connaissance de cette fonction est nécessaire pour présenter les valeurs sous une forme directement interprétable en sortie imprimée sur le télétype, pour convertir les valeurs entrées au clavier comme les seuils par exemple. Cette conversion doit être faite avec le maximum de précision, rapidement exécutée au niveau de l'unité satellite de petite mémoire. Sur la fonction de réponse du capteur, on cherche avec la précision voulue à retrouver les mêmes lois de variation à l'aide de segments de droites, de paraboles, ...

4.2.1.5.4 - Les traitements élaborés

A partir des mesures acquises converties en grandeur physique et à l'aide de constantes déclarées dans les limites du flottant simple longueur, il est possible d'effectuer en flottant des calculs assez élaborés correspondant aux GDU et aux GDP.

4.2.1.6 - Descriptions des expériences surveillées

4.2.1.6.1 - Désignation d'une expérience

Au niveau de l'unité satellite, une expérience est désignée par un nombre de 3 chiffres (000 à 999). Ces numéros correspondent à ceux qui sont attribués dans la comptabilité de gestion au niveau de la section OSIRIS. Un numéro d'expérience ne pourra cependant commencer qu'à partir de 10 ; en effet, le numéro 0 est réservé à l'unité satellite réacteur, les numéros 1 à 5 correspondront à des groupes fonctionnels à l'intérieur de l'installation du réacteur, les numéros 6 à 9 étant réservés aux

expériences qui sont les unités satellites elles-mêmes (voie de référence sur la chaîne analogique, voie de sortie "signalisation Messages", voie d'entrée "Etat de remplissage du magasin ruban perforé sur l'ASR 33".

Pour chaque expérience, il est nécessaire de fournir :

- le nombre de mesures à 3 secondes, 15 secondes, 60 secondes ;
- les voies numériques d'entrée associées ;
- les voies numériques de sortie,
- le nombre de GDU, le nombre de GDP.

4.2.1.6.2 - Désignation des mesures (voies analogiques) et des grandeurs déduites

Une mesure s'identifie déjà par le numéro de l'expérience à laquelle elle appartient. Pour compléter l'identification, on dispose en toute liberté de 4 caractères alphanumériques qui permettent une désignation symbolique mnémonique, par exemple QSOD pour le débit sodium et TG 02 pour température de gaine n° 2. Le même type de désignation apparaît au niveau des GDP. En ce qui concerne les GDU, chacune possèdera le nom de la mesure dont elle dépend avec en plus un cinquième caractère dit complémentaire, soit QSOD > pour le débit maximum.

4.2.1.6.3 - Désignation des voies numériques d'entrée

L'identification se fait aussi à l'aide du numéro d'expérience et de 3 caractères au choix comme VP 1 pour Vanne P neumatique n° 1.

Pour le cas particulier d'un seuil externe où l'on avait conservé le même nom que la mesure à laquelle il est associé, les trois caractères précédents restent disponibles pour préciser la nature du seuil, ainsi "TG 02" sera accompagné de "S > 2" pour préciser la nature du seuil.

4.2.1.6.4 - L'unité de la grandeur physique

On dispose de quatre caractères pour désigner une unité :

" M V "	pour multivolts
" ° C "	pour degré Celsius
" K G R "	pour kilogramme
" M 3 / S "	pour mètre cube par seconde (débit).

4.2.1.6.5 - Rédaction des messages

En plus de l'appellation de la voie, son libellé, il est nécessaire de préciser le sens de l'événement concernant l'état de la voie. A un contact en entrée peut correspondre s'il est ouvert la lettre " O " et s'il est fermé la lettre " F ". Ayant vu qu'un contact peut être un seuil externe, il est intéressant d'associer la lettre " A " en cas d'anomalie et la lettre " N " pour le retour à la normale.

De même pour les voies analogiques, l'événement est associé à la lettre " A " (Anomalie") ou à la lettre " N " (Normale). En plus de l'appellation de la mesure, on dispose de deux caractères au choix (S > , S < ...). Un caractère complémentaire peut être précisé au niveau du traitement immédiat pour la composition du message. Exemple : le numéro du seuil.

4.2.2 - Les périphériques temps réel d'une unité satellite

4.2.2.1 - La chaîne analogique

C'est un produit CII soustraité à la SODETEG - TAI. Elle utilise un convertisseur analogique digital type "tension-fréquence". La liaison au MITRA 15 est réalisée par une carte 1 ligne d'entrée (16 bits), 1 ligne de sortie et 1 IT externe.

- deux cadences de scrutation programmables :

  . 38 points/sec. ($\simeq$ 26 msec.) avec intégration de la mesure sur 20 msec. (50 Hz).

  . 111 points/sec. ($\simeq$ 9 msec.) avec intégration de la mesure sur 2,5 msec.

- chassis de base de 176 voies (11 cartes de 16 voies).

- amplification à 10 gains programmables :

  1 - 2 - 5 - 10 - 20 - 50 - 100 - 200 - 500 - 1 000 donnant les sensibilités 10 mV, 20 mV, 50 mV, 100 mV, 200 mV, 500 mV, 1 V, 2 V, 5 V et 10 V.

- sortie 12 bits + signe avec les valeurs négatives en complément à 2.

- linéarité de la chaîne meilleure que 10^{-3}.

Remarque :

Si la chaîne ne comporte pas de chassis d'extension, ce qui est notre cas, à l'aide d'une modification hardware, celle-ci peut fonctionner à une cadence de 117 points/sec ($\simeq$ 8,6 msec.). C'est pour cette raison que l'on parlera indifféremment soit d'acquisition toutes les 10 msec. pour la cadence à 117 points/sec. soit d'acquisition à 12,5 msec. pour la cadence à 111 points/sec.

4.2.2.2 - Les cartes d'entrées numériques à relais

La carte est prévue pour deux lignes de 16 bits à découplage par relais secs à contact travail dont le temps de collage est voisin de 500 μ sec. Les sorties des deux lignes peuvent être rebranchées sur une carte de changement d'état.

4.2.2.3 - Les cartes de changement d'état

Ces cartes prévues pour 2 lignes de 16 bits sont couplées aux cartes précédentes. Il y a détection de changement d'état bit à bit soit dans le passage $0 \longrightarrow 1$, soit de $1 \longrightarrow 0$, soit pour notre application dans les deux sens.

L'ensemble des changements d'état d'abord filtrés, pour éliminer les battements de courte durée, déclenche un système d'IT attaché aux 32 bits après une temporisation réglable.

4.2.2.4 - Les cartes de sorties à relais

Une carte est équipée pour une ligne de 16 relais. Ces relais sont du type bistable à deux enroulements possédant un contact inverseur RT. L'état des relais est l'image de celui du registre tampon entre deux changements de celui-ci (position travail pour le bit associé à 1). Le temps de réponse du relais est d'environ 2 msec.

4.2.2.5 - La carte horloge

Elle comporte deux "compteurs programmables" indépendants, à chacun correspond une IT (niveaux 24 et 25). Le compteur chargé par programme d'une valeur initiale est décrémenté d'une unité à chaque top d'horloge temps réel fourni au niveau du bus périphérique (12,8 KHz). Au passage de 0 à - 1, l'IT est générée. Le chargement du compteur est en fait algébrique, il est toujours décrémenté même au-delà de l'IT (- 1, - 2, ...). Ce système permet de rattraper le retard au rechargement. La lecture du contenu du compteur est possible à tout moment.

4.2.2.6 - Le télétype ASR 33

C'est une Machine A Ecrire (MAE) standard ASR 33 avec lecteur et perforateur de ruban à 10 caractères/seconde. Son coupleur est microprogrammé. Sur son pied a été adapté un récupérateur de ruban automatique sur couple minimal. Au-dessus du bouton IT Pupitre, on trouve le bouton poussoir correspondant à l'IT DEMEXP pour l'entrée en dialogue avec l'expérimentateur.

4.2.3 - Zone de données communes à toutes les tâches (ZCU)

4.2.3.1 - Généralités

Un pointeur AZCU se trouve en CDS de chaque tâche afin de faciliter le travail en commun des tâches sur un ensemble de variables, de tables concernant expériences et mesures qui constituent la ZCU. Cette ZCU se compose de deux parties : la première de 256 octets au plus, où l'on trouve des variables, des indicateurs et un ensemble de déplacements qui sont les pointeurs de tables relatifs au début de la ZCU (calculés par le générateur de tables) ; la deuxième partie contient les tables auxquelles on accède par indirection.

Cette ZCU évolue suivant l'ensemble d'expériences et de mesures que le système a à surveiller. Les tailles des files d'attente ne sont pas figées, le générateur de tables, en fait le générateur de ZCU peut les modifier.

Pour permettre un accès facile à la première zone de la ZCU, deux modules moniteur ont été créées :

- M : AZCU qui, à partir de l'adresse absolue d'implantation de la ZCU, initialisée par convention dans le mot d'adresse absolue 0 , permet de mettre à jour le pointeur AZCU en CDS de l'appelant ;
- M : LZCU qui, à partir du mot O, pointe la base locale L sur le début de la ZCU.

Chaque tâche possède la description de la ZCU et la structure des tables par IDS DUM.

4.2.3.2 - Organisation de la ZCU

Dans la première partie de la ZCU, on y trouve une série de variables et indicateurs utiles à certaines tâches. Les premières étant celles liées au temps et gérées par la tâche HORLOGE.

Les octets DTOR, DACT, DGD 60, DITANA sont des indicateurs (0 au 1) affectés aux tâches TETOR, ACTIM, GD 60 et ITANA. Ils permettent d'éliminer des interruptions éventuelles parasites. Dès que l'on active l'une de ces tâches, l'octet qui lui est affecté passe à 1. Au niveau de la tâche celle-ci n'est exécutée qu'à la condition que l'octet associé soit à 1, on le remet à zéro, dans le cas contraire, il y a désactivation immédiate de la tâche.

Dans cette même zone, on trouve quelques variables et tables liées avec le matériel réel de l'unité satellite. Ainsi GAINE donne par valeurs croissantes les gains de la chaîne analogique. Parallèlement à GAINE où l'on trouve les gains en "entier", dans GAINF on trouve les mêmes gains en flottant MITRA 15.

Nous allons dénombrer les tables se trouvant dans la deuxième partie de la ZCU à titre d'indication, leur structure est détaillée dans le rapport APIS 01 tome III (voir Bibliographie).

- Table des libellés des messages "LIBMES".
- Tables réservées aux fonctions " TF ".
- Table des unités " TUNIT ".
- Table des expériences " TE " (18 octets par expérience).
- Table des mesures " TM " (22 octets par mesure).
- Table des GDU " TGDU " (10 octets par GDU).
- Table des GDP " TGDP " (16 octets par GDP).
- Table des lignes numériques d'entrée " TN 1 " (12 octets par ligne).

- Table d'informations individuelles concernant les voies numériques d'entrée " TN 2 " (8 octets par bit).
- Table des arguments " TARG ".
- Table des seuils " TSEUIL ".
- Tables d'attente " TSVA , TSVM , TSTAT et TDIV ".

En fait il en existe deux par type :

. TSVA 1 et TSVA 2	pour la surveillance automatique
. TSVM 1 et TSVM 2	pour la surveillance manuelle
. TSTAT 1 et TSTAT 2	pour les sorties statistiques
. TDIV (unique)	pour les travaux divers demandés par l'opérateur à l'aide de DEMEXP

- Files d'attentes tournantes pour les messages et les appels individuels "FAN , FAA , FAAI ".
- Piles réservées au changement d'état "PILE 1 - PILE 2".

On trouvera, à titre d'exemple en annexe, la description du début de la ZCU et des tables.

4.2.4 - Le moniteur APIS 01

4.2.4.1 - Généralités

Plusieurs moniteurs ont été utilisés au fur et à mesure de la mise au point du projet. Le moniteur APIS 01 est un MTR de la CII où sont écourtés ou supprimés un certain nombre de modules non utilisés et où sont ajoutés un certain nombre de modules propres à l'application. Une deuxième version est prévue où l'IT pupitre et M : ANAC seront réduits pour ne plus tenir compte que des commandes % L (chargement), % R (accrochage du contexte), % IT (action sur les bascules d'armement et de validation), % FO (taille de la zone Foreground). Ces moniteurs sont produits par le programme de Génération GSYS 15 (CII) utilisé sur l'ordinateur central MITRA 15 qui comporte un disque et deux unités de bandes.

4.2.4.2 - Modules Moniteur spécifiques

M : TRAP Traitement des déroutements avec le flottant simulé.

M : AZCU Initialise chez l'appelant son pointeur AZCU.

M : LZCU Au retour, la base L de l'appelant pointe sur la ZCU.

M : PT A partir d'un déplacement par rapport au début du ZCU, initialise une variable chez l'appelant avec l'adresse correspondante /G.

M : CMPD Comparaison double longueur avec positionnement des indicateurs programmes.

M : AO 33 Active la tache d'ordonnancement de l'ASR 33.

M : ABIO Pas de traitement, on en sort immédiatement.

M : FSVF Conversion fixe simple précision en flottant.

M : VFFS Conversion flottant fixe simple précision.

M : DCVF Conversion d'un nombre décimal donné sur 9 caractères au maximum en flottant.

M : VFDC Conversion d'un nombre flottant en nombre décimal sur 9 caractères.

M : ECH Mise à l'échelle, soit, passage de sortie convertisseur en grandeur physique suivant les fonctions connues du système.

M : DECH Démise à l'échelle, soit opération inverse de la précédente.

M : PTCF Permet pour l'utilisation des fonctions d'obtenir un pointeur sur la table des constantes nécessaires aux calculs.

M : PCHF Renseigne sur le nombre de mots disponibles dans une file d'attente tournante.

M : CHH Permet de charger l'heure dans une file d'attente avant l'envoi d'un message sauf si cela est déjà fait à la même heure.

M : CHF — Permet de charger dans une file d'attente tournante un message de deux mots.

M : DCHF — Permet l'opération inverse.

M : TAB 1 — Parmi deux tables des couples (TSVA 1, TSVA 2), (TSVM 1 , TSVM 2), (TSTAT 1, TSTAT 2), TDIV) permet de fournir le pointeur sur celle qui est éventuellement disponible et dans ce cas de l'occuper et de la verrouiller.

M : TAB 2 — Dans les mêmes couples de tables, permet de connaître le pointeur sur la table occupée, déverrouillée la plus anciennement chargée.

M : NM — Donne le nombre global de mesures dans une expérience.

M : GAIN — Donne le gain d'une mesure.

M : X — Donne l'index dans la table des arguments.

M : EBIT — Pour un numéro d'un bit d'entrée numérique, donne l'état du bit et le pointeur dans la table TN 2.

M : ANOF — Indique si compte tenu de l'état du bit, c'est normal ou anormal, fournit alors éventuellement la lettre adéquate (O , F , A , N) pour la constitution du message.

M : DEL — Module de demande de délai traité par l'horloge.

M : ATT — Module de désactivation (attente) en fonction d'un octet indicateur.

4.2.4.3 - Réalisation des "Time-Out"

On dispose de deux délais (TIME - OUT) :

- l'un (30 sec.) en entrée clavier au niveau de l'ASR 33 pour éviter de bloquer celle-ci en sortie ;
- l'autre (10 sec.) entre deux demandes de dialogue par la tache DEMEXP. Ce dernier délai n'est demandé que si la tache ORDA 33 a des sorties en attente.

La programmation de cette procédure a été faite compte tenu de ce faible nombre de délais sur le seul périphérique de dialogue (ASR 33) demandés pour la seule tache DEMEXP.

Deux indicateurs ont été ajoutés à la table associée au module moniteur M : FLAG : TO pour un délai et TO ES pour un Time-Out en E / S, le handler MAE a été modifié pour ces traitements de délais.

4.2.5 - Les tâches temps réel

Dans l'ordre de priorité des tâches, on trouve :

IT 24	HORLOGE
IT 18	PUPITRE
IT 16	ITCHET
IT 14	ICHANA
IT 12	ACQTIM
IT 10	TETOR
IT 8	HTY : TO
IT 6	ORDA 33
IT 4	GD 60
IT 2	DEMEXP

4.2.5.1 - HORLOGE

Il s'agit de la tâche HORLOGE attachée à l'IT d'un compteur programmable qui, battant les 12,5 msec (ou les 10 msec.) active à cette cadence la tâche ACQTIM tant qu'il y a des mesures à acquérir, active toutes les 200 msec. la tâche TETOR, active toutes les minutes la tâche GD 60. Elle élabore des tops particuliers 3 sec., 15 sec., 60 sec., 2 h. Elle tient à jour l'heure du système. Elle gère les délais accordés dans l'entrée d'une commande au niveau du télétype ASR 33.

Sur un top 3 sec. elle prend de l'ordre de 300 μ sec., sur un top banal 12,5 msec. (ou 10 msec.) elle ne prend plus que 70 μ sec., elle atteint 400 μ sec sur un top 0 h. avec gestion des TO compris.

Son organigramme est donné figure 6.

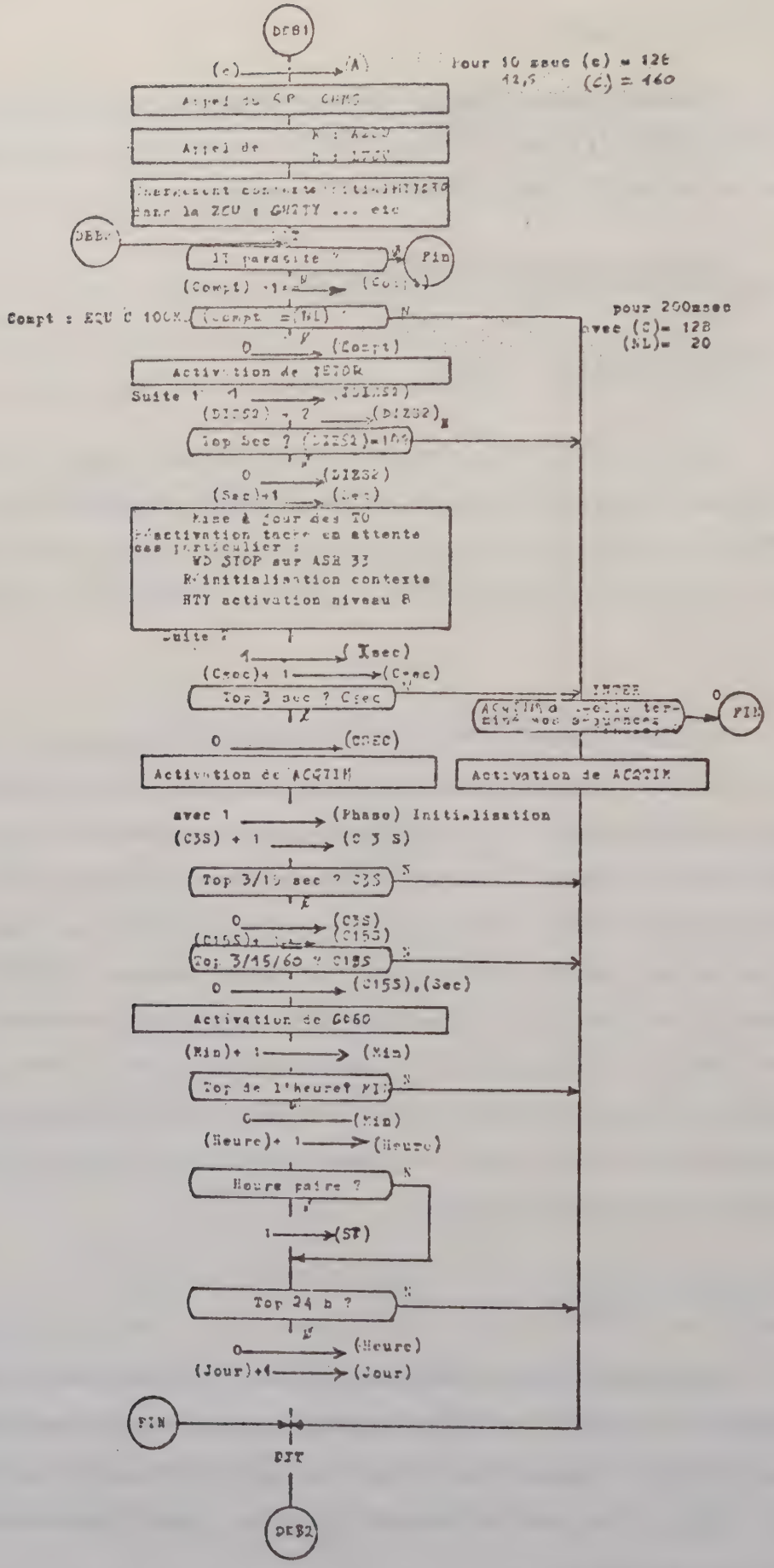
4.2.5.2 - PUPITRE

C'est une tâche CII sur laquelle il était intéressant dans un premier temps d'affecter un rang d'IT élevé afin de garder la main, les commandes % DUMP et % MODIFY ont été très utiles. Pour gagner de la place, une seconde version est prévue en ne conservant que % L , % R , % IT et % FO et en l'affectant à IT n° 1.

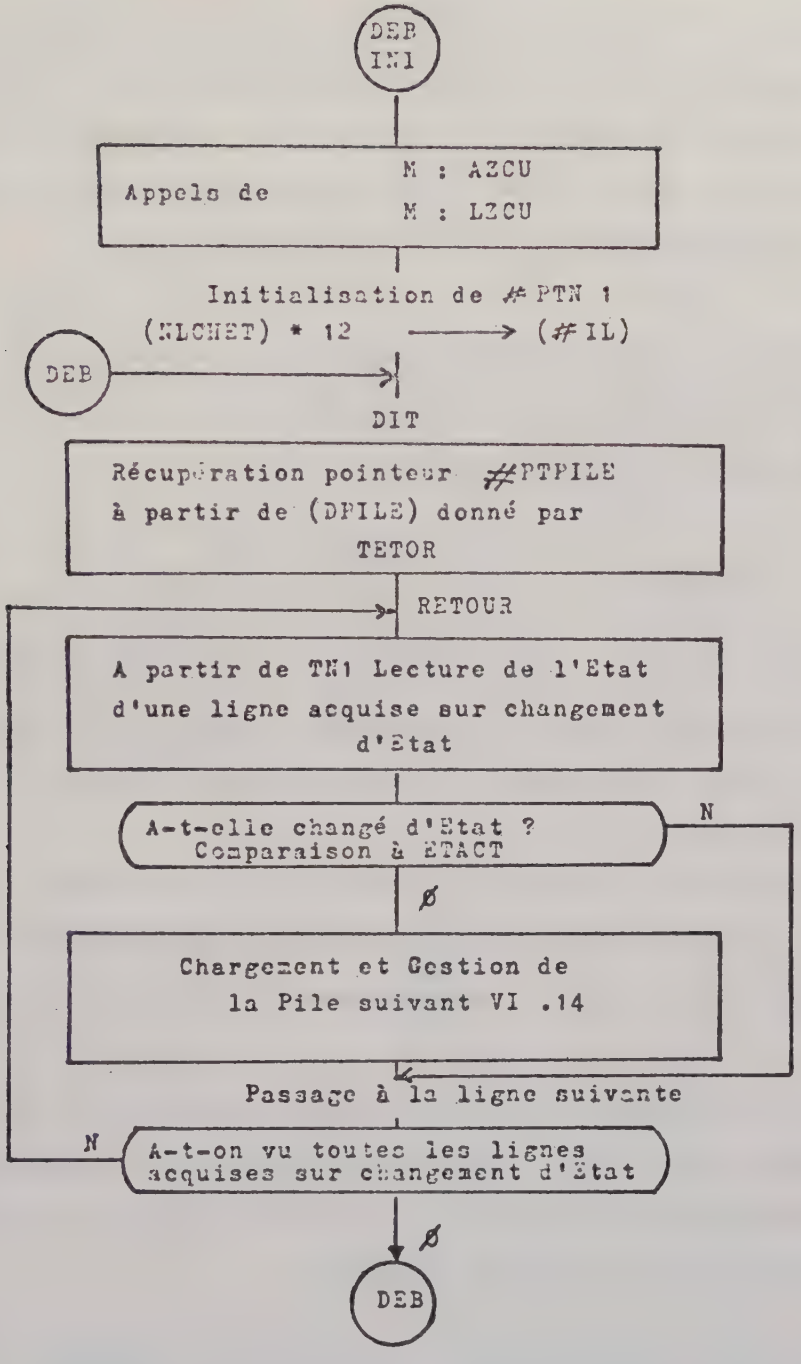
En phase définitive d'exploitation, une solution permettant de gagner beaucoup de place en mémoire consisterait à supprimer cette tâche IT PUPITRE ainsi que le module moniteur M : ANAC, supprimer les handlers du lecteur et du perforateur rapides de ruban. A chaque modification des expériences prises en compte par l'unité satellite, un nouveau ruban système sera généré sur l'unité centrale par fournée. Pour la ZCU le générateur version étendue GSYS 15 accepte les modules IMT de type "DATA" (commande DA). Dans ce cas le module d'initialisation M : INIT (voir paragraphe 3.7.3) devra valider et armer l'interruption de la tâche DEMEXP, celle-ci pouvant valider le niveau de ORDA 33 dans sa phase d'initialisation puis valider et armer les niveaux des tâches d'APIS sur la commande d'initialisation de l'heure système (% H ....).

4.2.5.3 - ITCHET

Cette tâche, dite des changements d'état " ITCHET " est en liaison uniquement avec la catégorie de lignes associées aux cartes changements d'état, elle permet d'empiler rapidement les changements qui se produisent avec une résolution de $\pm$ 1 msec. Elle prend de l'ordre de 250 μ sec. pour 2 lignes. Son macro-programme est donné figure 7.



Chapitre 4 - Figure 6 - Organigramme de la tâche HORLOGE.



Chapitre 4 - Figure 7 - Organigramme de la tâche " ITCHET ".

4.2.5.4 - ITCHANA

La tâche ITCHANA est accrochée à la réponse de la chaîne analogique lente qui fonctionne à sa vitesse la plus rapide, soit 9 msec (ou 8,6 msec) pour l'acquisition d'une voie. La valeur brute de la mesure est rangée en ZCU dans VALEUR qui sera prise par ACQTIM. L'IT récupérée est générée au niveau de la carte E / S 16 bits (EP 15).

Si l'indicateur DITANA est à 1, c'est qu'une demande a bien été lancée par ACQTIM vers la chaîne analogique, l'indicateur repasse à 0 . Elle prend au plus 105 µ sec. Son organigramme est donné figure 8.

4.2.5.5 - ACQTIM

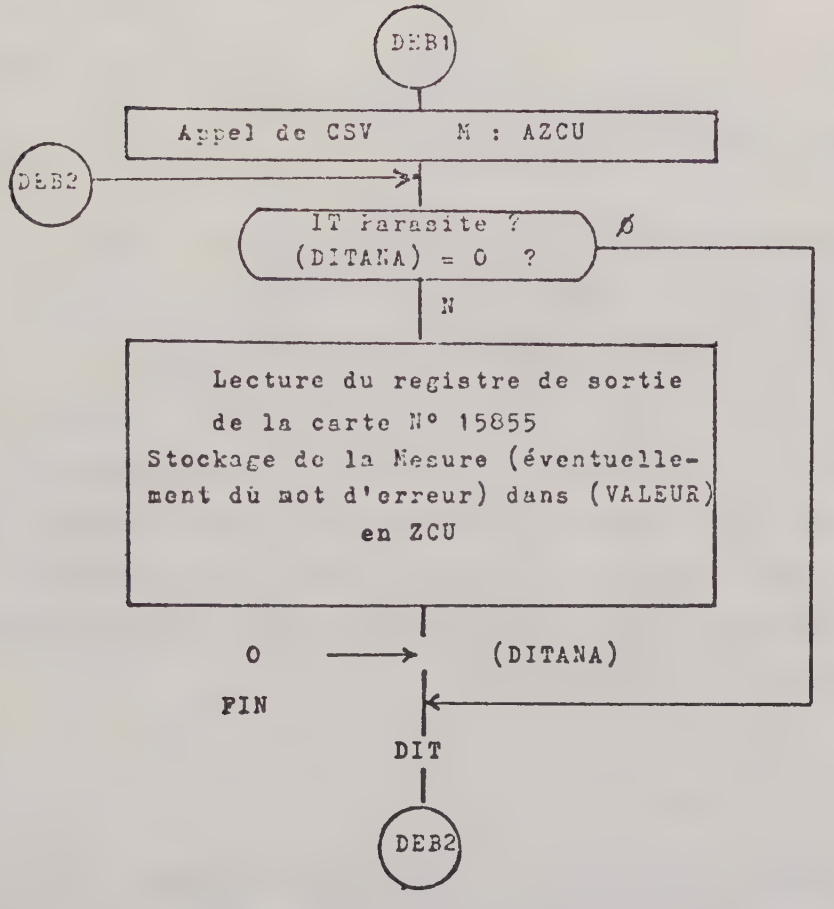
La tâche ACQTIM lance l'acquisition d'une voie vers la chaîne analogique et effectue un prétraitement puis un traitement immédiat sur la voie précédente, ceci toutes les 10 msec. (ou 12,5 msec. selon la cadence de l'horloge).

Le prétraitement permet de juger de la qualité de la mesure, de corriger celle-ci (cas d'une soudure froide). Le traitement permet lorsque la mesure est bonne de juger de son état parmi l'ensemble des autres mesures et des seuils.

La mesure est à ce niveau toujours traitée en valeur brute sur un mot au format de sortie du convertisseur Analogique/Numérique de la chaîne d'acquisition, ceci pour écourter les traitements au niveau de cette tâche qui doit rapidement prendre des décisions et effectuer des actions.

Les messages d'Anomalie ou de retour à la Normale, codés sous forme condensée, sont déposés dans une file d'attente tournante FAA.

Les mesures en appel individuel sont déposées sous forme réduite toujours en valeur brute dans la file FAAI.



Chapitre 4 - Figure 8 - Organigramme de la tâche " ICHANA ".

En ce qui concerne la surveillance automatique, les sorties statistiques, la réponse aux appels généraux, à la surveillance manuelle, il y a là aussi sous forme condensée, empilements des informations juste nécessaires avec les valeurs brutes des mesures dans les tables : TSVA , TSTAT , TDIV , TSVM.

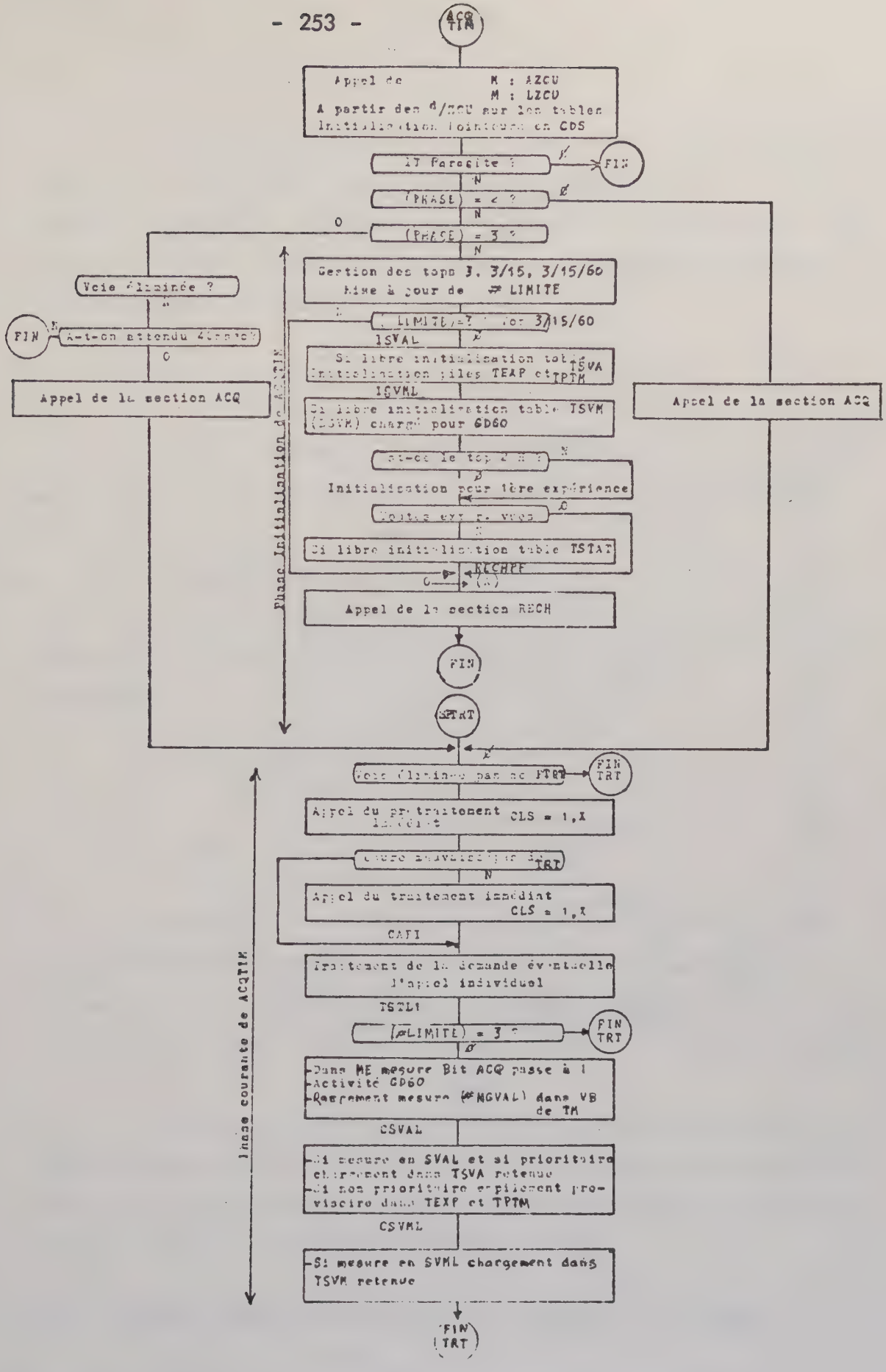
Son macro-organigramme est donné figure 9, des exemples de prétraitements figures 2 et 3 et de traitements figures 4 et 5.

ACQTIM comporte une phase particulière qui est celle de la mesure "VB 60", dernière voie de la station. Cette voie étant exceptionnellement acquise à vitesse lente, l'intégration se faisant sur une période du secteur, elle nécessite une attente d'au moins 26 msec., ce qui est fait en attendant 4 tops de l'horloge. L'attente ayant eu lieu, on effectue le traitement de cette dernière mesure comme celui d'une autre mais on passe sans attendre une réactivation d'ACQUIM à la phase cloture, c'est la phase la plus longue qui prend environ 5,5 msec. (sur 12,5 msec.). La "phase courante" sans les prétraitements et traitements immédiats prend au maximum de l'ordre de 1,5 msec.

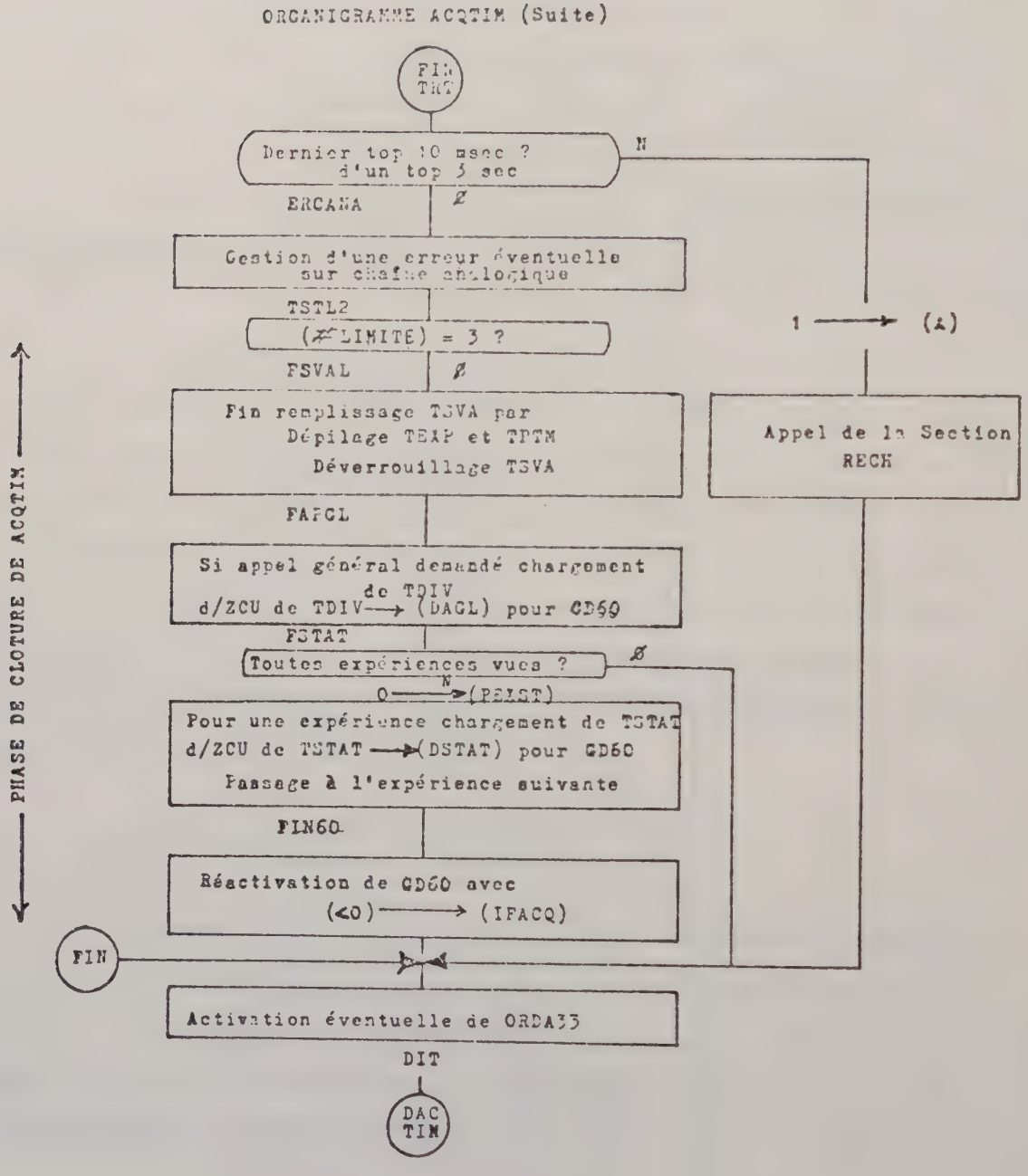
4.2.5.6 - TETOR

La tâche TETOR dépile la pile de CHET et détecte par scrutation cyclique toutes les 200 msec. les changements d'état de l'ensemble des lignes " SCR " et " SCRC ". Les messages d'anomalie ou de retour à la normale sont déposés dans la file d attente FAN . L'état des lignes numériques, suite à la commande $N, est déposé dans la table TDIV.

Sur les lignes SCRC, des traitements immédiats toujours rapides peuvent comprendre des réactions au niveau des tables TM , TGDU, TGDP , TN 1 et TN2, ce sont essentiellement des positionnements de bits ou des réactions vers l'extérieur par des actions sur les relais de sortie.



Chapitre 4 - Figure 9 - Organigramme de la tâche " ACQTIM" (1/2).



Chapitre 4 - Figure 9 - Organigramme de la tâche " ACQTIM " (2/2).

Son macro-organigramme est donné figure 10. Par exemple pour un système avec 4 lignes CHET et 10 lignes SCR sans changement d'état, TETOR prend de l'ordre de 500 μ sec., avec une détection de 35 événements dans le cas le plus défavorable, on atteint environ 21 msec. qui s'écouleront dans les temps laissés disponibles par ACQTIM.

4.2.5.7 - HTY : TO

C'est le Handler de la CII, HTY 062 , traitant les E / S sur l'ASR 33 modifié afin de traiter les Times Out en entrée clavier au niveau de DEMEXP.

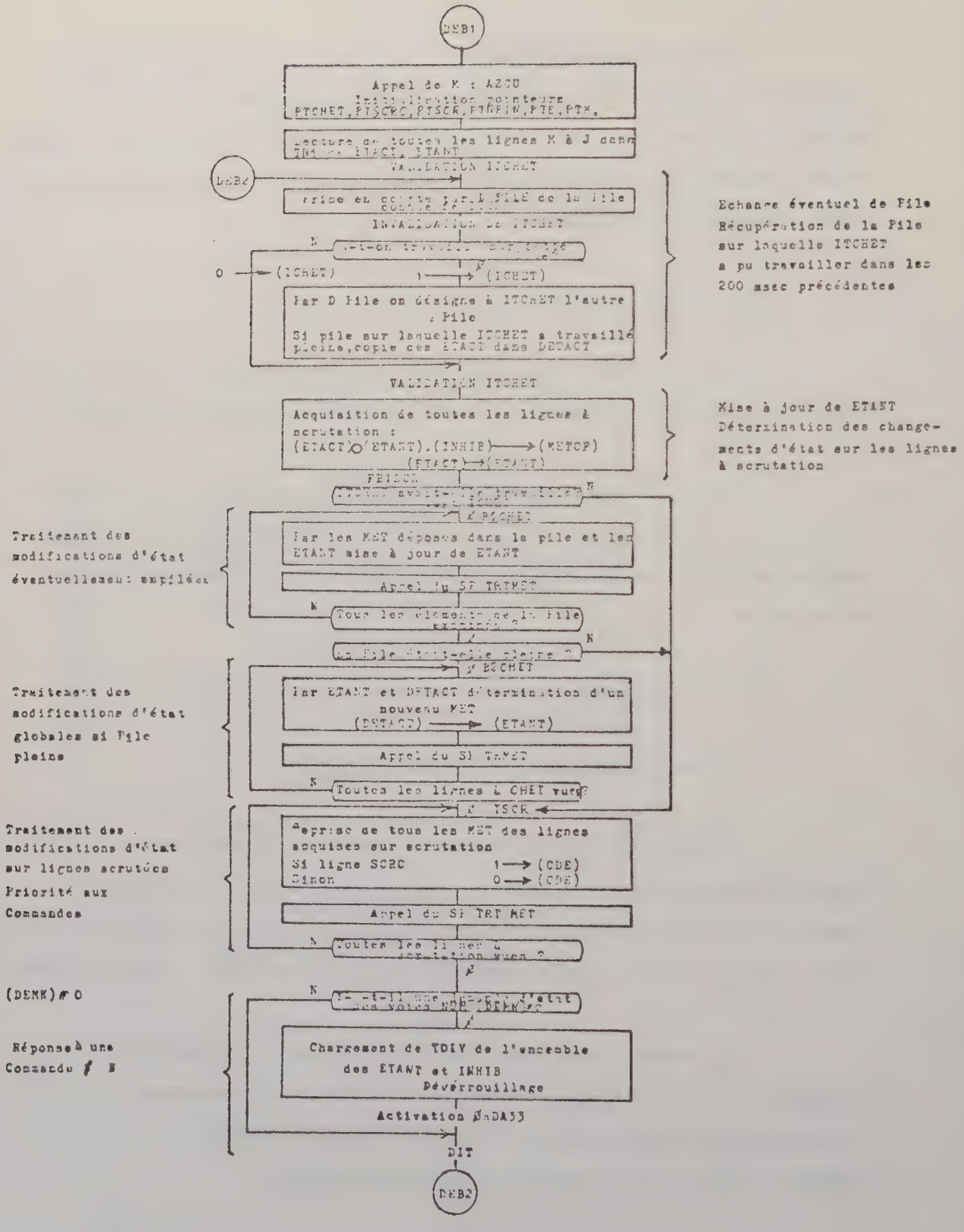
Il est au niveau 8 seulement en raison du temps très long qu'il peut prendre pour convertir en sortie 20 octets d'EBCDIC en code ASCII. Cet inconvénient ne se retrouve pas en entrée, le code ASCII servant d'index dans le table de conversion.

4.2.5.8 - ORDA 33

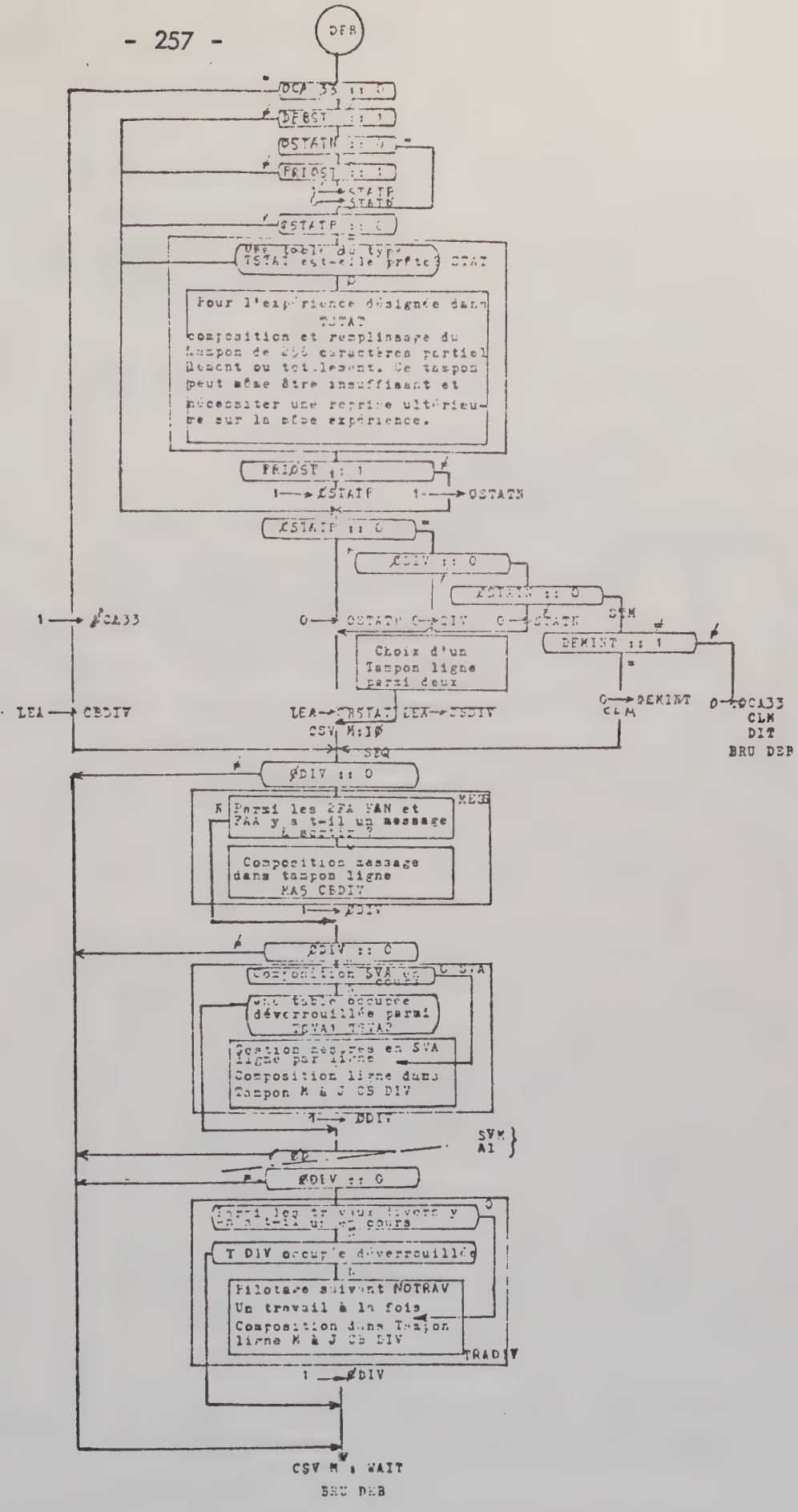
Son macro-organigramme est donné figure 13.

ORDA 33 est la tâche d'ordonnancement des Entrées-Sorties sur le télétype. Elle gère les entrées-sorties des différentes fonctions standard dans l'ordre de leur priorité attribuée. Suivant ces priorités, vidage et mise à jour des tables et files d'attente remplies par les taches ACQTIM, TETOR, GD 60, DEMEXP.

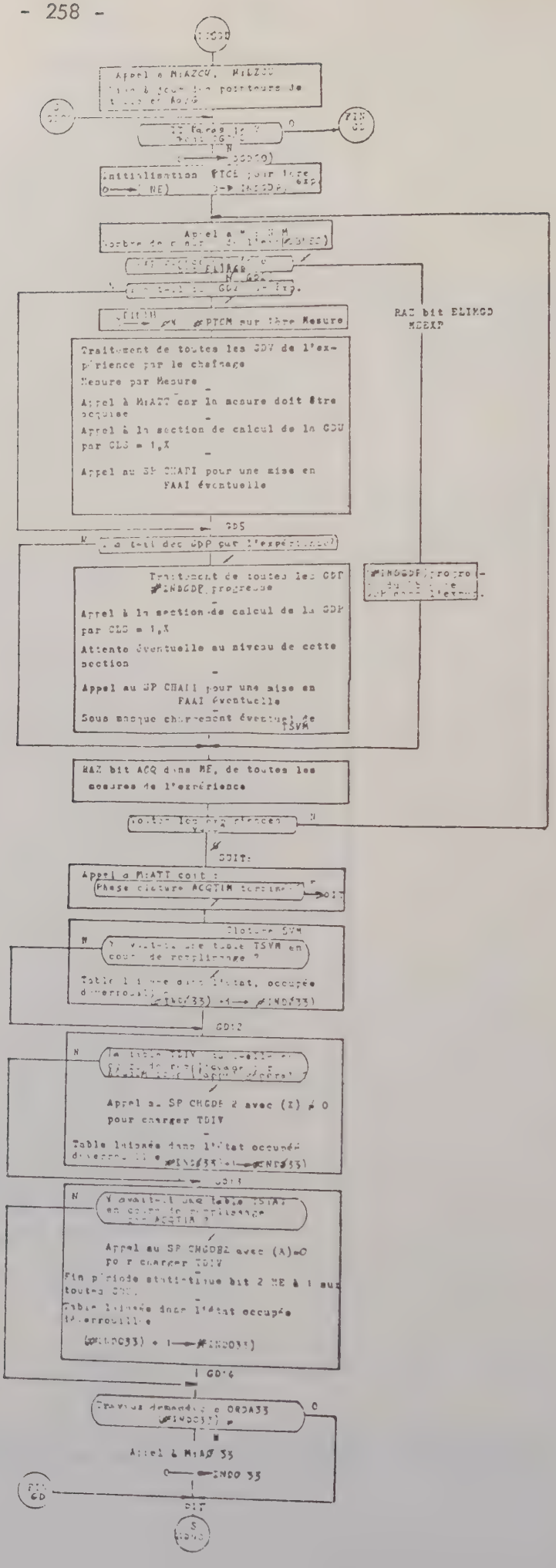
On trouve là des travaux beaucoup plus longs qui conduisent à la composition des lignes telles qu'elles sortiront effectivement au niveau de l'ASR 33. Il faut souvent dans cette composition passer à des fonctions de mise à l'échelle et démise à l'échelle qui nécessitent des calculs en flottant.



Chapitre 4 - Figure 10 - Organigramme de la tâche " TETOR ".

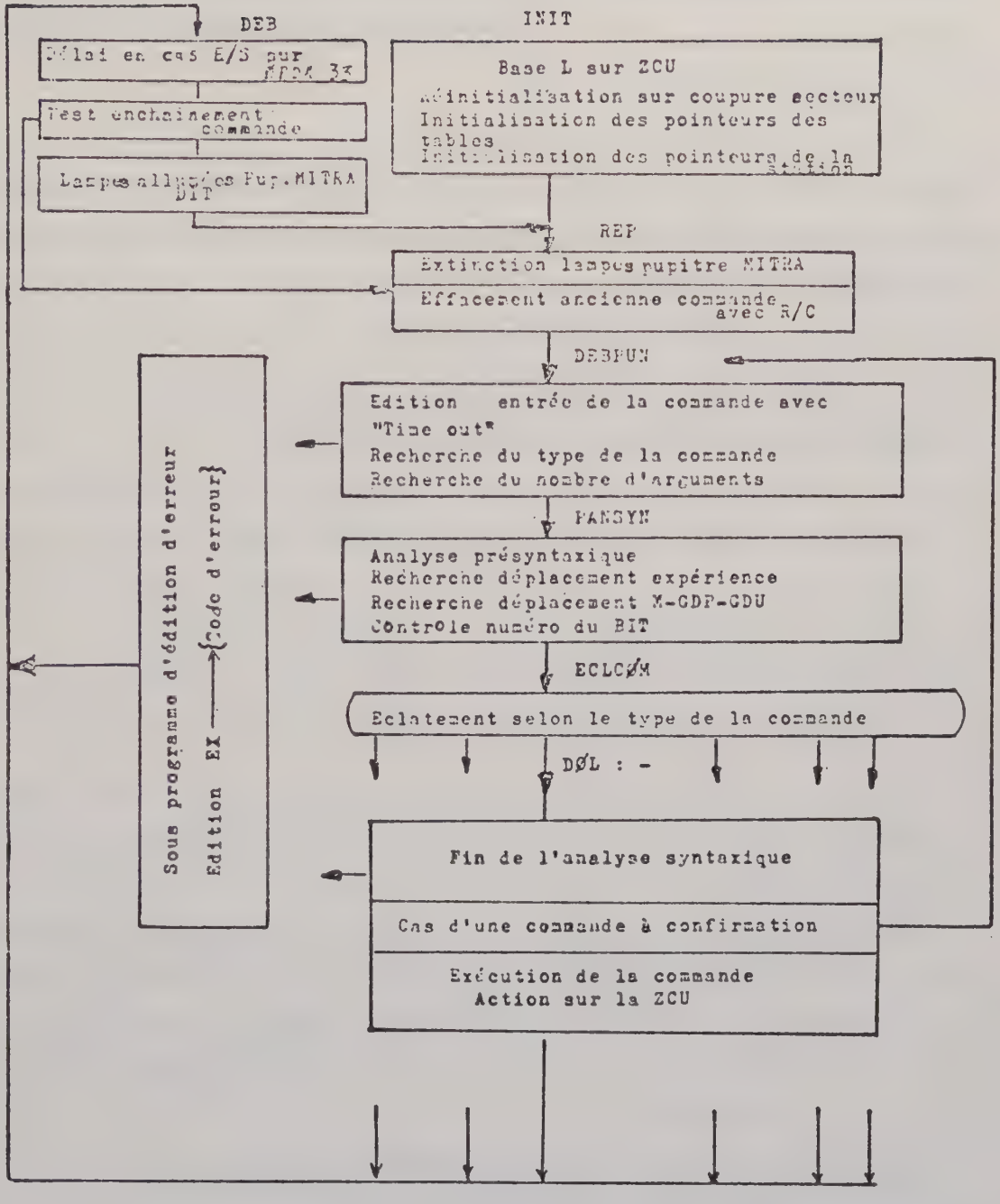


Chapitre 4 - Figure 11 - Organigramme de la tâche " ORDA 33 ".



Chapitre 4 - Figure 12 -

Organigramme " GD 60 ".



Chapitre 4 - Figure 13 - Organigramme de la tâche " DEMEXP ".

ORDA 33, à partir des informations condensées déposées par les autres tâches, soit dans les tables d'attente, soit dans les files d'attente, effectue des recherches dans les tables (TM , TE , TGDU , TGDP) et des calculs complémentaires pour composer les lignes de texte.

A l'ensemble des tables et files d'attente correspond un ensemble de types de sorties associés aux fonctions générales données dans l'ordre des priorités décroissantes fixé actuellement.

Notons que les sorties statistiques (perforation de ruban) lorsqu'elles sont en retard de plus de 15 minutes deviennent prioritaires.

a - Les Sorties Messages depuis les fiches FAN et FAA.

b - Les Sorties de la Surveillance Automatique depuis TSVA 1 et TSVA 2.

c - Les Sorties de la Surveillance Manuelle depuis TSVM 1 et TSVM 2.

d - Les Sorties de l'Appel Individuel Simple ou Répété depuis FAAI.

e - Les Sorties correspondant aux travaux divers depuis TDIV qui ne peut recevoir qu'un travail à la fois. Ces travaux connus par le contenu de la variable NOTRAV en ZCU sont :

1 - Appel Général des Mesures, GDU, GDP, d'une expérience.
2 - Sortie de la valeur d'un seuil d'une mesure ou d'une GDP.
3 - Sortie de la liste des mesures prioritaires pour la surveillance automatique.
4 - Sortie de l'état des voies numériques d'entrée.
5 - Sortie de la valeur du gain d'une Mesure.
6 - Sortie de l'heure système.

f - Les Sorties Statistiques en perforation ruban lorsqu'elles sortent normalement sans retard.

Les sorties des types a , b , f , sont décidées par les traitements, les sorties des types c , d , e.1 à e.6 sont effectuées suite à la demande d'un opérateur par l'intermédiaire de DEMEXP.

La sortie d'une ligne prenant en moyenne de l'ordre de 3 à 4 sec., la vitesse de l'ASR 33 étant de 10 caractères par seconde, et les sorties correspondant à certaines fonctions pouvant comprendre de l'ordre d'une vingtaine de lignes, il a été exclu d'effectuer des sorties bloquées de plusieurs lignes. Celles-ci sont donc réalisées ligne par ligne afin de laisser passer notamment les messages d'anomalie. On arrive ainsi à des sorties de lignes entrelacées parmi les différentes fonctions générales. Ainsi, l'appel individuel se place entre les lignes d'un appel général. Un message s'intercalera n'importe où entre les lignes de surveillance automatique, entre les lignes d'un appel général.

Pour faciliter la lecture dans des enchevêtrements assez rares mais complexes, en tête de chaque ligne, figure une lettre caractéristique qui rappelle la fonction.

La sortie en perforation binaire des sorties statistiques, à condition qu'il n'y ait rien d'autre de plus prioritaire, peut amener à sortir d'un seul coup 256 caractères au maximum, ce qui peut amener à un retard de l'ordre de 26 secondes dans la sortie d'un message. Mais une telle perforation n'a lieu que toutes les 2 heures, les blocs étant sortis à raison de un par minute, à peu près autant de fois qu'il y a d'expériences.

Dans la demande de sortie effective d'une ligne ou d'un bloc par M : IO , ORDA 33 s'assure toujours par M : WAIT que la demande précédente est terminée.

Pour les sorties du type b à e , ORDA 33 dispose de deux tampons ligne ; alors qu'un tampon est occupé en sortie effective avec le handler, l'autre est à la disposition de n'importe quelle fonction la plus prioritaire pour être remplie

d'avance. Un troisième tampon unique de 256 octets est prévu pour la composition des blocs statistiques qui peuvent être plus courts pour des expériences peu importantes. Parallèlement à ces tampons, on trouve 2 CB : CBDIV pour l'impression, CBSTAT pour la perforation.

En ce qui concerne les tables d'attente ORDA 33 ne peut travailler sur l'une d'elles qu'à la condition que celle-ci soit occupée et déverrouillée. De deux tables en "flip-flop", la plus anciennement chargée est donnée par le module M : TAB 2. Dès que ORDA 33 a épuisé en une ou plusieurs lignes l'exploitation d'une table, cette table est libérée.

En ce qui concerne les files d'attente, les éléments de celles-ci sont recueillis par M : DCHF ; pour ce faire avant d'entrer dans M : DCHF, il y a invalidation des tâches plus prioritaires susceptibles de charger cette même file. L'invalidation est annulée en sortie de M : DCHF.

4.2.5.9 - GD 60

Toutes les minutes GD 60 élabore des grandeurs déduites des mesures lorsqu'elles sont acquises et effectue les traitements qui leur sont relatifs. Il s'agit des GDU et GDP. A ce niveau le temps compte beaucoup moins, les grandeurs peuvent conduire à des calculs en flottant déjà assez complexes.

Le temps mis à part, le travail est similaire à celui d'ACQTIM : jugement de l'état de la grandeur dans son environnement (autres grandeurs, mesures, contacts ....), décisions suivant les circonstances détectées, dépôts de messages dans FAA, poursuite si cela est demandé du remplissage des tables qui a été débuté par ACQTIM.

Travaillant sur les valeurs des mesures acquises au top de la minute par ACQTIM et stockées pour une minute en Valeur Brute (VB) dans la Table Mesure (TM),

la tâche GD 60 n'est pas urgente. Elle est donc placée à une priorité d'ordre inférieur à celui de la tâche d'ordonnancement des entrées-sorties afin de ne pas freiner celles-ci sur un périphérique déjà assez lent.

Son macro-organigramme est donné figure 12.

4.2.5.10 - DEMEXP

4.2.5.10.1 - Généralités

DEMEXP établit un dialogue entre l'expérimentateur, les précédentes tâches et les tables du système. Cette tâche analyse la commande frappée par l'expérimentateur qui peut être rejetée avec édition d'un code d'erreur, sinon elle agit suivant la commande au niveau des différentes variables communes à d'autres tâches, au niveau des tables TE , TM , TGDU , TGDP , TSEUIL , GAINE , GAINF et TDIV.

Son micro-organigramme est donné figure 13.

4.2.5.10.2 - Le dialogue avec l'expérimentateur

On trouve en annexe 12 un extrait de listings de l'ASR 33 au cours d'essais illustrant les commandes disponibles sur l'unité satellite. Les numéros situés en partie droite de chaque page permettent de se retrouver dans les commentaires qui vont suivre.

1. La demande de dialogue s'effectue en appuyant sur le bouton générant une IT au niveau de DEMEXP, il y a alors impression de " $ " en tête de ligne avec attente de la frappe de la commande.

Remarque :

Les deux demandes E/S, sortie de $ et entrée clavier, sont mises en file d'attente sous masque par l'intermédiaire du module moniteur : M : TYPE afin d'éviter que ces deux E/S soient séparées par une sortie de message d'ORDA 33.

2. Le temps accordé pour la frappe de la commande est de 30 secondes, c'est le Time-Out d'E/S au niveau du CB d'entrée de la commande.

Si l'entrée de la commande est interrompue par le Time-Out, DEMEXP édite le code erreur EX <-- 0.

La signification des différents messages d'erreur émis suite à une commande erronnée ou sans signification est donnée en Annexe (10-1 et 10-2).

3. Sur flèche-arrière, retour chariot la commande en cours est annulée et le dialogue est réinitialisé.

4. Demande de l'heure système $H.

5. Commandes opérateur

$ - , AVBD	avance bande au niveau de la sortie statistique
$ - , %EOD	fin de fichier au niveau de la sortie statistique
$ - , - : LP	mise en place d'un DVT ineffectif (& E004) pour les DVT du lecteur et du perforateur rapide de ruban
$ - , + : LP	mise en place des DVT du lecteur et du perforateur rapide de ruban.

Ces deux dernières commandes sont nécessaires afin de manipuler le coupleur du Lecteur-Perforateur rapide de ruban après le chargement d'une unité satellite.

6. Message "SORTIE STAT", il est émis au niveau de ORDA 33 à tous les tops 2 heures afin de prévenir que c'est l'heure des "sorties statistiques".

7. 42. 43. Appels généraux $M , EEE

où EEE est un numéro d'expérience de 3 chiffres.

SM, 012	pour l'appel des mesures de l'expérience 012
SN, 012	pour l'appel des voies numériques d'entrée de l'expérience 012

Le contact N 09 est ouvert.

Le seuil externe de la mesure ST 63 est normal.

Le contact N 10 est ouvert et inhibé.

8. Appels individuels $M , EEE , LIBE

où LIBE est le libellé d'une mesure de 4 caractères.

SM , 010 , CL 24	la mesure CL 24 de l'expérience 010 est demandée par l'expérimentateur.

Remarque :

Une commande se terminant par "point-virgule, retour-chariot" permet de redemander le dialogue afin d'entrer une nouvelle commande.

11. 12. Appel individuel répété $M , EEE , LIBE , XX
$M , EEE , LIBE , 00

où XX est un nombre de deux chiffres.

C'est la fonction suiveur :

$M , 012 , ST 62 , 05	la mesure ST 62 de l'expérience 012 est demandée 5 fois (à la cadence d'acquisition). Cette commande peut être annulée à tout moment en refrappant la même commande avec 00 .

Rôle des voies Banalisées VB 03, VB 15, VB 60

Ces voies particulières dites Banalisées appartiennent à l'unité satellite elle-même. Ici c'est l'expérience 006.

VB 03	est acquise toutes les 3 sec.
VB 15	est acquise toutes les 15 sec.
VB 60	est acquise toutes les 60 sec.

Ces trois voies sont à la disposition de n'importe quel expérimentateur qui, ayant déclaré une mesure à 15 sec. ou 60 sec., voudrait la voir évoluer par exemple en fonction suiveur à une fréquence plus élevée.

14. Transfert d'une voie quelconque sur VB 03 ..... ØT , EEE , LIBE , 03
ØT , 0 14 , HG 35 , 03

La mesure HG 35 de l'expérience 0 14 est transférée sur la voie VB 03 (de l'expérience 006).

15. Transfert d'une voie quelconque sur VB 15 ..... ØT , EEE , LIBE , 15
ØT , 0 14 , MG 35 , 15

La mesure HG 35 est transférée sur la voie VB 15 de l'expérience 006.

18. Transfert d'une voie quelconque sur VB 60 ..... ØT , EEE , LIBE
ØT , 012 , ST 64

La mesure ST 64 de l'expérience 012 est transférée sur la voie VB 60 de l'expérience 006.

La voie VB 60 joue un rôle particulier, acquit la dernière des mesures sur tout l'ensemble des expériences, on peut se permettre d'effectuer l'intégration-

conversion avec le temps le plus long 25 msec. (vitesse lente). C'est avec ce mode d'intégration sur une période du secteur que l'on élimine le mieux les tensions parasites dues au secteur (50 Hz). Cette voie est la voie de précision, il n'y a aucune conversion, on reste en millivolts.

19. Transfert sur VB 60 avec test de coupure de ligne ST , EEE , LIBE , C

A la suite du transfert, un courant est envoyé sur la ligne de mesure, un message est alors généré s'il y a coupure. Ce test ne peut être effectué que si le circuit n'est pas doté de filtres au niveau de l'entrée sur la chaîne analogique, d'où le message édité au niveau de DEMEXP.

? SANS FILTRE pour attirer l'attention de l'expérimentateur qui ne répond O (oui) que si le test peut être effectué.

24. Elimination
- $E , EEE
- $E , EEE , LIBE
- $E , EEE , XXX
- $E , EEE , LNN

où XXX est le numéro de la voie numérique.
LNN est le libellé de trois caractères de la voie numérique

25. Validation
- $V, EEE
- $V, EEE , LIBE
- $V, EEE , XXX
- $V, EEE , LNN

Rôle de l'Elimination et de la Validation

Il s'agit d'une mise hors ou en service, soit au niveau de l'expérience, soit au niveau d'une voie ou de plusieurs voies analogiques ou numériques.

La mesure éliminée apparaît avec la valeur 0 .

La voie numérique apparaît avec le qualitatif Inhibé I.

28. 44. 45. Consultation des seuils SS , EEE , LIBE , N

où N est le numéro du seuil (dans l'ordre croissant : 1, 2, 3, ...).

29. Modification des seuils ßS , EEE , LIBE , N , SS . SS

où SS . SS est le seuil (en flottant) sur 5 caractères.

C'est la commande précédente suivie du seuil.

C'est une commande du groupe à confirmation, celle-ci est rééditée au niveau de DEMEXP avec " ? " en tête, elle ne sera prise en compte que sur $O en réponse de l'expérimentateur.

31. Inhibition volontaire de la surveillance $ - , EEE , LIBE

Afin de laisser apparaître d'autres mesures en surveillance automatique ou de supprimer une surveillance manuelle.

32. Surveillance Manuelle $ + , EEE , LIBE

C'est la surveillance volontaire contrairement à la surveillance automatique qui est provoquée par une anomalie.

35. Rôle des voies prioritaires en Surveillance Automatique

Il n'est pas possible d'avoir plus de 18 voies en surveillance automatique simultanément. Ces 18 voies peuvent retarder les sorties des voies dont la

connaissance des valeurs serait très importante. Il est donc possible à tout moment, de déclarer sur l'ensemble des mesures, 18 "Prioritaires".

SP	liste des mesures prioritaires
SP , EEE , LIBE , +	déclaration d'une mesure prioritaire
SP , EEE , LIBE , -	suppression d'une mesure de la liste des prioritaires.

39. Consultation d'un gain ..... $G , EEE , LIBE

$G , 014 , MG 35

L'expérimentateur demande le gain programmable d'acquisition de la voie MG 35 de l'expérience 014.

40. Modification d'un gain ..... $G , EEE , LIBE , GGGG

où GGGG est le gain demandé sur 4 caractères.

C'est une commande du groupe à confirmation, la demande est rééditée avec ? en tête, elle ne sera prise en compte que sur $O .

43. Appel général des mesures avec GDP ou GDU .....

Il s'agit de la simulation d'une expérience type "BANJO", boucle thermique constituée d'un combustible nucléaire refroidi par le sodium.

A QSOD pour le débit Sodium, TESO pour la Température d'Entrée Sodium et TSSO pour la Température de Sortie Sodium, sont associées 3 GDU concernant :

le Maximum	QSOD >	, TESO >	, TSSO >
le Minimum	QSOD <	, TESO <	, TSSO <
la Valeur Moyenne	QSODM	, TESOM	, TSSOM

4.2.5.10.3 - Rappel du format des commandes acceptées

Le format des commandes acceptées par DEMEXP est donné figure 14, les conventions sont les suivantes :

EEE	représente le numéro de l'expérience comme 006 ou 014.
LIBE	représente le libellé de la mesure ou d'une GDP comme VB 60. TC 09 ou MG 35.
LIBEC	représente le libellé d'un GDU comme QSSOD > , TSSOM ou TC 09 <
XXX	représente un nombre de 3 chiffres, cas du numéro d'une voie numérique comme 019.
LNN	représente le libellé d'une voie numérique comme N 11.
XX	nombre de deux chiffres, cas de l'appel répété.
GGGG	nombre de 4 chiffres pour le gain.
N	numéro du seuil.
SS . SS	valeur du seuil sur 5 caractères (format libre).
, C	pour le transfert avec test rupture de ligne.

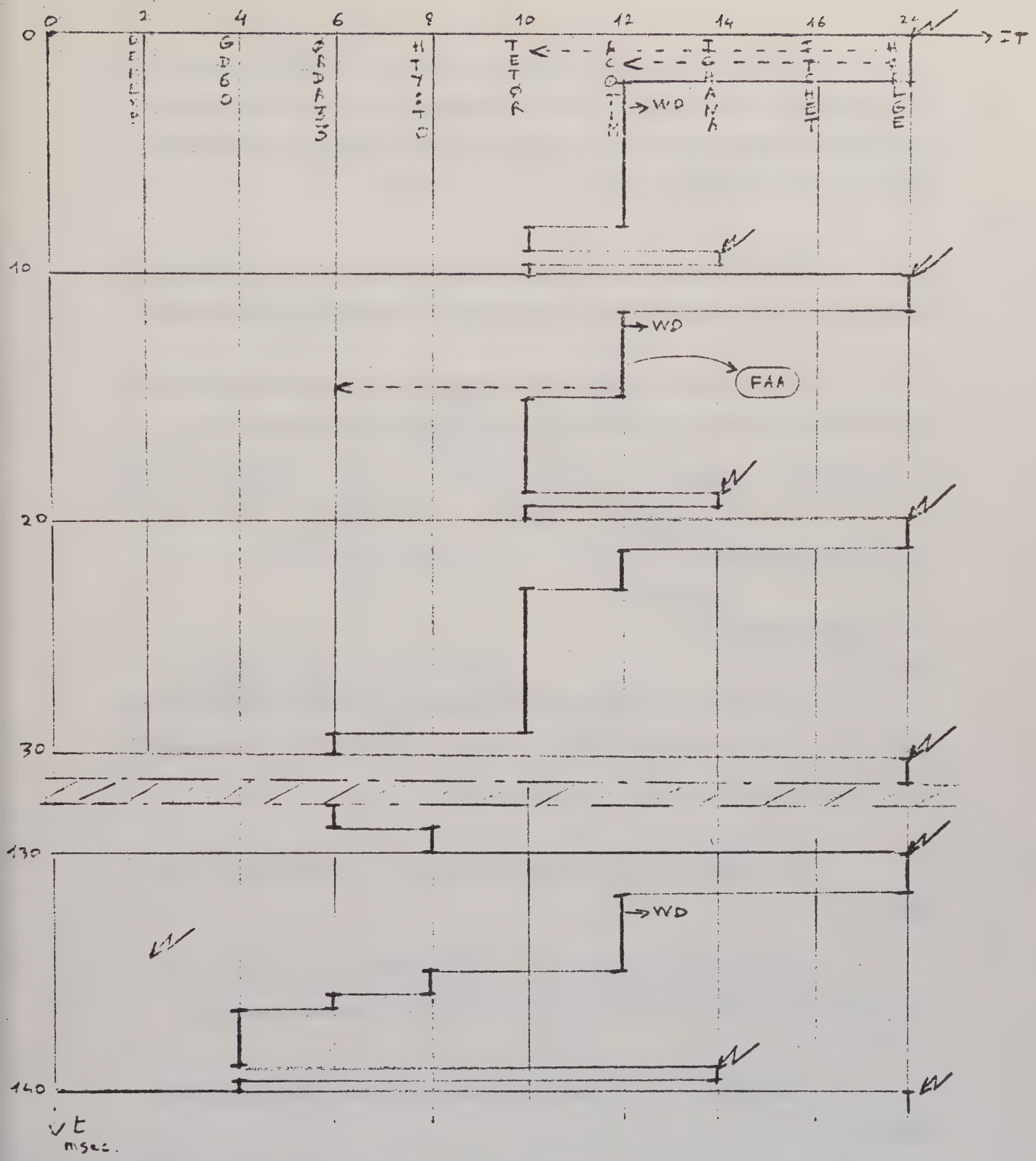
4.2.6 - La répartition des tâches dans le temps

Cette répartition est représentée figure 15 sur un diagramme des temps. L'origine est prise à un top 3 sec. qui est aussi un top 200 msec. L'échelle des temps est volontairement fausse pour mieux visualiser les phénomènes.

On voit sur ce diagramme l'enchaînement des tâches. L'acquisition de la troisième mesure n'est pas lancée (mesure éliminée). TETOR passe dans les trous laissés par ACQTIM. Tous les changements d'états sont pris aussitôt que possible, leur traitement vient après.

```
$A
$B
$D
$H
$H,CYCL,JJ,MM,MN,03
$P
$P,EEE,LIBE,+
$P,EEE,LIBE,-
$N
$N,EEE
$E,EEE
$E,EEE,LIBE
$E,EEE,LIBEC
$E,EEE,XXX
$E,EEE,LNN
$V,EEE
$V,EEE,LIBE
$V,EEE,LIBEC
$V,EEE,XXX
$V,EEE,LNN
$M,EEE
$M,EEE,LIBE
$M,EEE,LIBEC
$M,EEE,LIBE,MX
$M,EEE,LIBE,CC
$+,EEE,LIBE
$+,EEE,LIBEC
$-,EEE,LIBE
$-,EEE,LIBEC
$G,EEE,LIBE
$G,EEE,LIBE,GGGG
$S,EEE,LIBE,N
$S,EEE,LIBE,N,SS.SS
$C,EEE,LIBE,...
$T,EEE,LIBE,03
$T,EEE,LIBE,15
$T,EEE,LIBE
$T,EEE,LIBE,C
$*,AVLD
$*,%EOD
$*,+:LP
$*,-:LP
```

Chapitre 4 - Figure 14 - Format des commandes de DEMEXP .



Chapitre 4 - Figure 15 - Répartition des tâches dans le temps.

GD 60 ne passe que dans les trous laissés par ACQTIM, quand TETOR a fini également à condition que ORDA 33 ne traite pas une Entrée-Sortie. Le taux d'ombre d'ORDA 33 sur GD 60 est très faible en raison de la lenteur de l'ASR 33. Ce taux atteint 2 à 10 %.

DEMEXP passe lorsque GD 60 a terminé ou quand cette tâche est en attente de la fin d'acquisition d'une mesure dont elle a besoin pour poursuivre.

Le système est d'autant plus chargé qu'il y a de nombreuses entrées TOR et beaucoup de mesures à 3 sec. avec des traitements immédiats longs.

L'intervention aléatoire d'ITCHET a volontairement été omise, elle est traitée dans le Tome III d'ASPIS 01.

4.3 - L'Unité Réacteur

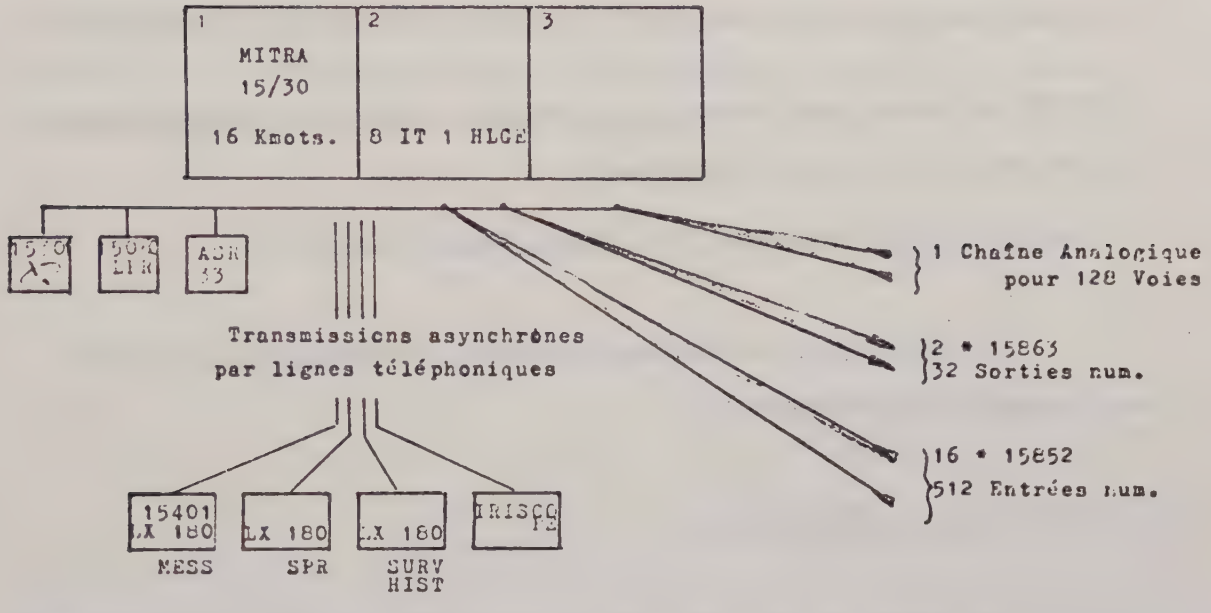
Un satellite plus important est prévu pour le réacteur OSIRIS en remplacement du système "PALLAS CDC" qui continuera à fonctionner en parallèle avec le nouveau système pendant un certain temps.

La configuration plus complète, retenue pour ce satellite est donnée figure 16.

Ce satellite aura à traiter de l'ordre de 100 voies analogiques dont une vingtaine à la période de la seconde et environ 450 entrées numériques.

Contrairement aux autres unités, celle-ci possède un disque pour permettre :

- le stockage des textes complémentaires appropriés pour une composition plus explicite des messages numériques ;



Chapitre 4 - Figure 16 - Configuration de l'unité satellite réacteur.

- l'enregistrement continu du passé bouclé sur une certaine période de temps et remise à jour à chaque acquisition pour quelques mesures dont on veut pouvoir sortir l'historique sur incident ;
- le stockage du système pour une réinitialisation immédiate.

Les fonctions que l'on trouvait concentrées sur l'ASR 33 au niveau de l'unité satellite expérience se trouvent ici éclatées entre plusieurs périphériques :

- 3 LX 180 en liaison asynchrone pour les Messages, les Mesures Radioprotection, les Mesures en Surveillance (historique) ;
- 1 Iriscope 200 pour l'appel des voies (dialogue expérimentateur).

La tâche ORDA 33 sera remplacée par une tâche superviseur d'E/S pour l'ensemble des périphériques.

4.4 - Evolution du système APIS

Le nombre de satellites, vraisemblablement voisin de 4, sera développé suivant les besoins des dispositifs expérimentaux chargés dans le réacteur.

Le calculateur central est aussi un MITRA 15 de 32 Kmots, il possède les périphériques suivants :

- 1 disque Sagem de 800 K octets
- 1 ASR 33 de service (10 caractères/seconde)
- 1 imprimante rapide de 400 lignes/minute
- 1 lecteur de cartes (300 cartes/minute)
- 2 unités de bande magnétique compatibles IBM
- 1 Iriscope
- 1 lecteur perforateur rapide de ruban.

Il est envisagé de l'équiper d'un "BENSON" pour effectuer les tracés de courbe des grandeurs d'une expérience sur différentes périodes d'irradiation à partir des bandes magnétiques ayant enregistré les statistiques ; puis, ensuite, d'imprimantes LX 180 complémentaires pour la centralisation des messages.

Par un raccordement des unités satellites au calculateur central, il sera possible de faire passer le système de fonctionnement en mode Autonome, présenté ici, au fonctionnement en mode raccordé pour compléter le précédent. Cette liaison est décrite dans le chapitre suivant.

CHAPITRE 5

LIAISON RAPIDE ENTRE LES MITRA 15 DU SYSTEME APIS

5.1 - Généralités

5.1.1 - Introduction

Le système APIS est constitué d'un ensemble d'ordinateurs satellites et d'un ordinateur central plus important.

Les ordinateurs satellites de petite configuration sont dotés de périphériques temps réel. Ils sont situés dans le hall du réacteur aussi près que possible des expériences qui leur sont affectées pour leur contrôle et leur surveillance. Au niveau de chaque satellite, le dialogue dit "Local" est assuré par le télétype de service ASR 33.

L'ordinateur central situé près de la salle de contrôle du réacteur, à 120 mètres environ des unités précédentes, est doté d'une mémoire centrale de 32 K mots. Il est équipé de ressources en périphériques plus importantes : Disque 800 K octets, 2 unités de Bandes Magnétiques, Iriscope, Imprimante 400 lignes/minute, Lecteur de cartes .....

Deux modes de fonctionnement ont été fixés pour le système :

- Le "Mode Autonome" où chacune des unités satellites est indépendante et assure en local un certain nombre de fonctions décrites dans le Chapitre 4. Parmi celles-ci, les "Sorties Statistiques" sur ruban perforé de l'ASR 33 qui reçoit toutes les 2 heures l'ensemble des grandeurs de toutes les expériences.

Dans ce mode de fonctionnement, l'ordinateur central permet la mise au point des programmes et tables futures pour les unités satellites, le contrôle des rubans produits par les satellites et leur recopie sur bandes magnétiques, un certain nombre de travaux différés à partir des informations collectées sur les bandes ou recueillies au niveau des satellites.

- Le "Mode Raccordé" où chacun des satellites précédents, conservant ses fonctions en local, se trouve à égalité de priorité relié à l'ordinateur central par la liaison objet de cette thèse.

5.1.2 - Utilisation de la liaison

En Mode Raccordé, grâce à cette liaison, il est possible d'envisager les fonctions complémentaires suivantes :

- Envoi systématique d'informations par les satellites vers le calculateur central. Ces informations se rapporteront essentiellement aux :

. Messages concernant les anomalies,
. Sorties statistiques qui sont directement enregistrées sur Bandes Magnétiques,
. Valeurs de certaines mesures pour permettre éventuellement une analyse perturbographique en cas d'incident.

- Dialogue dit "Central". Initialisé par un opérateur au niveau du calculateur central, il conduira à des sorties au niveau des périphériques de celui-ci. Ce dialogue comprendra :

. L'appel individuel simple (ou répété) sur l'ensemble des mesures,
. Le déclenchement de la surveillance manuelle (sorties répétées) sur un ensemble voulu de grandeurs,
. L'appel général de l'ensemble des grandeurs d'une expérience,
. La consultation et l'action sur certains paramètres concernant les grandeurs d'une expérience (seuils, gains, élimination, validation, priorités ...),
. Le téléchargement d'une unité satellite à partir du calculateur central.

- Dialogue "Local Complémentaire" afin de pouvoir demander au niveau des satellites des calculs qui seront effectués en central.

Le Mode Autonome se trouve être la solution de secours du mode raccordé.

Une première étape intéressante peut être atteinte en n'utilisant dans un premier temps qu'une unité de bande magnétique et l'Iriscope au niveau du calculateur central.

L'unité de bande magnétique recevant des satellites des "sorties statistiques 2 heures" par l'intermédiaire du calculateur central, éviterait les perforations du ruban en allégeant les tâches d'E/S de l'ASR 33, supprimerait les travaux de contrôle et de recopie intermédiaires.

L'Iriscope, couplé en Mode Full-Duplex, partagé en trois zones, pourrait à titre d'exemple pour une meilleure présentation que sur l'ASR 33, comprendre :

- une ligne de commande entrée au clavier S , l'IT de demande de dialogue pouvant être obtenue par une initialisation avec reconnaissance de caractère comme STX par exemple,

- un ensemble tournant de 4 à 5 lignes où l'on signalerait le dernier message sorti,
- le reste (environ 10 lignes) à la disposition de l'appel général (sur plusieurs colonnes) de l'ensemble des voies d'une expérience de n'importe quel satellite.

5.1.3 - Généralités sur l'organisation de la liaison

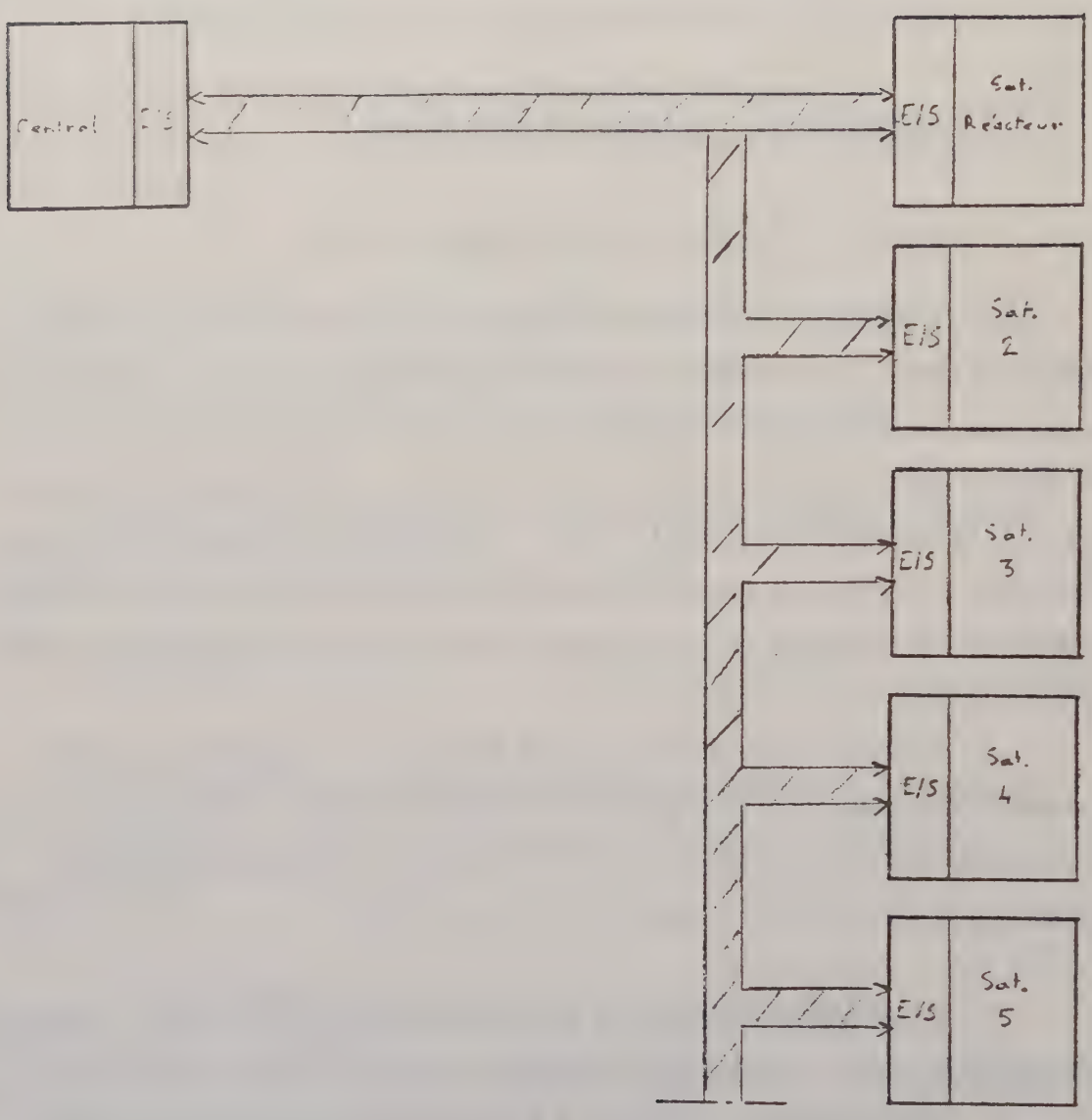
Le type de liaison prévu est schématisé figure 1.

L'organisation du réseau est du type multi-point centralié. L'ordinateur central est Maître, les satellites ne peuvent que dialoguer avec lui. L'initialisation du dialogue est effectuée par l'ordinateur central, soit à partir d'une demande à son niveau, soit à partir d'une demande d'un ordinateur satellite par l'intermédiaire du bus de demande d'IT en central " BITC ". Une liaison est affectée à chaque sens d'émission. Une première assure le transfert des informations dans le sens ordinateur central vers les satellites, une autre assure le sens satellite vers l'ordinateur central.

La transmission retenue pour ces liaisons est du type série synchrone. Chaque liaison est constituée à partir d'un "Emetteur" relié à un "Récepteur" par l'intermédiaire d'un câble coaxial 100 Ω. L'ensemble Emetteur-Récepteur est réalisé par le Service "SEFS" du C.E.N. Saclay C.E.A.

L'information transmise est directement celle que l'on trouve en mémoire calculateur (binaire, code EBCDIC) découpée en mots de 16 bits, en fait 18 au niveau de la transmission, est sérialisée à l'émission puis désérialisée pour glisser sur la ligne coaxiale à une vitesse de 10 Mégabauds.

L'Entrée-Sortie des deux lignes au niveau d'un ordinateur est effectuée par l'intermédiaire d'une Voie Mode Canal microprogrammé (VMC) ou de la Carte Accès Mode Canal (AMC) de la CII, donnée pour un débit moyen de 100 K mots/sec. Ce périphérique permet la transmission de tables chaînées ou non. Deux adaptateurs, l'Interface de Commande du Central (ICC) au niveau du Mitra Central



Chapitre 5 - Figure 1 - Réseau multi-point centralisé.

et l'Interface de Commande du Satellite (ICS) au niveau d'une unité satellite, y compris le calculateur réacteur qui n'est qu'une unité satellite figée, ont été développés entre cette carte AMC et l'ensemble Emetteur-Récepteur, pour contrôler le timing, adapter les signaux de commande, permettre l'appel de poste et gérer le réseau.

Les premiers essais ont été effectués entre l'ordinateur central et le premier satellite distants d'environ 120 m.

Les essais effectués sur un câble plus long, double longueur, afin d'augmenter les perturbations possibles, passant sur le cheminement définitif à travers l'ambiance industrielle prévue, ont été très satisfaisants et ont révélé une très grande fiabilité dans le transfert des informations.

Cette liaison rapide a été retenue pour simplifier le software de gestion du trafic qu'il aurait été nécessaire de développer pour utiliser au mieux les capacités d'une ligne beaucoup plus lente, 9 600 bauds avec les lignes CII.

Bien que l'architecture du software de liaison ne soit pas encore complètement prévue, on peut penser que les files d'attente du type FAN , FAA , FAAI .. , certaines doublées resteront au niveau de chaque satellite. Dès qu'une information serait à transmettre à partir de ces files, le satellite, suite à l'activation de l'ITC, serait autorisé à envoyer un "préambule", table de renseignements sur les messages à transmettre, vers le calculateur central qui, suivant l'état libre ou occupé du tampon du périphérique demandé, qui se trouve en commun avec plusieurs satellites, pourrait donner l'accord pour l'envoi de la suite du message ... A chaque ITC, la demande pouvant émaner de l'un quelconque des satellites, tous les satellites seraient interrogés dans l'ordre afin de remettre à jour en central l'état d'occupation des tampons spécialisés de transfert de ligne des satellites, en partant de l'ordinateur satellite suivant le dernier servi.

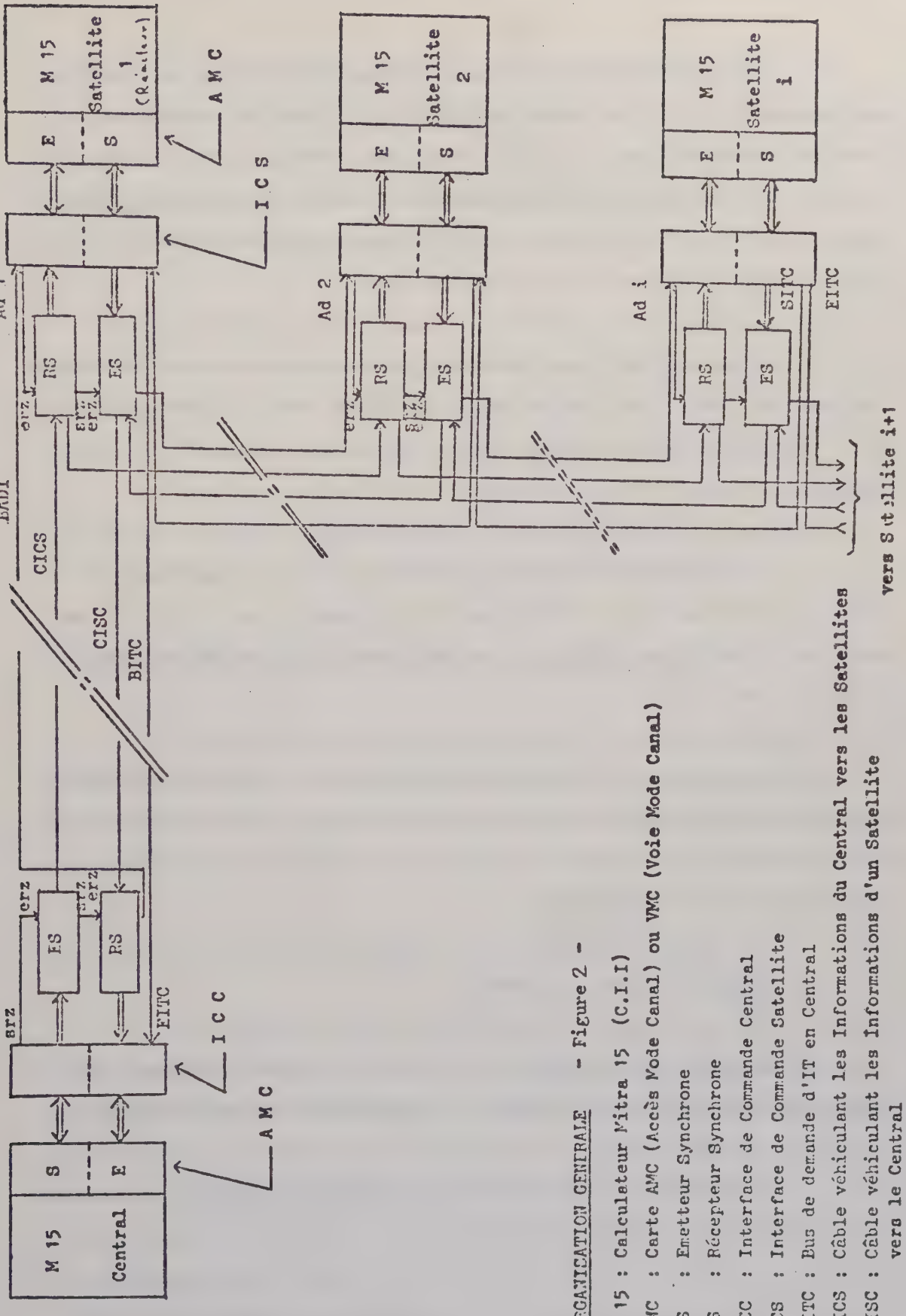
Les périphériques (Iriscope - LX 180) ajoutés au calculateur central, pour centraliser l'information au voisinage de la salle de contrôle, doivent en effet être mis équitablement à la disposition de tous les satellites.

Pour ces travaux, une tâche ITAMC sera nécessaire au niveau d'un satellite comme en central afin de gérer l'AMC ; Au niveau d'un satellite elle pourra être d'un niveau élevé, comme IT 27 afin de récupérer rapidement la main sur un appel du calculateur central, cette tâche sera courte, ne devant pas perturber l'horloge, elle effectuera les ordres de transmissions du calculateur central et les demandes d'appel en central d'une tâche SATLIG affectée à un niveau inférieur à TETOR utilisant quelques séquences communes à ORDA 33 pour la préparation des messages en clair mais condensés à transmettre au central.

Au niveau du central, la tâche CENLIG gérera le réseau, prenant les décisions en fonction des tampons libres et effectuant les transferts par la tâche IT AMC d'un niveau d'IT plus élevé mais pouvant rester d'un niveau inférieur à la tâche horloge tenant l'heure du central à jour. Sur un niveau inférieur à ces deux tâches, ORD PER gérant les E/S au niveau des périphériques en commun avec tous les satellites reconstituera les messages selon le type du périphérique associé à ceux-ci et libérera les tampons au fur et à mesure des sorties effectives.

5.1.4 - Généralités sur l'interconnexion

La transmission retenue est la transmission série synchrone à 10 Mbauds. Le réseau choisi du type multi-point, figure 1, devient une liaison point à point s'il n'y a qu'un seul satellite sur la ligne ; le principe étant de mettre en commun une ligne de télécommunication, ici 4 câbles coaxiaux, figure 2, pour un certain nombre de terminaux, les unités satellites, situés dans une même direction géographique.



ORGANISATION GENERALE - Figure 2 -

M 15 : Calculateur Mitra 15 (C.I.I)

AMC : Carte AMC (Accès Mode Canal) ou VMC (Voie Mode Canal)

ES : Emetteur Synchrone

RS : Récepteur Synchrone

ICC : Interface de Commande Central

ICS : Interface de Commande Satellite

BITC : Bus de demande d'IT en Central

CICS : Câble véhiculant les Informations du Central vers les Satellites

CISC : Câble véhiculant les Informations d'un Satellite vers le Central

BADI : Bus d'initialisation de la ligne

Chapitre 5 - Figure 2 - Organisation générale du réseau.

Le premier terminal de la ligne sera le satellite réacteur se trouvant dans la même salle que le calculateur central, ensuite viendront les satellites situés dans l'enceinte étanche. La liaison est directe entre deux stations consécutives, ce circuit est permanent (ligne spécialisée). C'est un réseau fixe à connexion directe. La liaison est half duplex avec appel de poste. Liaison dans les deux sens mais à l'alternat, c'est une contrainte des cartes AMC.

La distance entre deux Emetteurs-Récepteurs, une remise en forme étant effectuée à ce niveau, peut atteindre 150 à 200 mètres avec du câble standard 100 Ω et atteindre 500 mètres entre chaque station avec du câble 75 Ω spécial liaison.

La transmission d'un mot est synchrone sur le câble : glissement à 10 MHz, le mot transmis est de 18 bits pour 16 d'information (mot MITRA 15), le codage est du type largeur d'impulsion, à l'émission un bit de parité est généré qui est contrôlé à la réception.

La détection des erreurs de transmission sera composée d'un contrôle de parité à chaque mot, effectuée au niveau du récepteur, l'erreur de parité d'un mot étant mémorisée par l'interface pendant tout le transfert, avec un mot de contrôle par table transmise (Checksum).

5.1.5 - Procédure et gestion du réseau

La hiérarchie sera absolue avec le calculateur central dirigeant tout le trafic, les satellites, ne pourront prendre aucune initiative (aux appels près).

L'organisation du réseau est du type multi-point centralisé : une seule des stations du réseau est maîtresse, c'est le Central, les satellites ne peuvent que dialoguer avec la station maîtresse. Si une station esclave a à communiquer des données à d'autres stations esclaves, elle les transmettra à la station maîtresse sur

la demande de cette dernière qui devra ensuite assurer la retransmission, pour l'instant, le dialogue Satellite-Satellite n'est pas envisagé. On utilise également les expressions de "station de commande" et "station tributaire", de station principale et station secondaire ou de station maîtresse et station asservie à la place de station maîtresse et station esclave.

L'initialisation du dialogue est effectuée par la station maîtresse (le central) soit à partir d'une demande à ce niveau, soit à partir d'une demande d'un satellite pat l'intermédiaire du Bus d'IT Central.

C'est le central qui impose le sens du transfert : transfert de données de la station maîtresse à la station esclave (transfert selecting) ou inversement (transfert polling).

- Transfert de données de la station maîtresse à la station esclave :

L'initialisation est faite par "selecting". La station maîtresse (le central) adresse la station esclave (un satellite) qui répond si elle est ou non en mesure de recevoir. Si elle est en mesure de recevoir, la station maîtresse effectue alors la transmission des données.

- Transfert de données d'une station esclave à la station maîtresse :

L'initialisation est faite par "polling". La station maîtresse (le central) adresse une station esclave (un satellite) qui répond si elle a ou non des données à transmettre. Si elle a des données à transmettre, elle en effectue la transmission, sinon elle indique qu'elle n'a rien à transmettre et la station maîtresse peut effectuer le "polling" d'une autre station esclave.

5.2 - Les Voies Mode Canal (VMC)

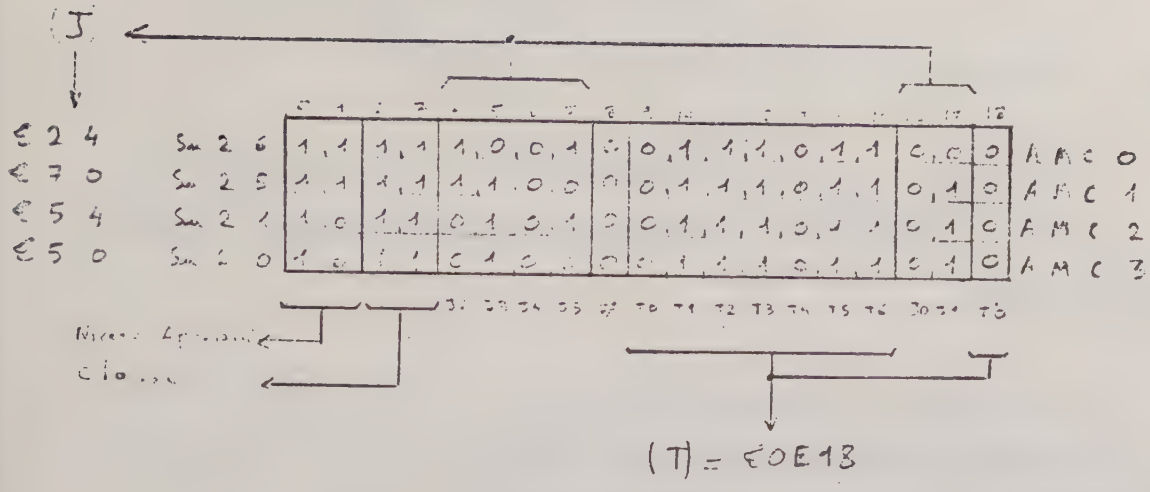
5.2.1 - Généralités

Au départ, MITRA 15 pouvait supporter la connexion de 4 cartes Accès Mode Canal (AMC). Pour des nécessités de connexion de périphériques nouveaux, telles que les imprimantes Logabax, on a créé les Voies Mode Canal (VMC). C'est ainsi que sur les voies VMC, on peut coupler autre chose qu'une carte AMC, de cette manière le microprogramme associé à ces VMC devient un microprogramme universel utilisable par tout coupleur spécifique connecté sur le minibus.

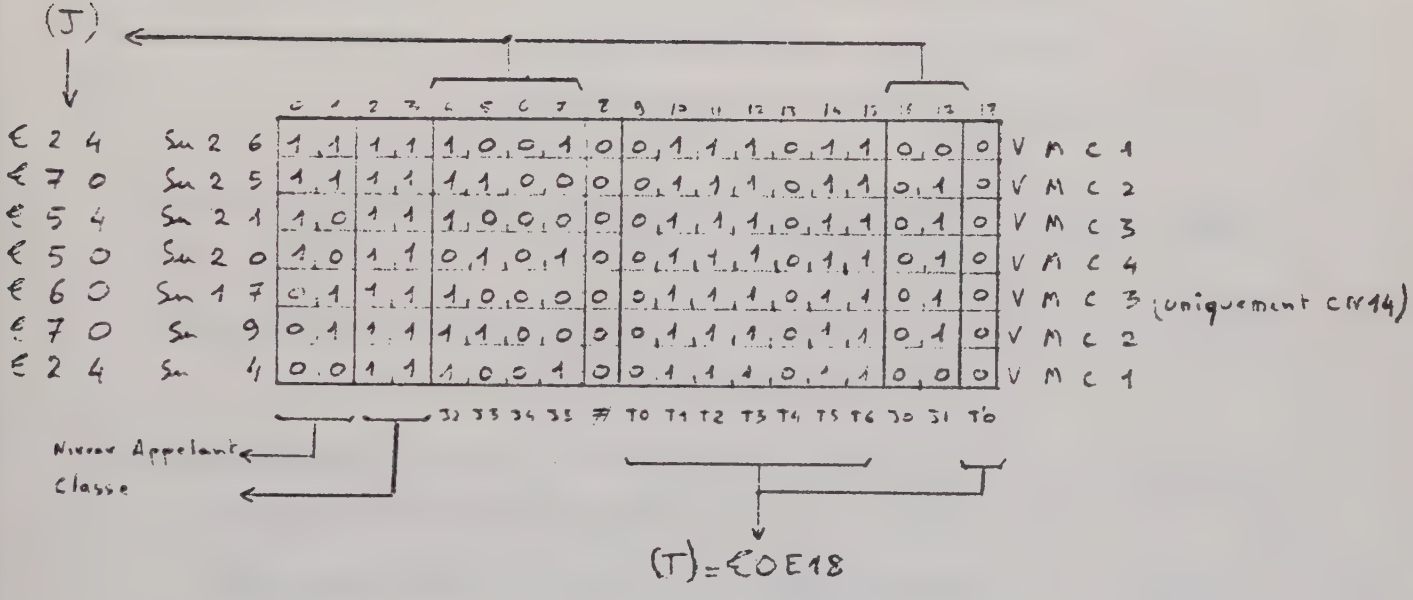
5.2.2 - Les Mémoires Associées aux Suspensions (MAS)

La première mémoire associée aux suspensions utilisables par les 4 AMC est implantée sur la carte CN 10, les suspensions affectées aux cartes AMC 0 , AMC 1, AMC 2 et AMC 3 sont respectivement les SU 26 (niveau 3), SU 25 (niveau 3), SU 21 (niveau 2) et SU 20 (niveau 2). Cette MAS est représentée figure 3.

Des niveaux de suspensions supplémentaires apparaissent à la création des voies VMC afin de pouvoir choisir la priorité de prise en compte des suspensions suivant le type de périphérique branché sur ces voies. C'est ainsi qu'avec la MAS de la CN 14 (ou CN 24) représentée figure 4, la voie 1, correspondant à l'AMCO, est associée à la SU 26 (niveau 3) ou à la SU 4 niveau 0, la VMC 2 (AMC 1) à la SU 25 (niveau 3) ou à la SU 9 (niveau 1), la VMC 3 (AMC 2à à la SU 21 (niveau 2) ou à la SU 17 (niveau 1) uniquement avec la carte CN 14, sur la CN 24 la SU 17 pour les UEM est affectée à l'interface 10 000 ; pour la VMC 4 (AMC 3), il n'y a pas de différence de ce point de vue, c'est toujours le SU 20 (niveau 2) qui lui est affectée.



Chapitre 5 - Figure 3 - MAS d'une CN 10.



Chapitre 5 - Figure 4 - MAS d'une CN 14 ou CN 24.

La figure 5 résume les possibilités d'un système équipé d'une CN 10, la figure 6, celles d'un système équipé d'une CN 14 ou CN 24.

Une remarque s'impose : pour les AMC 2 et 3, les blocs registres rapides ne sont pas les mêmes selon la configuration du système, par suite le logiciel ne sera pas compatible.

Avec la CN 14, il est possible de mettre une AMC par niveau de suspension, donc de leur affecter un ordre de priorité de prise en compte des suspensions en connectant l'AMC 0 sur le niveau 0 (SU 4), l'AMC 2 sur le niveau 1 (SU 17), l'AMC 3 sur le niveau 2 (SU 20) et l'AMC 1 sur le niveau 3 étant le plus prioritaire (SU 25). Ainsi c'est l'AMC 1 qui aura la vitesse de transfert la plus rapide, pouvant suspendre le traitement des autres niveaux.

Les suspensions des VMC sont de classe 3 (MAS 2 - 3), voir paragraphe 2.9.7.2, c'est-à-dire qu'il y a réservation Pile à leur prise en compte avec attente d'un point suspensible (attente fin d'un cycle mémoire).

MAS 4 - 7 : Valeur à charger dans les bits 2 à 5 du registre J (adresse du bloc de registre rapide) J 2 - 5.

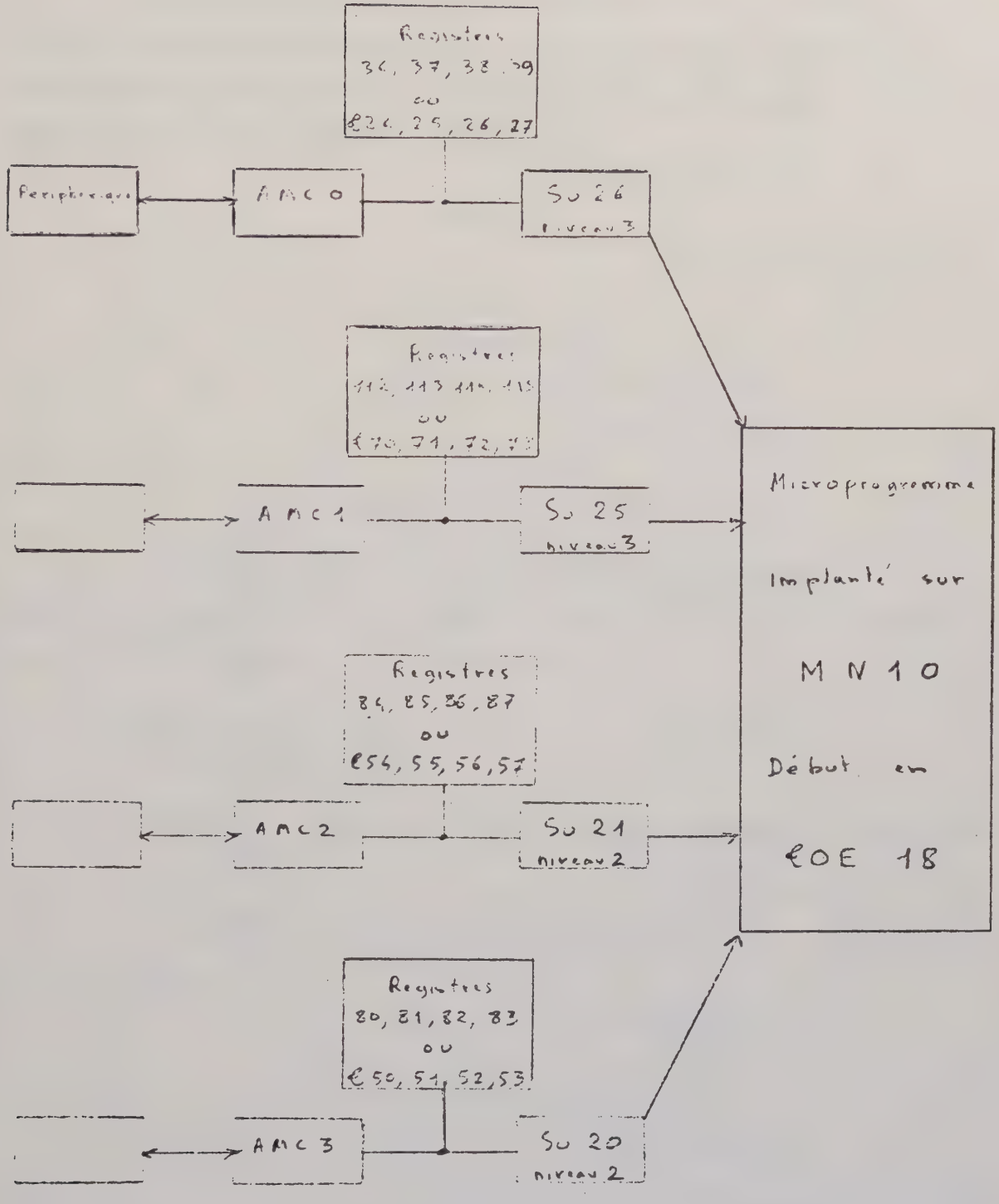
MAS 9 - 15 : Valeur à charger dans les bits 0 à 6 du registre T (adresse du microprogramme) T 0 - 6.

MAS 16 - 17 : Valeur à charger dans les bits 0 et 1 de J (adresse du registre rapide $>$ 64 d'où la nécessité d'une extension registres).

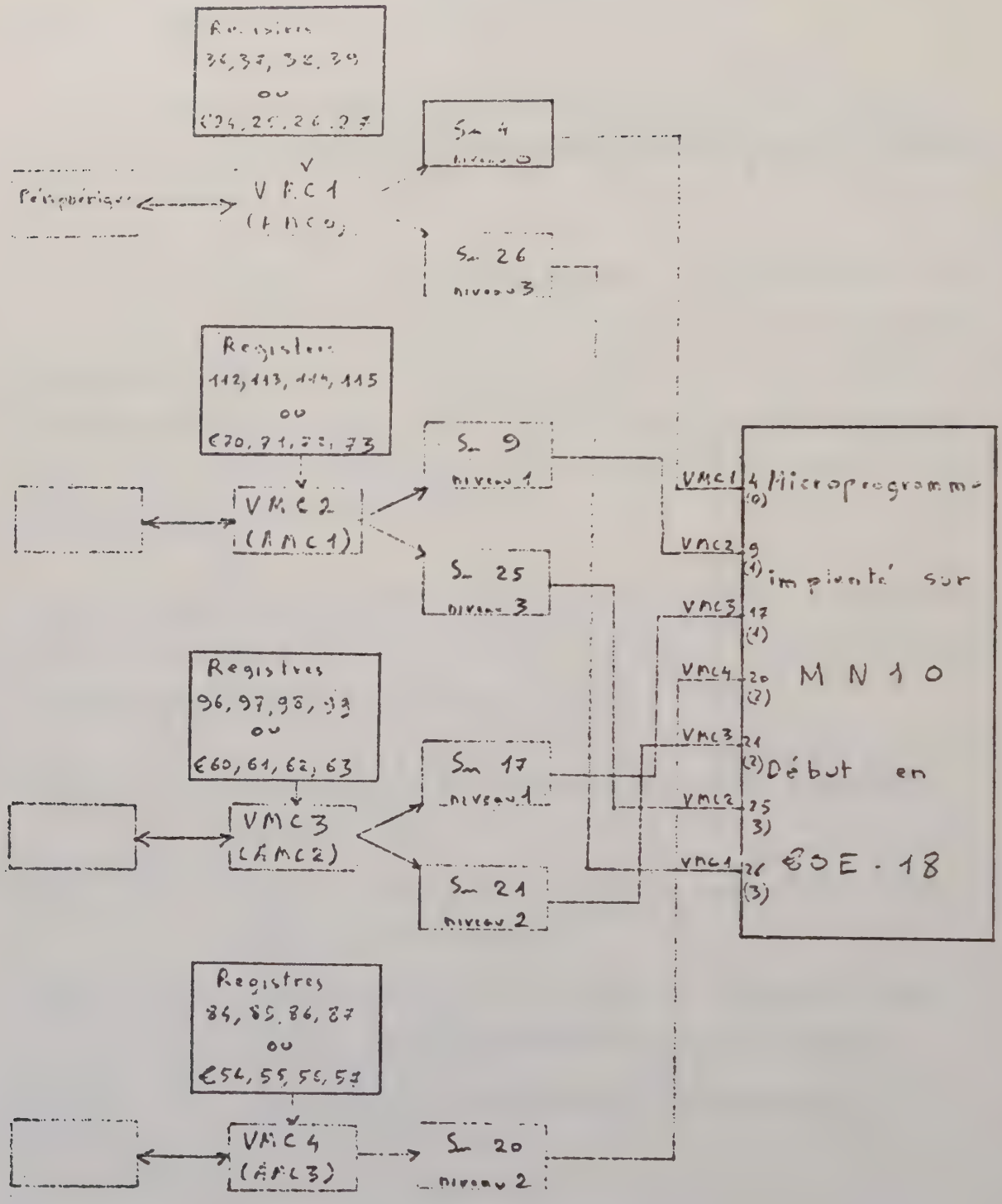
MAS 18 : Valeur à charger dans l'indicateur TEX d'extension de T.

5.2.2.1 - Adresse d'implantation du microprogramme

Le registre T donne le début du microprogramme (voir paragraphe 2.3).

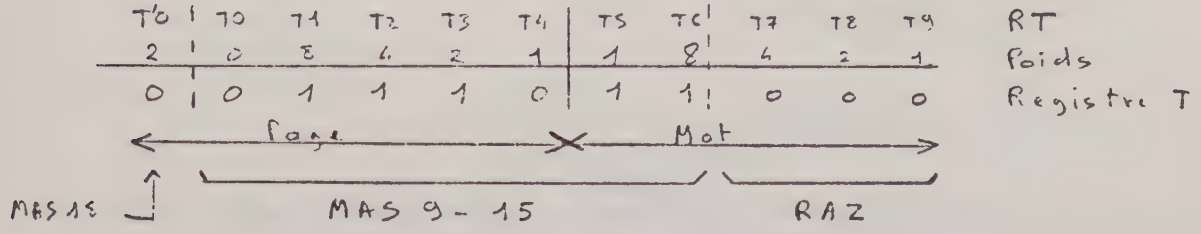


Chapitre 5 - Figure 5 - Système équipé d'une CN 10.



Chapitre 5 - Figure 6 - Système équipé d'une CN 14 ou CN 24.

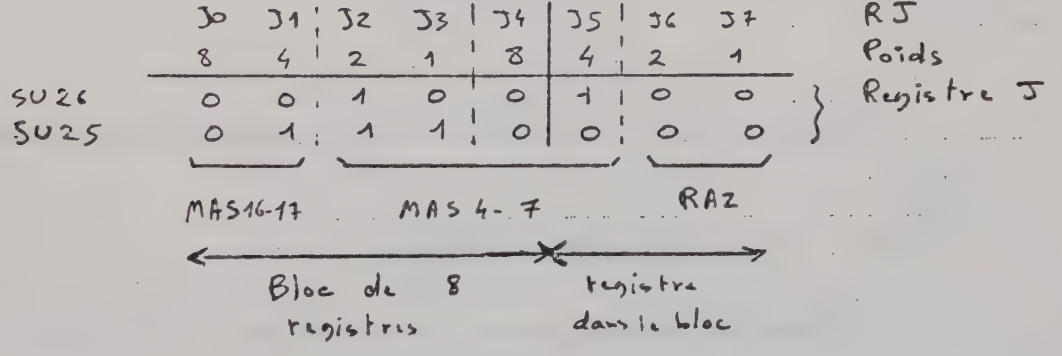
Il est à noter que quel que soit le niveau de suspension, les bits de MAS 9 - 15 et MAS 18 sont identiques ; c'est toujours le même microprogramme qui est appelé ; pour être réentrant, il doit donc utiliser quatre groupes de quatre registres différents selon l'origine de la suspension.



Le microprogramme commence en & 0E18, il est implanté sur la mémoire de commande de base MC 1 (MN 10), l'extension n'est donc pas nécessaire pour utiliser les AMC.

5.2.2.2 - Les registres utilisés

Le registre J pointe sur un bloc de 8 registres rapides (voir paragraphe 2.5).



Le microprogramme des VMC utilise quatre registres notés R 0 à R 3, pour la SU 26 on aura donc les registres & 24 à & 27 et pour la SU 25 on aura les registres & 70 à & 73. Il est à remarquer que pour la SU 26, le microprogramme

travaille en fait sur les 4 derniers registres d'un bloc de 8 par le jeu du bit MAS 7 = J 5. Avec la CN 10, il utilise les 4 premiers registres d'un bloc (& 50 à & 53) pour la SU 20 et les 4 derniers registres du même bloc (& 54 à & 57) pour la SU 21 (figure 5).

5.2.3 - Le microprogramme

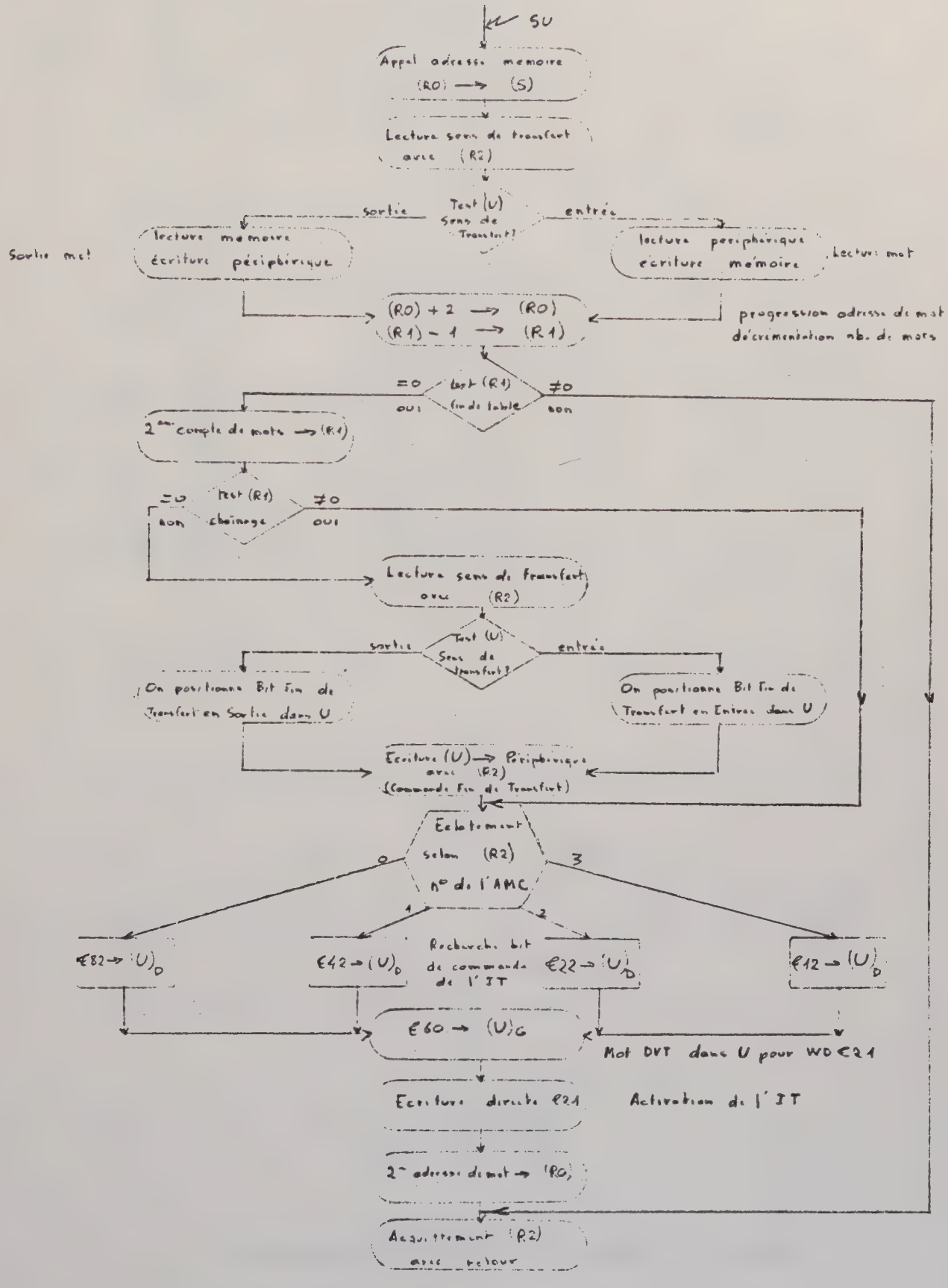
5.2.3.1 - Généralités

Le microprogramme utilise quatre registres de voies notés R 0, R 1, R 2, R 3. Les deux premiers sont les registres liés aux informations, R 0 contenant l'adresse du mot à transférer et R 1 contenant le compte de mots restant à transférer. Les deux derniers R2 et R 3 sont les registres de couplage, R 2 contenant la fonction de couplage des commandes (WD fin de transfert, RD lecteur sens du transfert et l'acquittement de la suspension), R 3 contenant la fonction de couplage des transferts de mots (RD et WD transfert information). Le contenu des registres est représenté figure 8. Ce microprogramme permet le chaînage de tables, dans ce cas le premier mot à la fin de la première table contient le compte de mots de la table chaînée et le mot suivant contient l'adresse de cette table suivante. En fin de chaînage le compte de mots de la table suivante est nul (voir l'utilisation software des AMC).

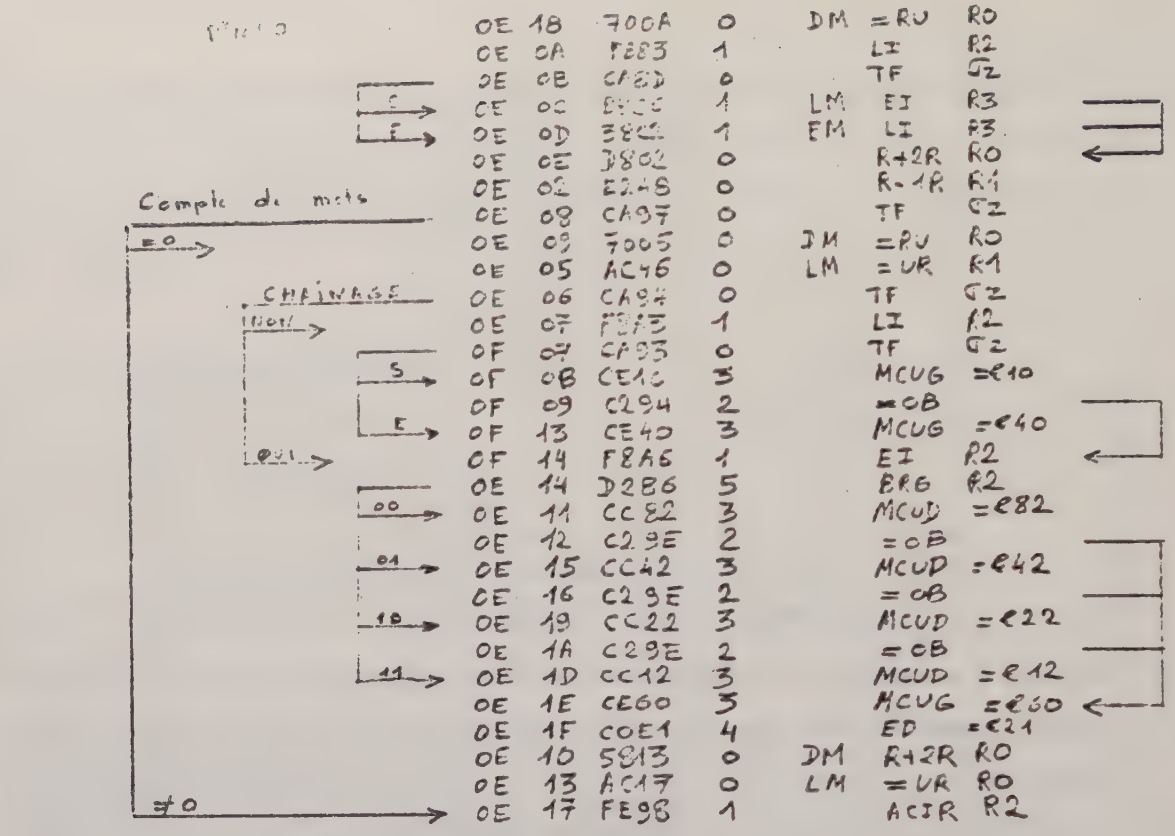
La figure 7 donne l'organigramme du microgramme des voies VMC.

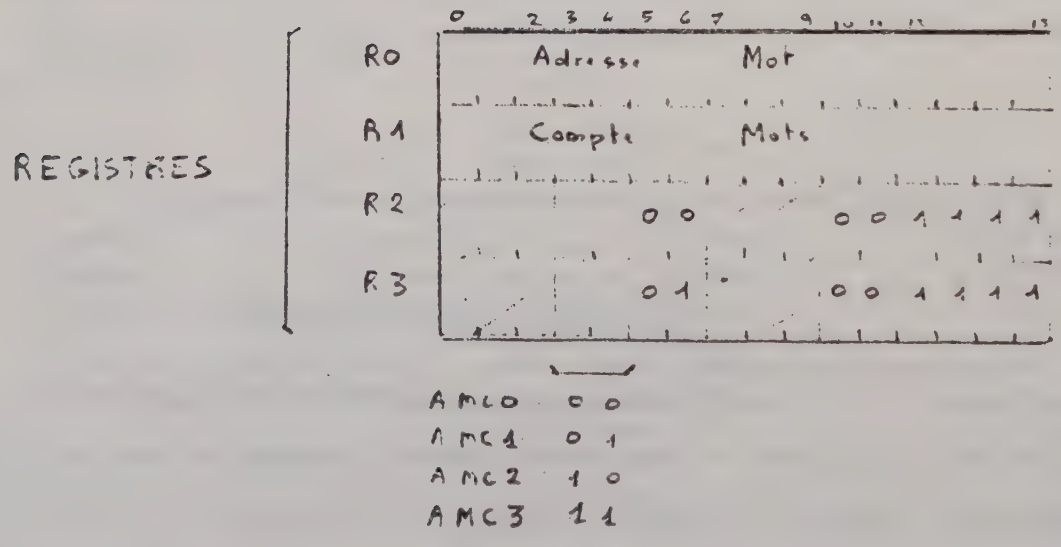
5.2.3.2 - Rappels de microprogrammation

Le listing du microprogramme est donné figure 8. On y trouve l'adresse d'implantation des exécutifs, le code Hexadécimal des Exécutifs, le type de micro-instruction, le dialogue mémoire, le nom de l'exécutif et l'opérande. Sur la figure 9, ces exécutifs sont rangés sous forme d'organigramme afin de compléter la figure 8 et de montrer les boucles de transfert.

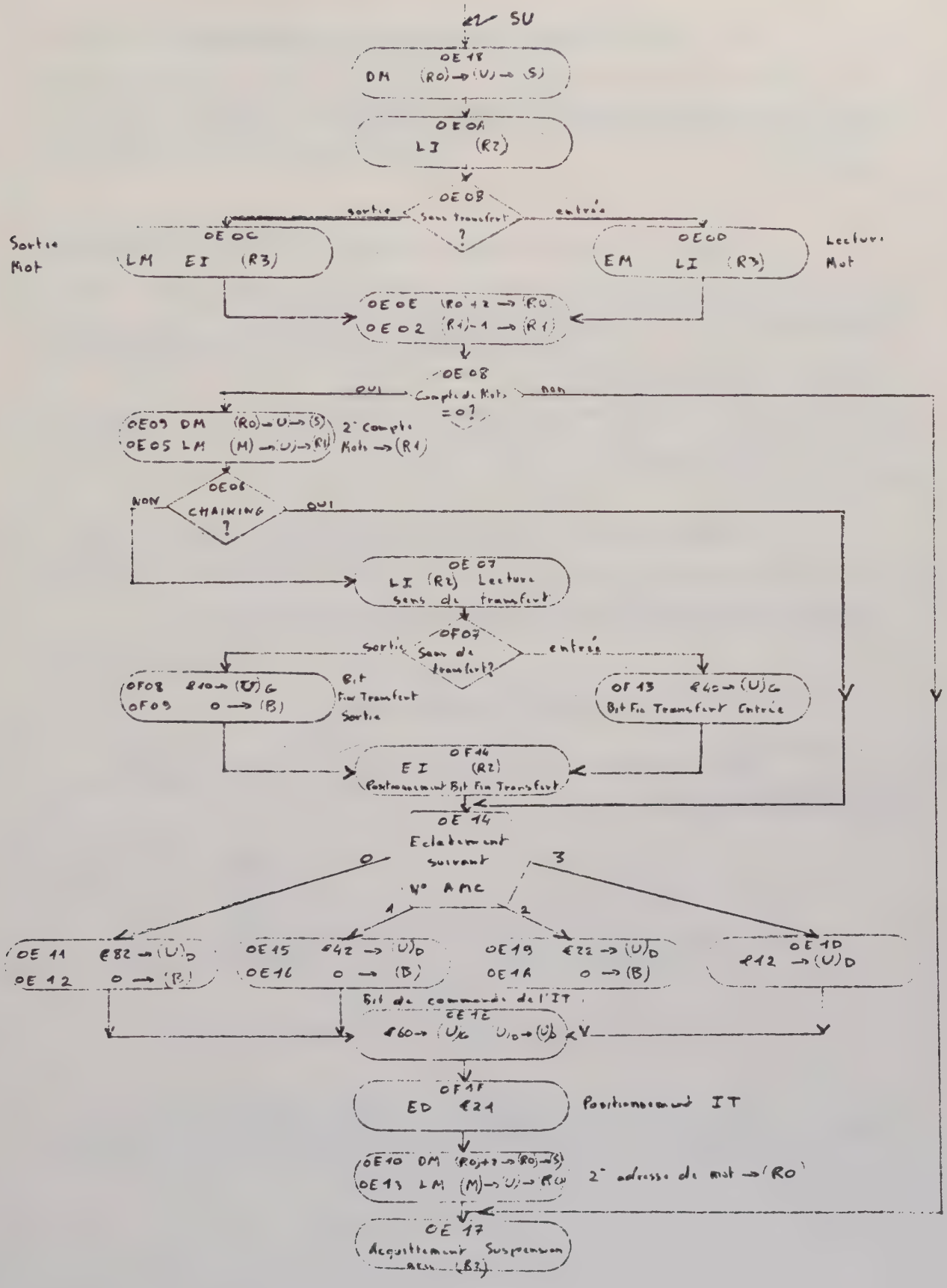


Chapitre 5 - Figure 7 - Organigramme du microprogramme des VMC.





Chapitre 5 - Figure 8 - Listing du microprogramme.



Chapitre 5 - Figure 9 - Les boucles de transfert.

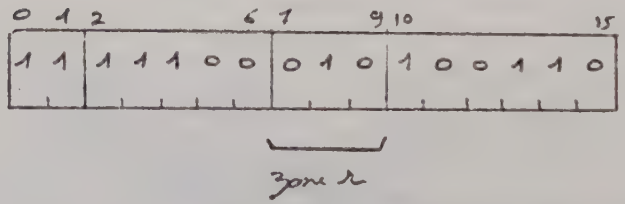
La boucle de transfert simple comporte 8 microinstructions avec deux demi-cycles mémoires et deux fonctions de couplage, la durée de cette boucle est donc d'environ de 2,7 microsecondes (temps théoriques ne tenant pas compte du coupleur).

L'adresse d'un registre général à l'intérieur du demi-bloc sélectionné par la MAS est fournie ici par la zone " r " de la microinstruction (MC 7 - 9), voir paragraphe 2.4.2.3. C'est ainsi que l'on peut travailler sur les 4 registres d'un demi-bloc, les deux poids faibles de J étant à l'état 0 (RJ 6 - 7 = 0 0) et RJ 5 = 0 si l'on travaille avec les 4 premiers registres ou RJ 5 = 1 si l'on travaille avec les 4 derniers registres.

L'adresse d'une microinstruction est fournie par le registre T, son contenu sera modifié en fin d'exécution de cette microinstruction en fonction de celle-ci afin d'exécuter la suivante (voir paragraphe 2.3).

5.2.3.2.1 - Adressage d'un registre rapide :

Soit la microinstruction à l'adresse 0 F 14 : EI R 2, son code est F 8 A 6, elle est de type 1.



MC 7 - 9 = 010 , soit 2 , on travaille donc sur le troisième registre du demi-bloc sélectionné.

5.2.3.2.2 - Evolution du registre T

L'évolution du registre T définit le chemin à parcourir dans la mémoire de commande, voir paragraphe 2.3.2.

a) Modification normale

Elle s'effectue pour les microinstructions de type 0 et de type 2. Cette modification dépend du bit 10 du mot de commande :

si MC 10 = 0	MC 11-15 ⟶ RT 5 - 9	(modification mot)
si MC 10 = 1	MC 11-15 ⟶ RT 0 - 4	(modification page)

b) Modification normale restreinte

Elle s'effectue pour les microinstructions de type 1 ; cette modification dépend aussi du bit 10 du mot de commande :

si MC 10 = 0	MC 14-15 ⟶ RT 8 - 9	(modification mot)
si MC 10 = 1	MC 14-15 ⟶ RT 3 - 4	(modification page)

c) Modification implicite

Elle s'effectue pour les microinstructions de type 3 et de type 4 :

$$(T) + 1 \xrightarrow{\text{Modulo } 16} (T)$$

Le contenu du registre T est incrémenté et 1 modulo 16.

d) Retour pile :

Sur acquittement suspension avec retour (ACR) et acquittement indirect avec retour pile :

$$(\overline{\top\!\!\mid}\ T) \longrightarrow (T)$$

On reprend l'exécution du microprogramme suspendu.

e) Test bascule fausse

De type 0, la modification est normale si le test est satisfait, la modification est implicite si le test est non satisfait. MC 7 - 9 (zone r) représente alors l'adresse de la bascule à tester (indicateur microprogramme) :

MC 7 - 9 = 0 1 0 bascule SZ (Sigma Zéro)

à 1 pour la sortie de l'opérateur (OP) nul $\overline{U} = 0$.

f) Eclatement du type BRG

On utilise une information externe, ici le numéro de l'AMC initialisée préalablement dans R 2.

La zone RR 00 - 05 est masquée par MC 10 - 15 : branchement sur R gauche (voir paragraphe 2.3.2.6).

g) Sur suspension

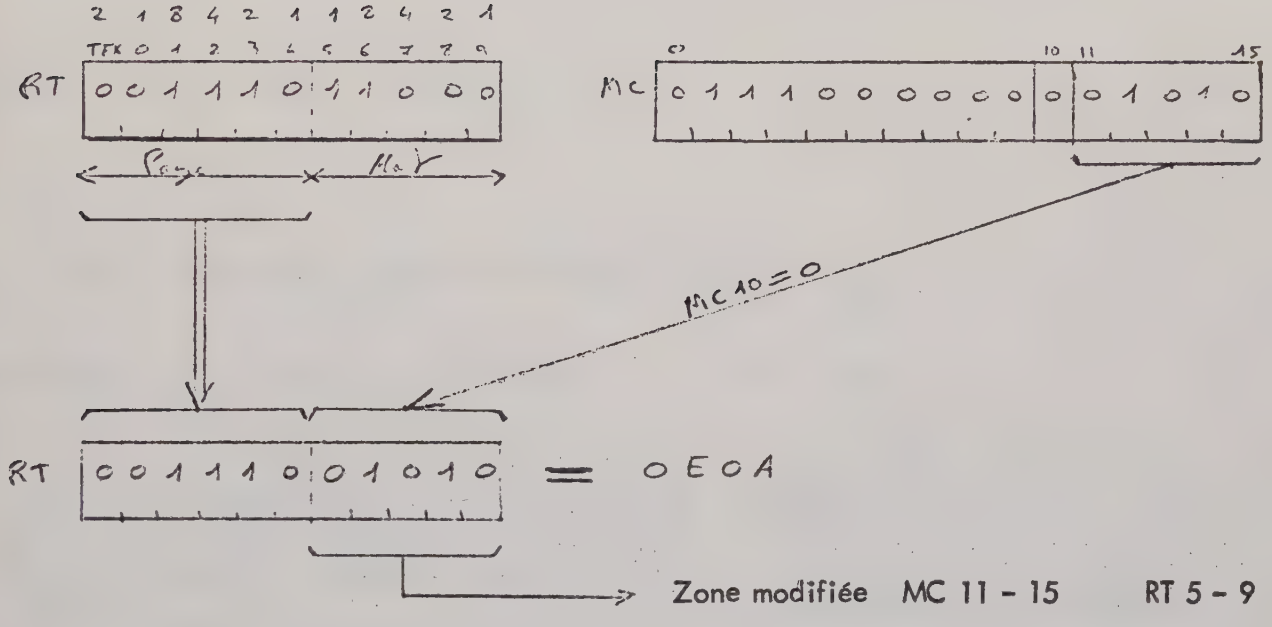
MAS 18 $\longrightarrow$ TEX et MAS 9 - 15 $\longrightarrow$ RT 0 - 4

5.2.3.3 - Exemples d'évolution du registre T

Les exemples sont pris dans le microprogramme des VMC.

a) Modification normale

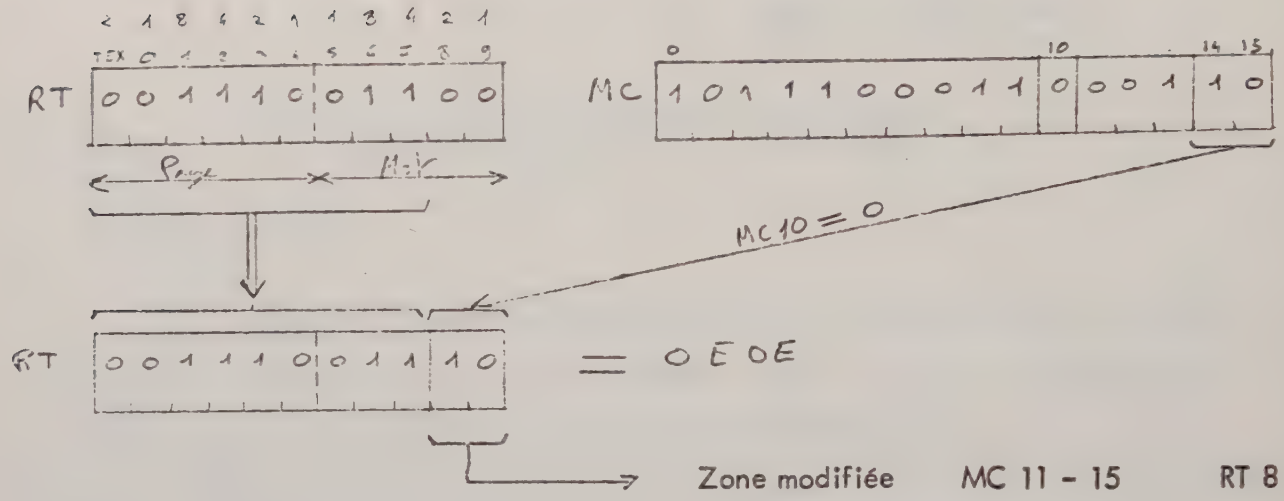
- En 0E 18 MC = 700 A de type 0 (MC 10 = 0)



La microinstruction suivante est celle implantée en 0 E 0 A, c'est-à-dire MC = F 8 8 3 .

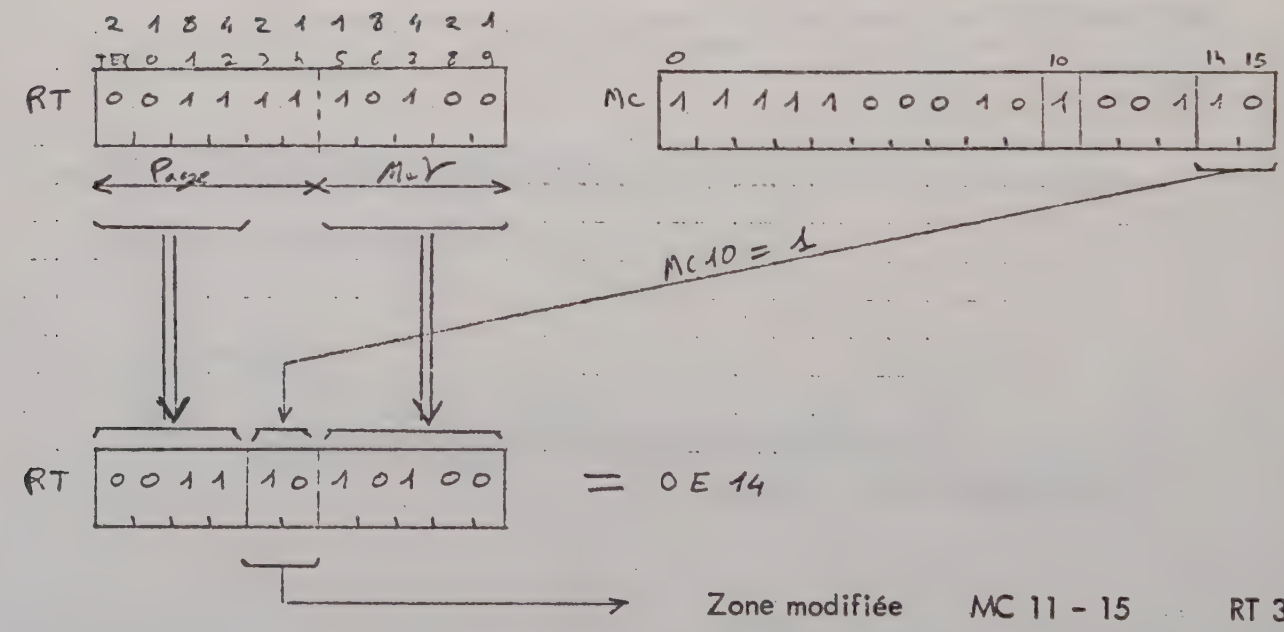
b) Modification normale restreinte

- En 0 E 0 C MC = B 8 C 6 de type 1 (MC 10 = 0)



La microinstruction suivante sera celle implantée en 0 E 0 E .

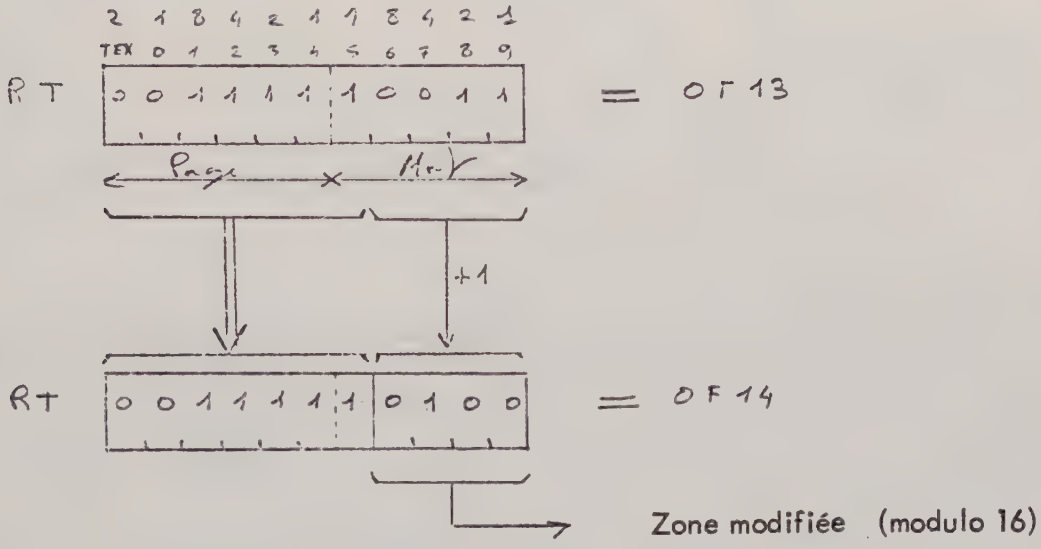
- En 0 F 14 MC = F 8 A 6 de type 1 (MC 10 = 1)



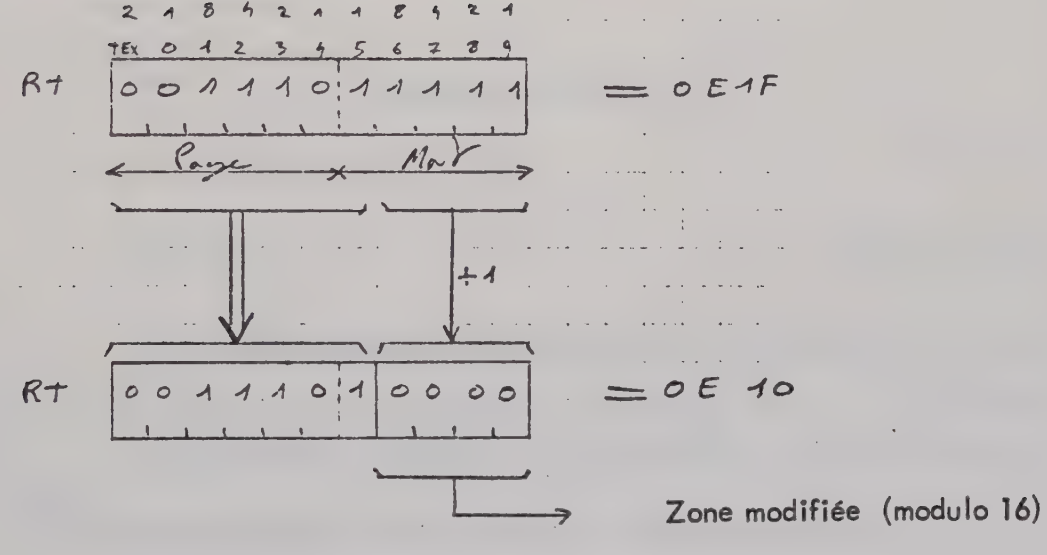
La microinstruction suivante est celle implantée en 0 E 14.

c) Modification implicite

- En 0 F 13 MC = C E 40 de type 3



- En 0 E 1 F MC = C 0 E 1 de type 4



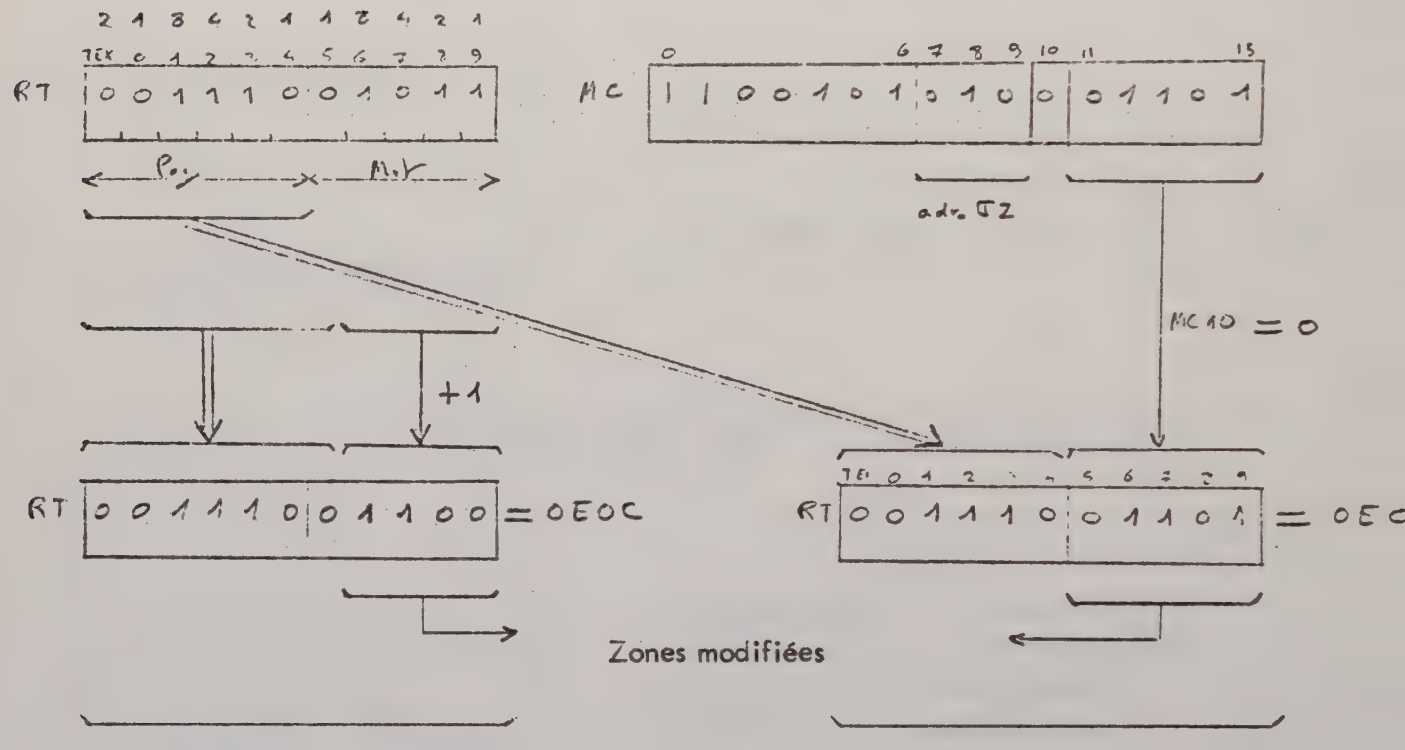
On effectue la somme modulo 16, ici on est dans le cas où l'on remet RT 6 - 9 à zéro par l'incrémentation de 1. La microinstruction suivante est celle implantée en 0 E 10.

d) Retour pile

Le registre T prendra la dernière valeur mise en pile dans TT T , il n'y a donc pas d'exemple pour ce cas.

e) Test bascule fausse

- En 0 E 0 B MC = C A 8 D de type 0 (MC 10 = 0)



Test non satisfait Test satisfait

- Test non satisfait, la modification est implicite :

(T) + 1 ⟶ (T) modulo 16.

La microinstruction suivante sera celle implantée en 0 E 0 C.

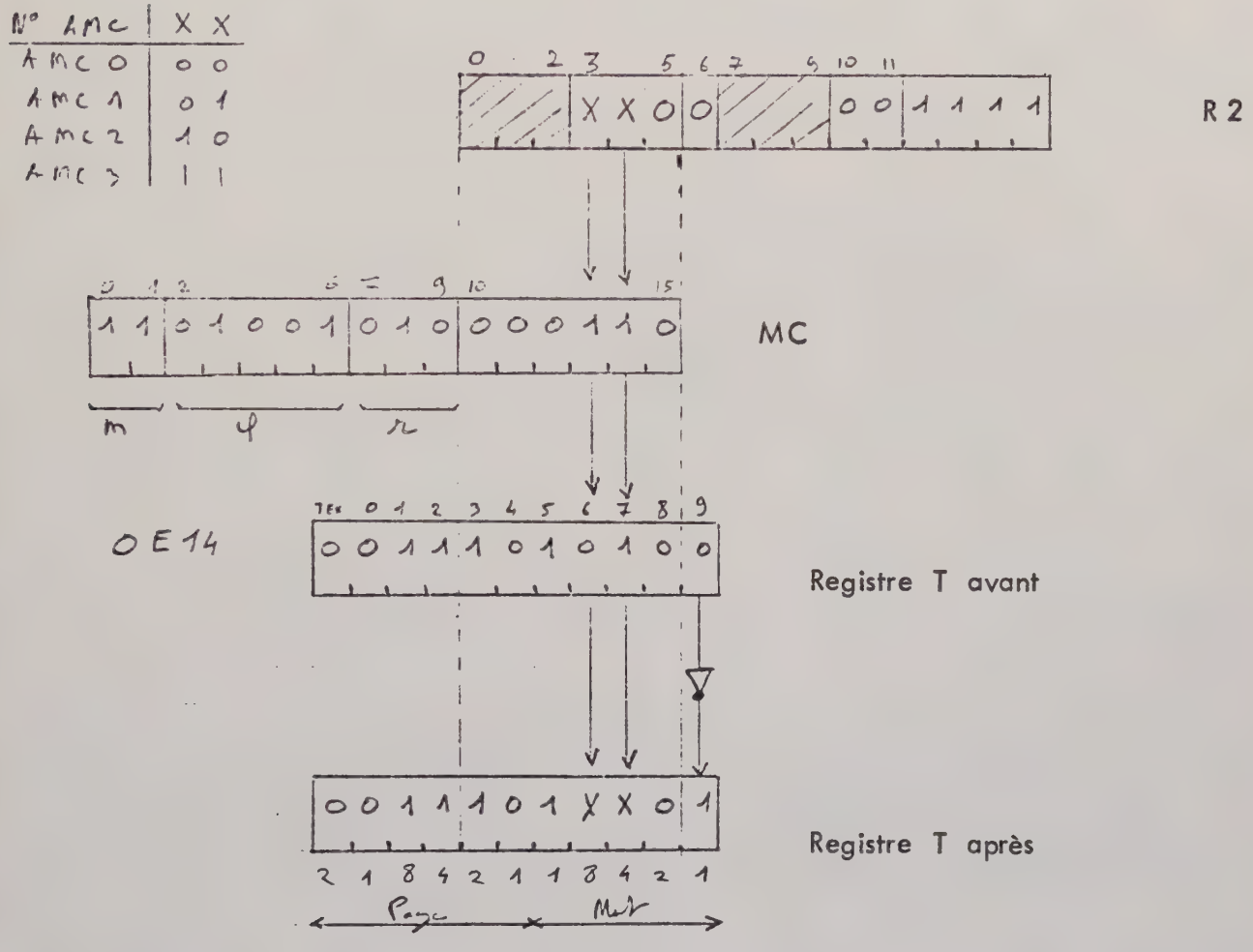
- Test satisfait, la modification est normale, le type est 0 , MC 10 = 0, donc

MC 11 - 15 ⟶ RT 5 - 9

La microinstruction suivante sera alors celle implantée en 0 E 0 D.

f) Eclatement de type BRG

- En 0 E 14 MC = D 2 8 6 de type 5 , c'est la micro-instruction BRG R 2.



Par le masque MC 13 - 14 = 11, on retrouve les bits 3 et 4 du registre rapide R 2 dans les bits 6 et 7 du registre T. Le masque MC 10 - 15 comporte 2 bits à 1, on a donc quatre possibilités de branchement en fonction du numéro de l'AMC.

T avant = 0 E 14

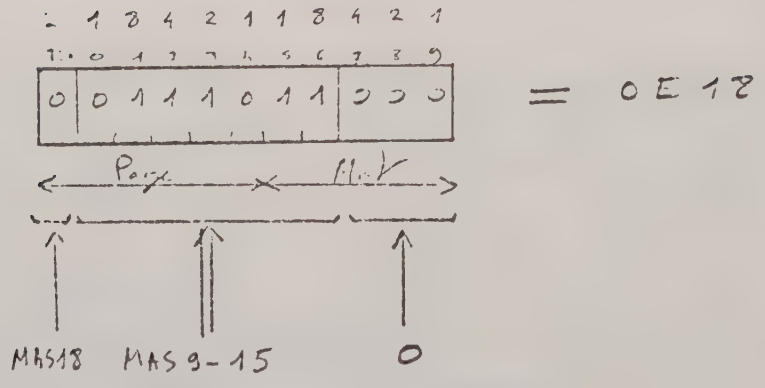
T après = 0 E 11 pour AMC 0
0 E 15 pour AMC 1
0 E 19 pour AMC 2
0 E 1D pour AMC 3

g) Sur suspension

Sur la suspension, le bit 18 de la Mémoire Associée aux Suspensions est chargé dans le bit d'extension TEX du registre 7 et la zone

MAS 9 - 15 RT 0 - 6

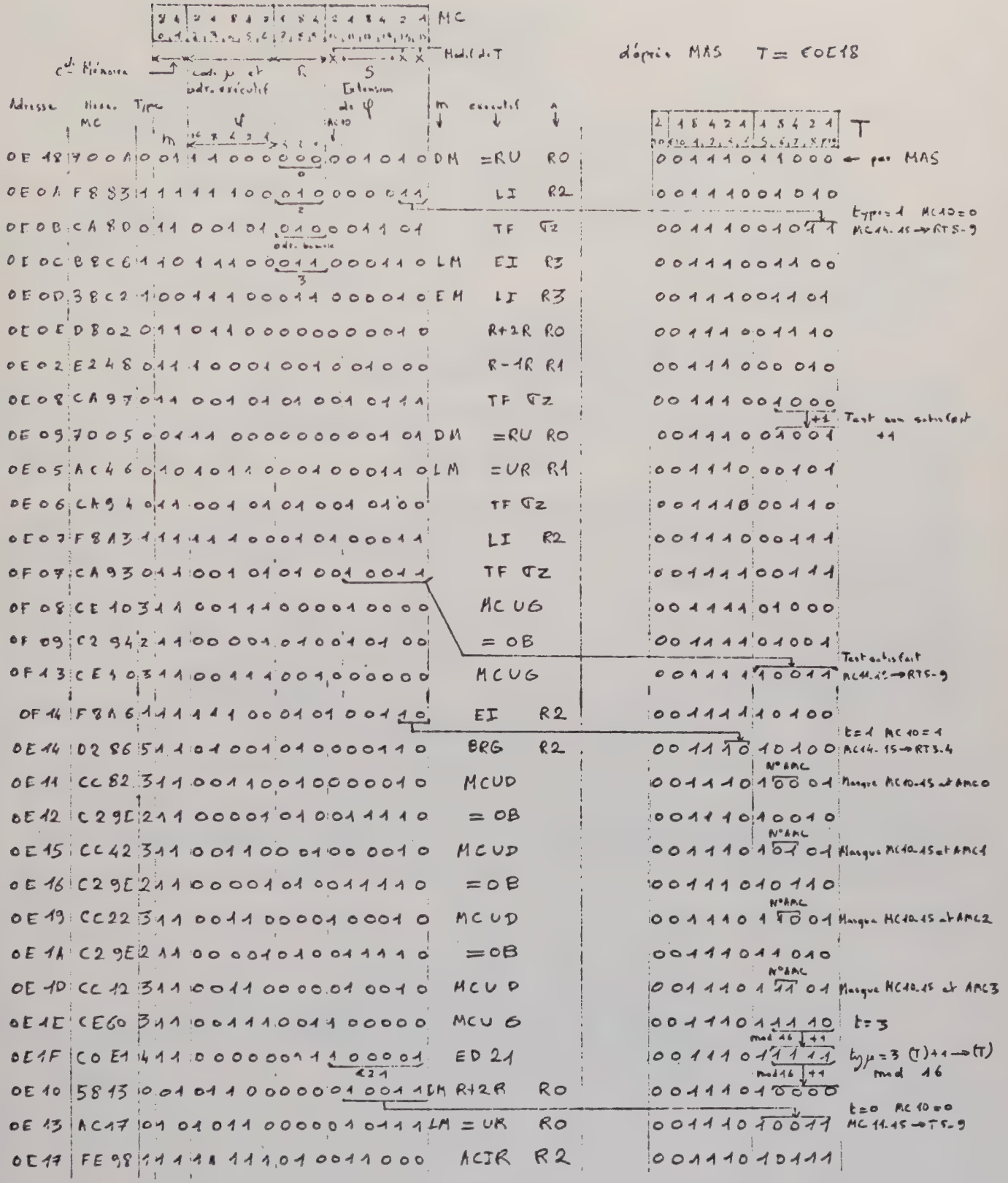
Les bits 7, 8, 9 seront remis à zéro.



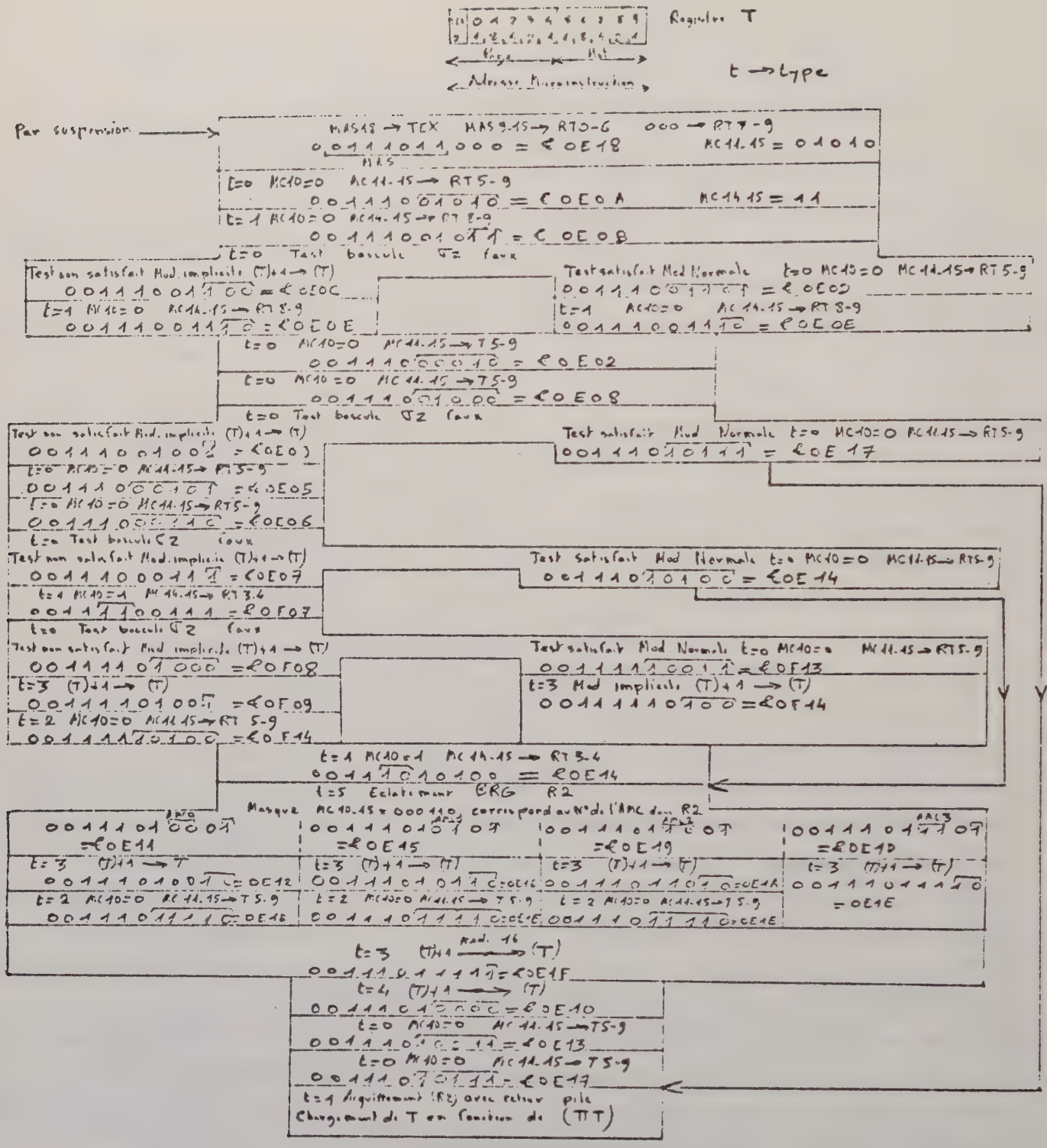
La figure 10 donne les codes binaires des Mots de Commande et du registre T, la figure 11 donne la progression de T dans le microprogramme des VMC.

Il est à remarquer que les microinstructions = 0 B (0 → indication B) ne servent en fait que de branchement dans ce microprogramme, type 2 avec MC 10 = 0 donc modification de T par

MC 11 - 15 ⟶ RT 5 - 9



Chapitre 5 - Figure 10 - Mots de commande et registre T.



Chapitre 5 - Figure 11 - Progression de T dans le microprogramme des VMC.

5.2.3.4 - Le dialogue mémoire et les E / S

a) Le dialogue mémoire

La zone m du Mot de Commande (MC 0 - 1) détermine l'action à effectuer sur la mémoire ferrite, on en trouvera la valeur binaire figure 10.

m	1/2 cycle	
0 0	E M	Demande d'écriture en mémoire
0 1	D M	Demande de lecture en mémoire (effacement du mot adressé)
1 0	L M	Demande de réécriture du mot lu
1 1	NOP	Repos (pas d'action)

- Demande Mémoire (DM) : A la fin de l'exécution d'une micro-instruction, il y a chargement du registre S par $\overline{U}$, remise à zéro du registre M qui sera positionné par les " 1 " et envoi d'une demande d'accès en lecture à la mémoire. Si la mémoire est libre, elle commence un cycle de lecture qui efface la mémoire et remplit le registre M avec le contenu de cette mémoire

$\overline{U} \longrightarrow (S)$ et $0 \longrightarrow (M)$ puis $((S)) \longrightarrow (M)$

- Réécriture du Mot Lu (LM) : Si le registre M a été garni, cette action lance un cycle d'écriture de la mémoire et force le transfert du registre M dans μ

$(M) \longrightarrow ((S))$

- Ecriture Mémoire (EM) : A la fin de l'exécution d'une microinstruction, cette action accomplit le transfert de la sortie de l'opérateur dans le registre M ($\overline{\cup} \longrightarrow$ M), en même temps, elle lance le cycle d'écriture de la mémoire

$$\overline{\cup} \longrightarrow (M) \quad \text{puis} \quad (M) \longrightarrow ((S))$$

Le dialogue mémoire est représenté figure 12.

Remarque

Ce dialogue mémoire peut aussi être combiné à une fonction d'Entrée-Sortie avec le coupleur ; c'est notre cas pour l'écriture ou la lecture de l'information à transmettre à l'AMC.

b) Les Entrées-Sorties

- LI R 2 : Lecture indirecte sans appel mémoire. R 2 contient l'adresse de la fonction de couplage, qui est envoyée au coupleur (R 2) $\longrightarrow \gamma \longrightarrow$ Coupleur, les données lues sont alors chargées dans U

$$\text{LP } 00 - 15 \longrightarrow \alpha \longrightarrow \overline{\cup} \longrightarrow (U)$$

- EI R 2 : Ecriture indirecte sans appel mémoire. Les données à transmettre sont dans U, le registre R 2 contient l'adresse de couplage

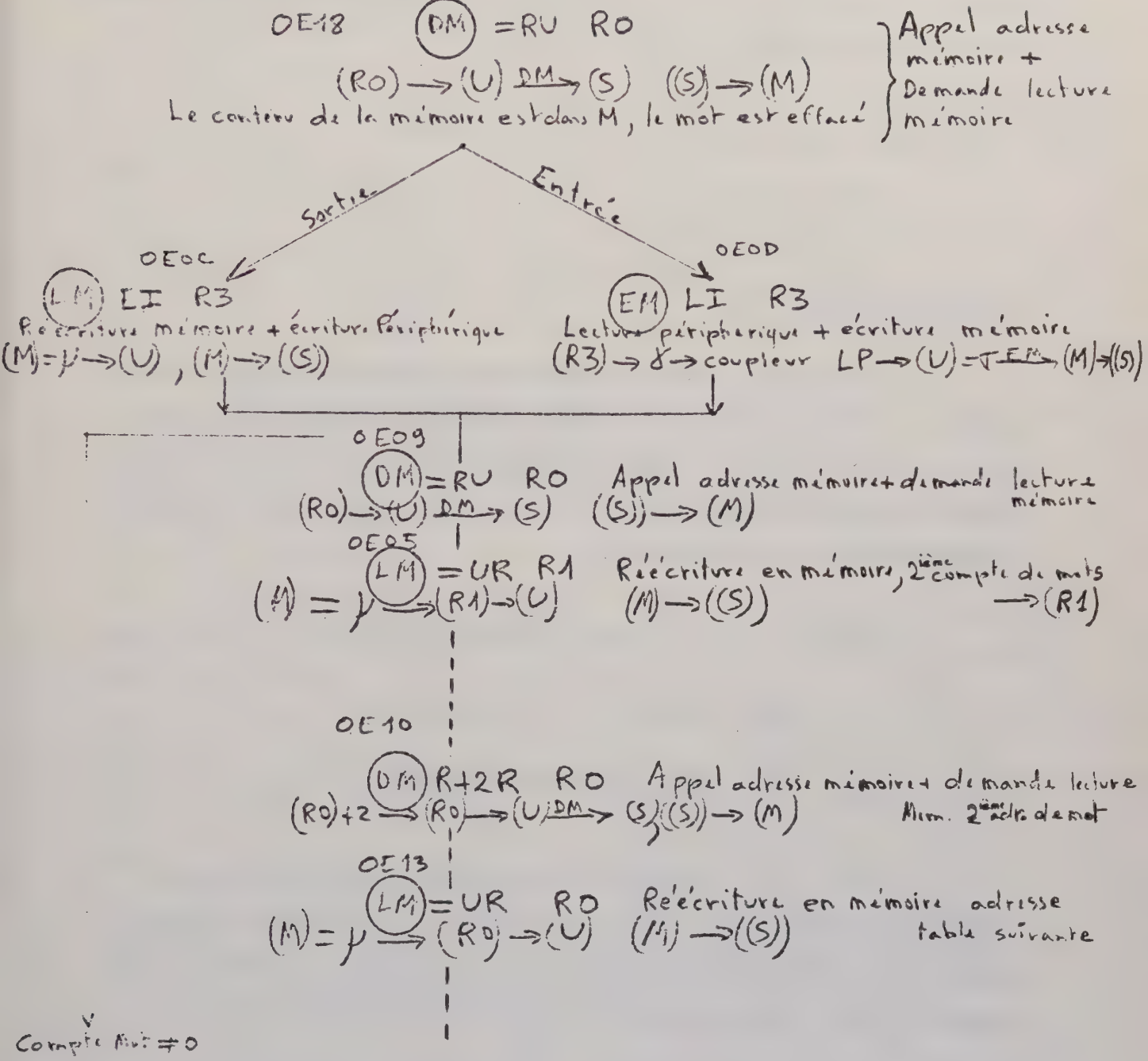
$$(U) = \mu \longrightarrow \beta \longrightarrow \overline{\cup} \longrightarrow (U) = \text{EP } 00 - 15$$

$$(R\,2) \longrightarrow \gamma \longrightarrow \text{Coupleur}$$

- ED 21 : Ecriture directe sans appel mémoire, l'adresse complémentaire est nulle (& 21 $\longrightarrow$ AD 1 , EC 2), le numéro d'adresse, ici & 21 est l'adresse primaire, le contenu de U, qui est l'adresse de l'IT, est envoyé au coupleur (positionnement de l'IT)

$$\text{AD } 1 \quad , \quad \text{EC } 2$$

$$(U) = \mu \longrightarrow \text{EP } 00 - 15 \longrightarrow \text{Coupleur}$$



Chapitre 5 - Figure 12 - Le dialogue mémoire.

- AC IR R 2 : Acquittement indirect avec retour pile (sans appel mémoire). R 2 contient l'adresse de la fonction de couplage afin d'effectuer la RAZ de la demande de suspension. La micromachine fait un retour pile. Le registre U contient des données à écrire éventuellement sur le coupleur

(R 2) ⟶ γ ⟶ Coupleur

(U) = μ ⟶ (U) ⟶ EP 00 - 15

c) Dialogue Mémoire + E/S

- LM EI R 3 : C'est une réécriture en mémoire plus une écriture périphérique (sortie information) . R 3 contient l'adresse de la fonction de couplage pour les transferts de mots. Le contenu du registre M est envoyé sur le bus par les lignes EP au coupleur adressé par R 3, en même temps, il est envoyé en mémoire à l'adresse indiquée par le registre S

(M) = μ ⟶ β ⟶ σ ⟶ (U) = EP 00 - 15

(R 3) ⟶ γ ⟶ Coupleur

(M) ⟶ ((S)) écriture mémoire

- EM LI R 3 : C'est une lecture périphérique plus une écriture en mémoire (entrée information). R 3 contient l'adresse de la fonction de couplage. Après la lecture périphérique, les données étant chargées dans U et dans M , le demi-cycle (EM) écriture en mémoire est lancé à l'adresse contenue dans S.

(R 3) ⟶ γ ⟶ Coupleur

LP 00 - 15 ⟶ χ ⟶ σ ⟶ (U) $\xrightarrow{EM}$ (M) ⟶ ((S))

La figure 13 résume les exécutifs des voies VMC.

R0 = adresse de mot
R1 = compte de mots
R2 = couplage commande
R3 = couplage transfert de mots

type	Accès Mémoire	Exécutif	Opérande R	Exécutif	
0	DM	=RU	R0	(R0) → (U) = σ —DM→ (S), 0 → (M) ; ((S)) → (M)	Appel adresse du mot = (R0) et lecture en mémoire (du mot à transférer)
1		LI	R2	(R2) → γ → Coupleur LP00-15 → α → σ → (U)	Lecture indirecte avec (R2) Sens de transfert d'après l'origine de la suspension
0		TF	σZ	(U) = μ → (U) positionnement σZ	Test bascule σZ fausse : SGZ Sigma Zéro σZ = 1 si le résultat σ de la fonction réalisée par l'opérateur = 0
1	LM	EI	R3	(M) = μ → β → σ → (U) = EP00-15 (R3) → γ → Coupleur (M) → (S)	Réécriture en mémoire + écriture indirecte avec (R3) sortie info.
1	EM	LI	R3	(R3) → γ → Coupleur LP00-15 → α → σ → (U) (U) → (M) → (S)	Lecture périphérique (R3) entrée info + écriture en mémoire
0		R+2R	R0	(R0) + 2 → (R0) → (U)	Progression adresse de mot
0		R-1R	R1	(R1) - 1 → (R1) → (U)	Décrémentation compte de mots
0		TF	σZ	(U) = μ → (U) positionnement σZ	Test bascule σZ fausse
0	DM	=RU	R0	(R0) → (U) = σ —DM→ (S), 0 → (M) ; ((S)) → (M)	Appel adresse de mot 2 compte de mots + Lecture en mémoire
0	LM	=UR	R1	(M) = μ → (R1) → (U) ; (M) → ((S))	réécriture en mémoire, 2ème compte de mots → (R1)
0		TF	σZ	(U) = μ → (U) positionnement σZ	Test bascule σZ fausse
1		LI	R2	(R2) → γ → Coupleur LP00-15 → α → σ → (U)	Lecture indirecte avec (R2) sens de transfert
0		TF	σZ	(U) = μ → (U) positionnement σZ	Test bascule σZ fausse
3		MCUG	10	MC8-15 → U0-7, U8-15 inchangés ℓ10 → $(U)_G$	Bit fin de transfert en sortie dans $(U)_G$
2		=0B		0 → B (U) = μ → (U)	Pour modif. de T (Branchement)
3		MCUG	40	ℓ40 → $(U)_G$	Bit fin de transfert en entrée dans $(U)_G$
1		EI	R2	(U) = μ → β → σ → (U) = EP00-15 (R2) → γ → Coupleur	Ecriture indirecte avec (R2) Fin de transfert
5		BRG	R2	Eclatement suivant (R2)0-5 (U) = μ → (U) Masque MC 10-15 = 000110	Eclatement selon le N° de l'AMC (Modification de T)
3		MCUD	82	MC7-15 → U7-15, 0 → U0-6 0 → $(U)_G$ ℓ82 → $(U)_D$	Mot DVT = ℓ82 à droite pour AMC0
2		=0B		0 → indic B (U) = μ → (U)	Modification de T (Branchement)
3		MCUD	42	0 → $(U)_G$ et ℓ42 → $(U)_D$	Octet droit du DVT = ℓ42 pour AMC1
2		=0B		0 → B (U) = μ → (U)	Modification de T (Branchement)
3		MCUD	22	0 → $(U)_G$ et ℓ22 → $(U)_D$	Octet droit du DVT = ℓ22 pour AMC2
2		=0B		0 → B (U) = μ → (U)	Modification de T (Branchement)
3		MCUD	12	0 → $(U)_G$ et ℓ12 → $(U)_D$	Octet droit du DVT = ℓ12 pour AMC3
3		MCUG	60	ℓ60 → $(U)_G$	Fin de constitution du DVT de l'AMC Octet gauche = ℓ60
4		ED	21	(U) = μ → EP00-15 Coupleur ℓ21 → RD1 et EC2	Ecriture directe : positionnement de l'IT
0	DM	R+2R	R0	(R0) + 2 → (R0) → (U) —DM→ (S) ; ((S)) → (M)	Appel adresse mémoire + demande lecture Mémoire 2ème adresse de mot
0	LM	=UR	R0	(M) = μ → (R0) → (U) ; (M) → ((S))	réécriture en mémoire adresse table suivante 2ème adresse → (R0)
1		ACIR	R2	(U) = μ → (U) → EP00-15 (R2) → γ → Coupleur	Acquittement indirect (R2) avec retour Pile RAZ suspension (Occup → 0)
					Retour Pile (πT) → (T)

Chapitre 5 - Figure 13 - Les exécutifs des voies VMC.

5.3 - L'interface d'Entrées/Sorties : l'AMC

5.3.1 - Généralités

L'Accès Mode Canal est un coupleur microprogrammé transférant en Entrées/Sorties par tables de mots :

- On peut connecter 4 AMC sur un MITRA 15.
- Chaque AMC possède une voie d'entrée et une voie de sortie.
- Les 4 AMC peuvent fonctionner en simultanéité.
- Les deux voies d'une AMC ne peuvent fonctionner en simultanéité.
- La cadence globale est supérieure à 100 K mots/seconde pour l'ensemble des 4 voies en quasi-simultanéité.
- Chaque AMC utilise une Voie Mode Canal microprogrammée VMC (voir paragraphe 5.2.3.).
- L'unité centrale et chaque unité d'échange offrent 4 voies VMC.
- Le microprogramme commun pour les 4 VMC est implanté dans la mémoire de commandes de base MC 1, l'extension n'est donc pas nécessaire.
- Chaque AMC utilise un niveau d'interruption, pour chaque AMC le niveau d'interruption peut être choisi entre les 30 niveaux disponibles IT 1 à IT 29 ou l'ITR.
- Chaque VMC utilise un niveau de suspension qui peut être choisi d'après la Mémoire Associée aux Suspensions présente sur MITRA (voir paragraphe 5.2.2).
- Le transfert est initialisé par programme.
- Le périphérique dispose de 4 signaux de dialogue entrée et sortie pouvant servir soit d'état (bit indicateur dans le mot d'état de l'AMC) soit de demande d'IT externe.

- Le chaînage de table est possible.
- Une IT est générée à la fin de chaque table et en fin de transfert.
- Une IT sera générée immédiatement sur "raté de transfert" (système de sécurité).
- Un watch-dog (optionnel) permet de contrôler le fonctionnement du périphérique.
- L'action du bouton RAZ du pupitre MITRA permet de repositionner l'AMC dans son état initial correspondant à la mise sous tension du système : tous les signaux de sortie sont à " 0 " sauf les 2 bits Fin de Transfert en Sortie et Fin de Transfert en Entrée.
- Par ponts (straps) sur la carte on peut faire en sorte que les quatre signaux de dialogue entrée et sortie ne déclenchent pas d'interruptions. On peut aussi inhiber l'action du watch-dog.

Les sécurités :

. L'AMC possède un système watch-dog dont l'utilisation est optionnelle, déclenché par la demande de transfert venant du périphérique et remis à zéro par la demande de transfert suivante. Le watch-dog retombe seul après un temps de 64, 128 , ou 256 μ sec. si une nouvelle demande de suspension n'est pas arrivée ; ce qui déclenche immédiatement une interruption avec positionnement du bit "raté de transfert" dans le mot d'état.

. L'interruption est aussi déclenchée sur une nouvelle demande de suspension alors que le signal OCCUP de l'AMC est toujours positionné (microprogramme en cours). Il y a aussi pour ce cas le positionnement du bit "raté de transfert".

5.3.2 - Utilisation software des AMC

Le microprogramme travaille avec 4 registres notés R 0 à R 3. Le contenu de ces registres est donné figure 8.

R 0 : adresse premier mot de la première table

R 1 : compte des mots de cette première table

R 2 : GEN, 3, 2, 11 0, NOAMC, & 00F

R 3 : GEN, 3, 2, 11 0, NOAMC, & 20F

Remarques :

- R 2 contient l'adresse de la fonction de couplage pour les commandes, il est utilisé par le microprogramme pour effectuer les WD fin de transfert, les RD lecture sens de transfert (origine de la suspension) et acquittement suspension.

- R 3 contient l'adresse de la fonction de couplage pour les transfert de mots, il est utilisé pour les RD er WD Informations.

Pour l'AMC 0 :

```
R 0 - R 1 - R 2 - R 3        & 24 , & 25 , & 26 , & 27
NO AMC              EQU      0
```

- R 2 et R 3 sont à initialiser une fois pour toutes, ils ne sont pas détruits en fin de transfert tandis que R 0 et R 1 évoluent en fonction du transfert initialisé.

- Les 4 registres sont à initialiser pour tout transfert microprogrammé, en cas d'utilisation de l'AMC en mode programmé (RD et WD information programmée), ces registres ne sont pas utilisés ; ce n'est pas une utilisation normale de l'AMC.

5.3.2.1 - Initialisation en début de transfert microprogrammé

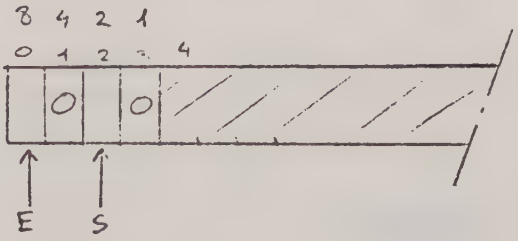
On suppose les 4 registres préalablement initialisés.

Le registre E doit contenir l'adresse de la fonction de couplage des commandes (même format que R 2) :

(E) = GEN, 3, 2, 11 0, NOAMC, & 00F

Le registre (A) doit contenir & 20 à gauche si c'est une initialisation d'un transfert en sortie ou & 80 à gauche si c'est une initialisation d'un transfert en entrée :

(A) = { & 2000 Sortie ; & 8000 Entrée



Exemple :

NO AMC	EQU	0	AMC 0
R 2	EQU	& 26	Couplage Commande
R : E	EQU	4	Registre E
	LDR	= R 2	(R 2) = => (A)
	STR	= R : E	(A) = => (E)
	LBL	= & 20	& 20 = => (A) G
	WD		Transfert Sortie
	DIT		Attente IT

5.3.2.2 - Fin de transfert programmé

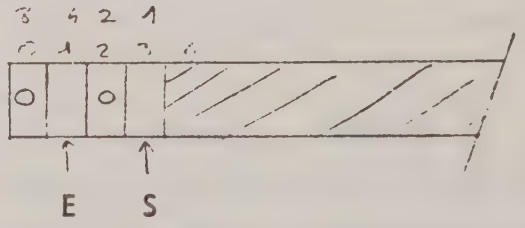
De même, le registre E doit contenir l'adresse de la fonction de couplage des commandes :

(E) = GEN, 3, 2, 11 0, NOAMC, & 00F

Le registre A doit contenir '& 10 à gauche si c'est une fin de transfert en sortie, & 40 à gauche si c'est une fin de transfert en entrée :

(A) = & 1000 Sortie

& 4000 Entrée



Exemple :

NO AMC	EQU	0	AMC 0
C : COM	GEN, 3, 2, 11	0, NOAMC, & 00F	
	LDE	C : COM	Couplage Commande
	LBL	= & 40	& 40 = ⇒ (A) G
	WD		Fin Transfert Entrée

Cet ordre est utilisé pour interrompre un transfert en cours par exemple sur détection d'anomalie : bit raté de transfert dans le mot d'état.

5.3.2.3 - Transfert programmé

Afin d'effectuer des entrées d'informations (RD Info.) ou des sorties d'informations (WD Info.), le registre E doit contenir l'adresse de la fonction de couplage des transferts de mots (même format que R 3).

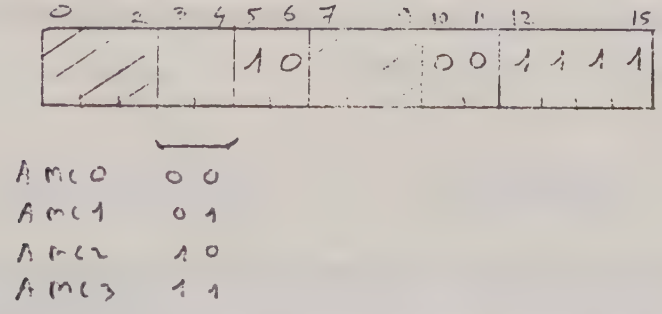
(E) = GEN, 3, 2, 11 0, NO AMC, & 20F

- en entrée : au moment du RD, le registre A est chargé par l'information présente sur les 16 fils de la voie d'entrée.

- en sortie : au moment du WD, le registre A doit contenir l'information à écrire dans le registre de 16 bits de la voie de sortie.

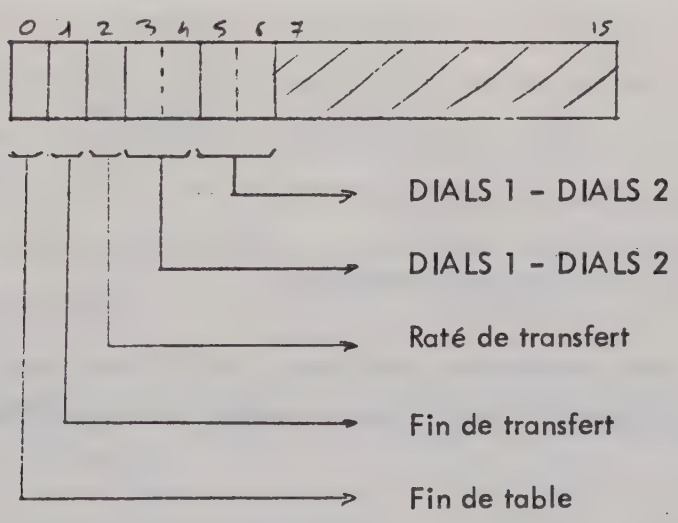
5.3.2.4 - Lecture du mot d'état

Au moment du RD, le registre E doit contenir l'adresse de la fonction de couplage suivant le format :



soit (E) = GEN, 3, 2, 11 0, NOAMC, & 40F

Le registre A sera chargé selon le format suivant :



Remarques :

- Les 4 bits DIALE 1 à DIAL S 2 sont la recopie des 4 signaux de dialogue au moment de la lecture du mot d'état.

- Le bit raté de transfert est positionné soit sur une demande de suspension avec le signal OCCUP à 1, soit sur Watch-Dog (la demande de suspension suivante n'étant pas arrivée à temps).

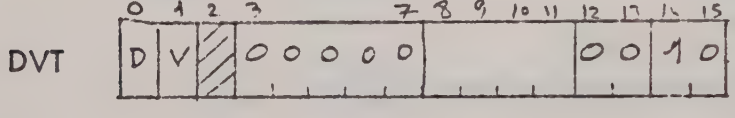
- Le bit fin de table est positionné sur une activation de l'IT AMC.

- Le bit de fin de transfert est positionné sur un WD fin de transfert.

- Les trois bits, fin de table, fin de transfert et raté de transfert, ne sont remis à zéro que sur un DIT de l'AMC.

5.3.2.5 - Adresse de l'IT

Il est à noter que l'AMC ne possède pas de bascule d'armement, elle ne peut donc pas se protéger temporairement contre les IT externes venant des bits de dialogue.



		DVT
1 0 0 0	AMC 0	€ 6 0 8 2
0 1 0 0	AMC 1	€ 6 0 4 2
0 0 1 0	AMC 2	€ 6 0 2 2
0 0 0 1	AMC 3	€ 6 0 1 2

5.3.2.6 - Structure en mémoire

Pour le transfert d'une table, à la fin de celle-ci, après les x mots, le suivant doit être nul afin d'éviter le chaînage. A L'initialisation du transfert on aura :

$$(R\,1) = x$$

Pour le transfert de tables chaînées, R 0 contient l'adresse du premier mot de la première table et R 1 son nombre de mots. Les 2 mots suivants cette

première table contiennent le nombre de mots de la table chaînée et son adresse ; ainsi de suite jusqu'à la dernière table qui, elle, aura 0 à la place du nombre de mots de la table suivante afin d'éviter le chaînage et de forcer la WD fin de transfert micro-programmé.

Ces deux cas sont résumés figure 14.

Remarque :

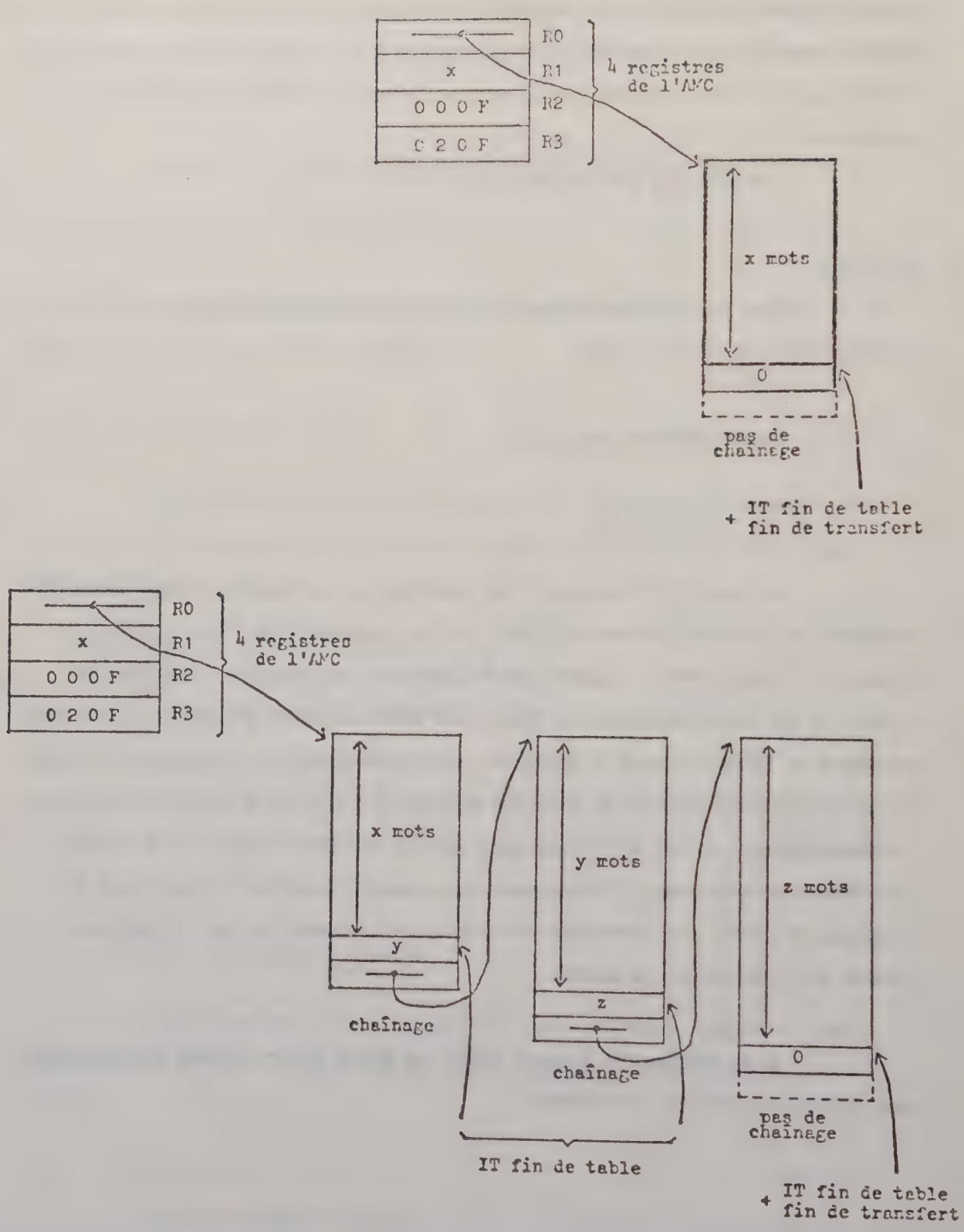
Pour des applications particulières ou des programmes de test, une table peut être chaînée sur elle-même.

5.3.3 - Etude Hardware des AMC

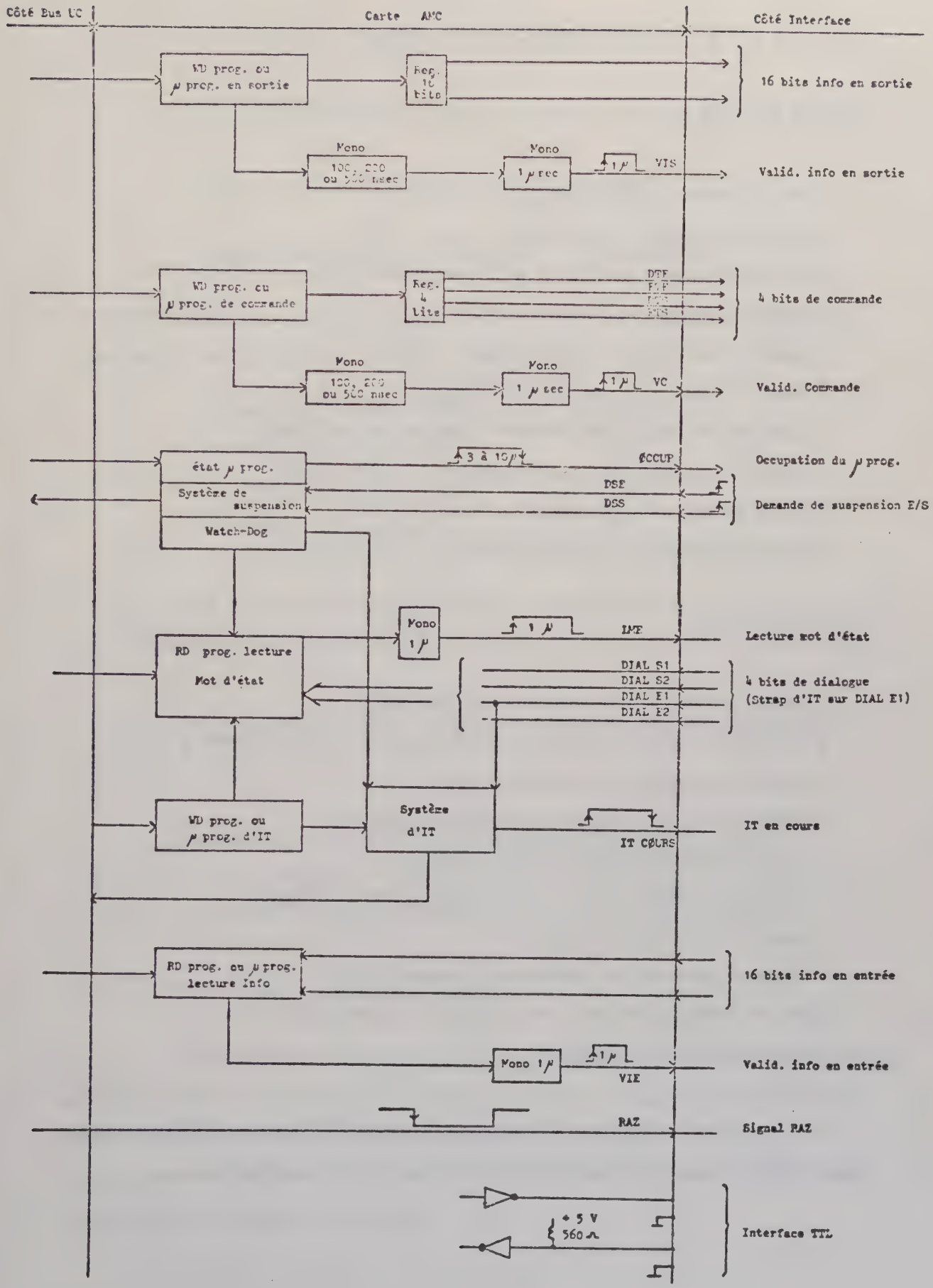
5.3.3.1 - Généralités

La carte AMC comporte des ponts (straps) de fonctionnement permettant de définir son numéro (adresse de l'AMC, bit de commande de l'interruption), le niveau de l'interruption, le numéro de la suspension (en fonction du numéro de l'AMC) et des ponts définissant la logique de fonctionnement par rapport au coupleur connecté sur l'AMC tel que le retard de l'envoi des signaux de validation, le choix du niveau actif des signaux de demande de suspensions et des 4 entrées de dialogue, le déclenchement ou non de l'interruption par les entrées dialogue, la durée et l'inhibition du watch-dog. On trouvera en annexes la position des ponts pour le couplage de l'AMC aux interfaces de liaison, on supposera ces ponts ainsi positionnés dans tout ce qui va suivre.

Le synoptique de la carte AMC est donné figure 15 avec la convention des signaux utilisée pour les liaisons.



Chapitre 5 - Figure 14 - Structure en mémoire.



Chapitre 5 - Figure 15 - Synoptique de la carte AMC.

5.3.3.2 - Liaisons extérieures de l'AMC

a) Voie de sortie

- 16 bits d'information en sortie.
- 1 signal de validation informations en sortie (VIS).
- 2 signaux de commandes début et fin de transfert en sortie (DTS et FTS).
- 1 signal validation de commande (VC).
- 1 signal occupation du microprogramme (OCCUP).
- 1 signal d'interruption en cours (IT COURS).
- 1 signal de validation du mot d'état après sa lecture (LME).
- 1 signal de remise à zéro commandé par le pupitre (RAZ).
- 1 signal de demande de suspension en sortie (DSS)
- 2 bits de dialogue du mot d'état (DIAL S 1 et DIAL S 2).

b) Voie d'entrée

- 1 signal validation informations en entrée (VIE).
- 2 signaux de commandes début et fin de transfert en entrée (DTE et FTE).
- 1 signal de validation de commande (VC).
- 1 signal d'occupation du microprogramme (OCCUP).
- 1 signal d'interruption en cours (IT COURS).
- 1 signal de validation du mot d'état après sa lecture (LME).
- 1 signal de remise à zéro (RAZ).
- 1 signal de demande de suspension en entrée (DSE).
- 2 bits de dialogue de mot d'état (DIAL E 1 ou DIAL E 2).
- 16 bits d'information en entrée.

Il existe également des signaux horloge 12,8 KHz et 21,2 KHz ainsi qu'un signal acquisition en sortie non utilisés dans notre application.

5.3.3.3 - Etude détaillée

Le schéma théorique de l'AMC est donné sur les figures 16.1 à 16.5.

5.3.3.3.1 - Voie de sortie du mot de commande

La logique est représentée figure 16.5. Elle comprend :

- 1 registre de 4 bits, noté BL E 8 (SN 74 75 N), destiné à donner 4 commandes possibles au périphérique :

. Demande de Transfert Entrée	DTE
. Fin de Transfert en Entrée	FTE
. Demande de Transfert Sortie	DTS
. Fin de Transfert en Sortie	FTS

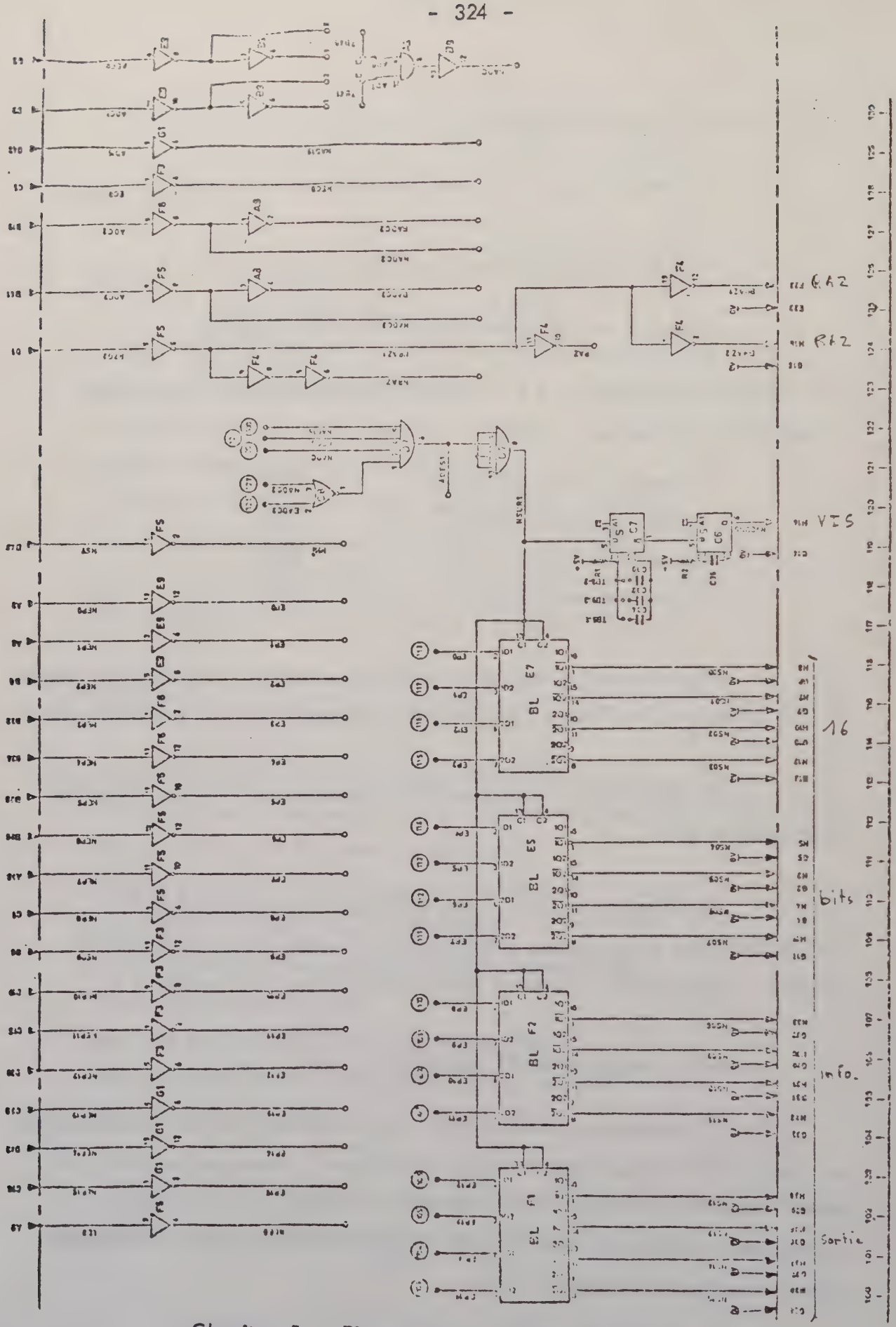
Ces 4 bits sont la recopie des bits correspondants du registre A au moment du WD commande, les Fins de Transfert sont aussi commandées par le microprogramme.

Sur RAZ les bits fin de transfert sont positionnés à 1 et les bits début de transfert sont à 0.

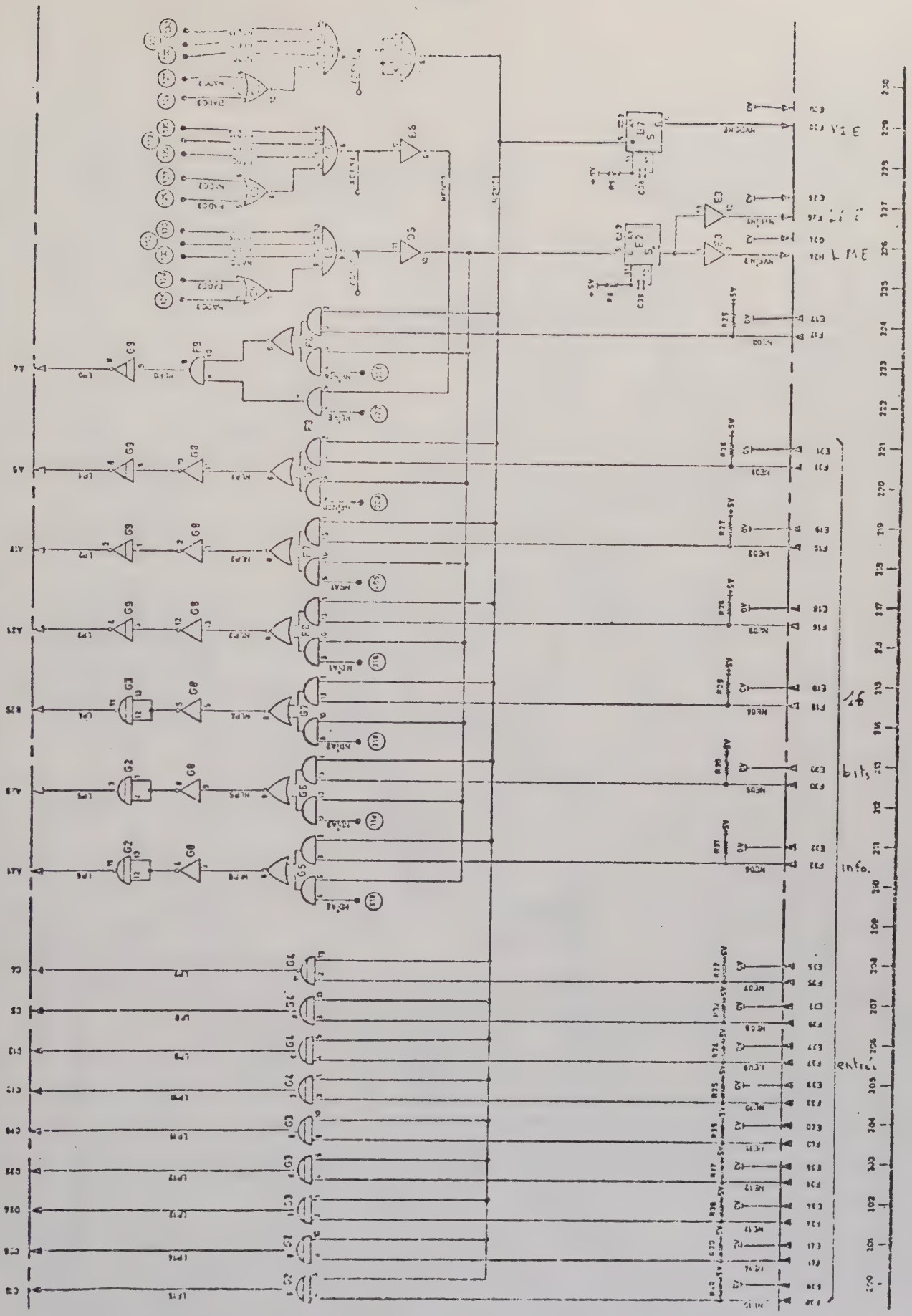
Un décodage de ces 4 bits est effectué par les NOR C 8 et C 9 (SN 7402 N) afin de positionner la bascule type D notée BD E 3 (SN 74 H 74) générant un signal AMC en transfert (NTRANSF = 1) pour DTE ou DTS à 1.

Ce décodage est étudié figure 17.

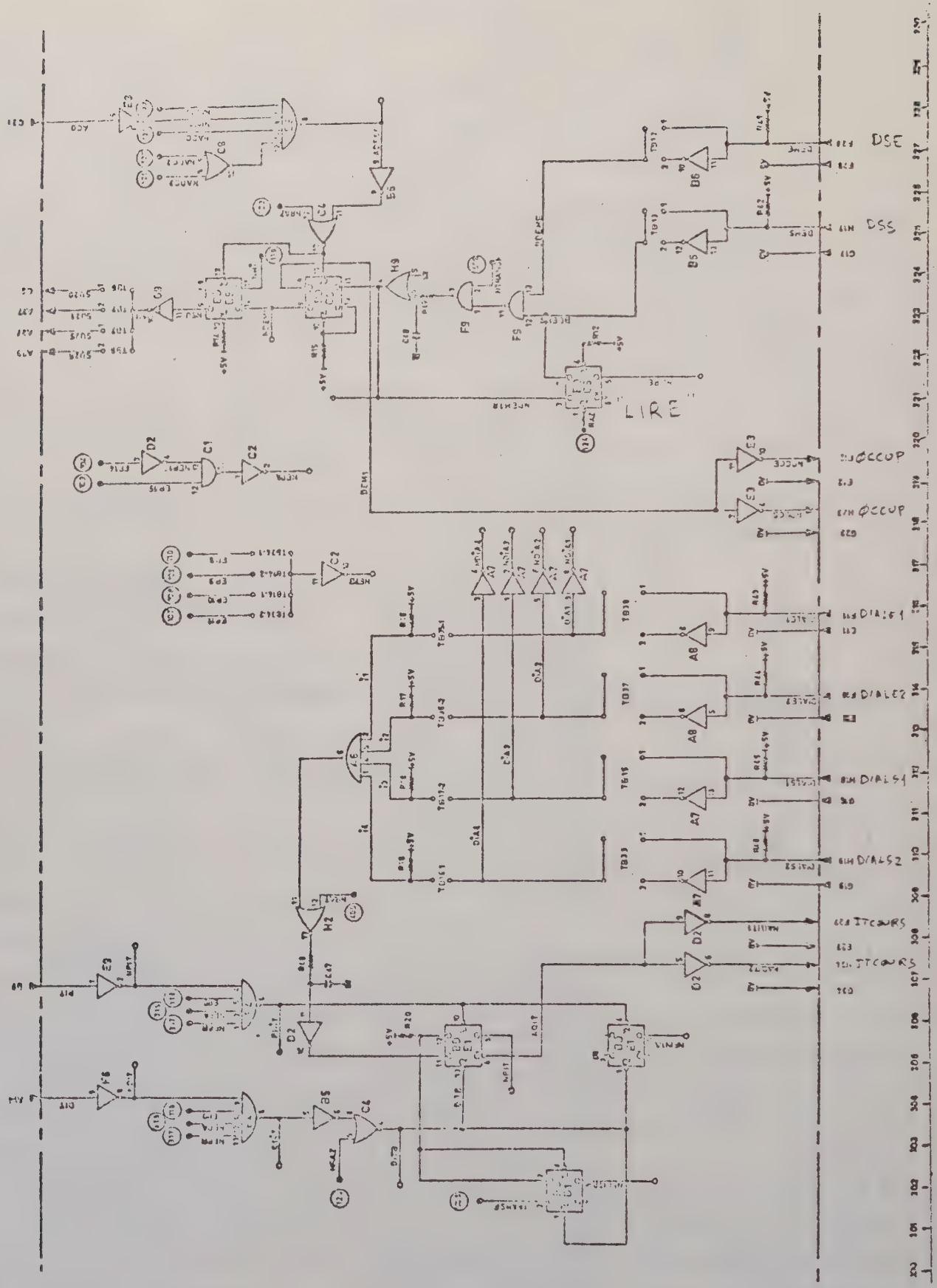
Le décodage de transfert (DT) force la bascule D à 1 et le décodage Fin de Transfert (FT) la positionne à 0. Pour les 4 bits à 0, la bascule reste dans l'état initial, pour FTE et FTS à 1 elle est forcée à 0, les cas notés " ? ", figure 17, correspondent à une action simultanée du forçage à 0 et à 1, c'est un fonctionnement anormal qui ne peut être utilisé.



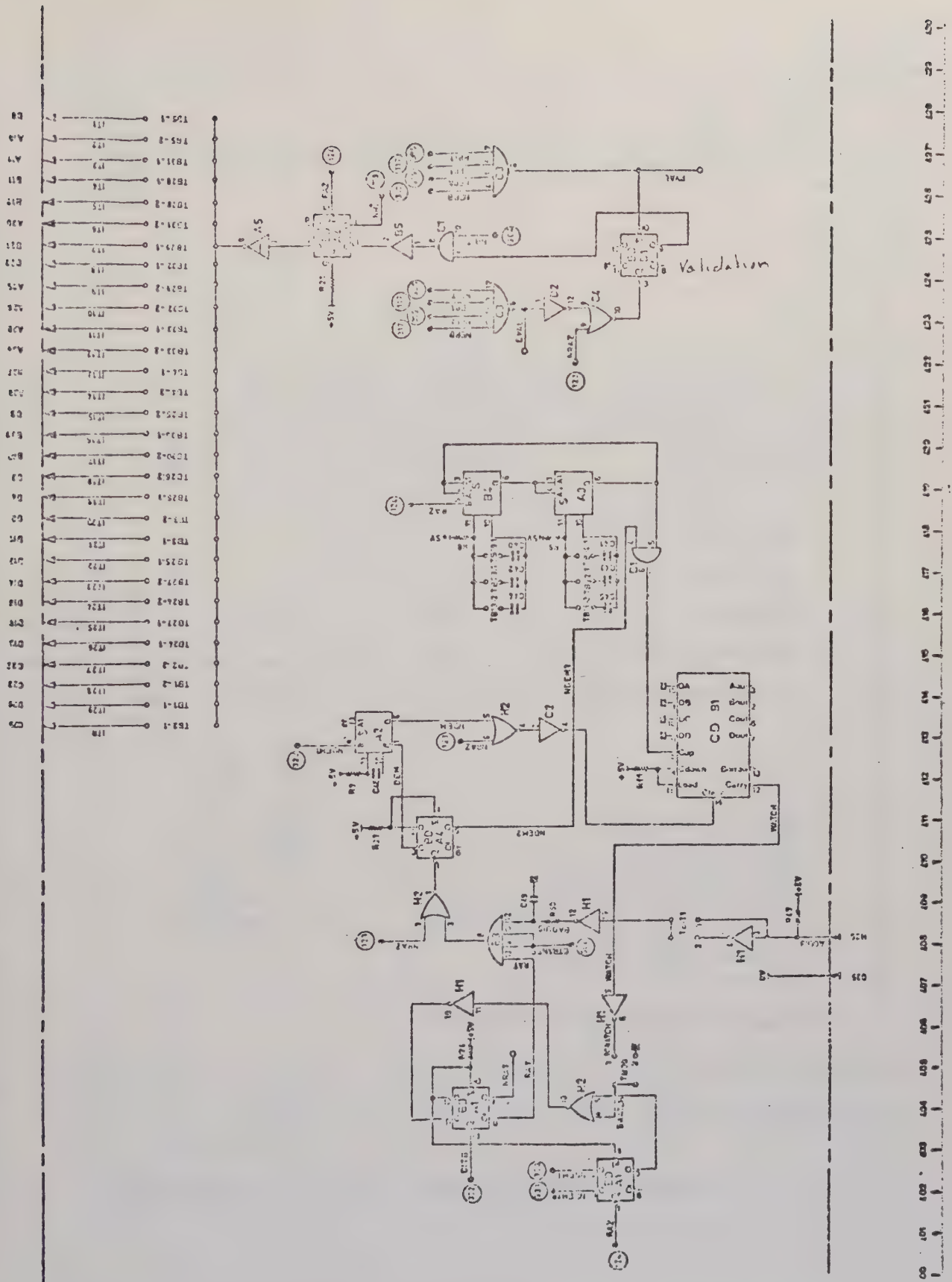
Chapitre 5 - Figure 16.1 - Schéma théorique de l'AMC.



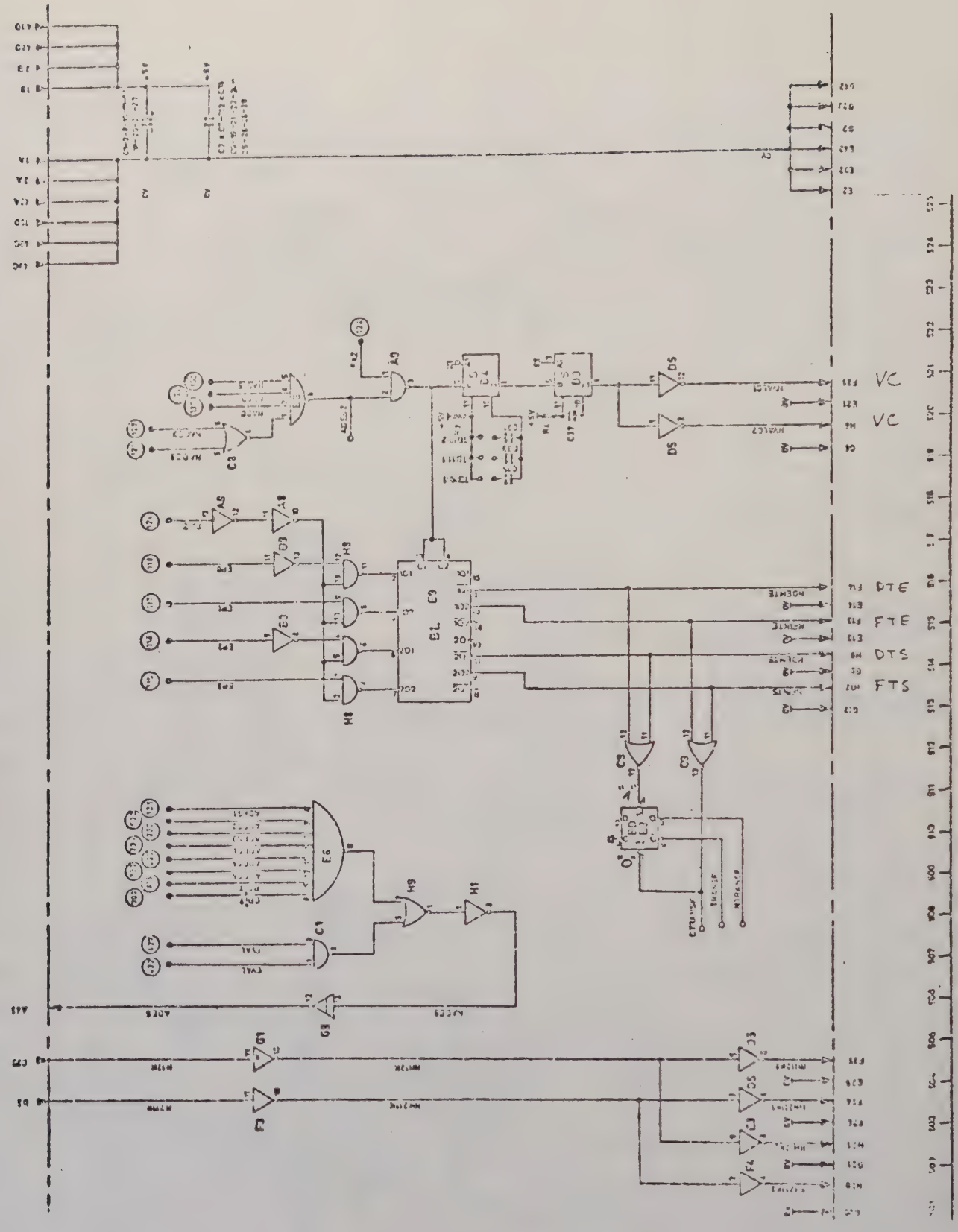
Chapitre 5 - Figure 16.2 - Schéma théorique de l'AMC.



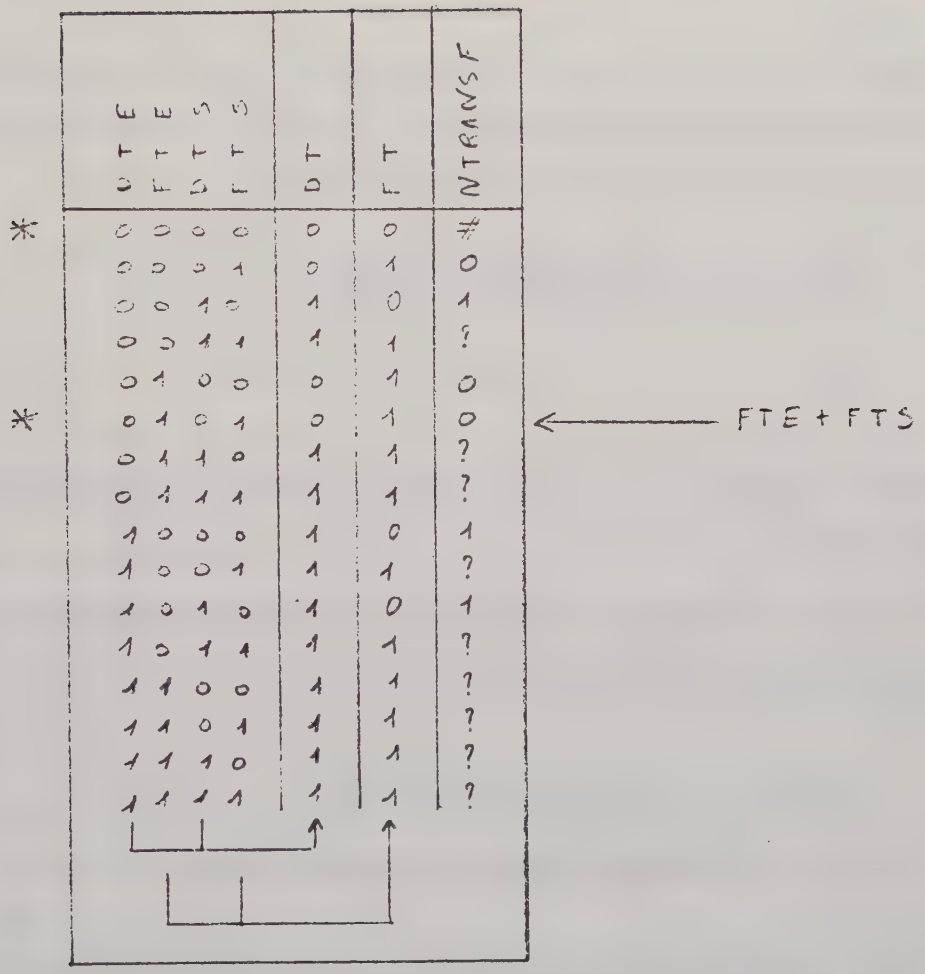
Chapitre 5 - Figure 16.3 - Schéma théorique de l'AMC.



Chapitre 5 - Figure 16.4 - Schéma théorique de l'AMC.



Chapitre 5 - Figure 16.5 - Schéma théorique de l'AMC.



Chapitre 5 - Figure 17 - Décodage AMC en transfert.

La voie comprend également un système de deux monostables (SN 74 121 N) permettant l'envoi d'un strobe de solidation des commandes (VC) ayant un retard au choix de 100, 200 ou 500 nsec et durant 1 μ sec.

Il est à noter que sur un WD commande programmée, si $(A)_G = 0$, VC est généré avec les 4 bits à zéro et si $(A)_G$ = & 50, VC est généré avec FTS = 1 et FTE = 1, ces deux cas ne sont jamais utilisés par le microprogramme. On verra par la suite que le WD commande FTE + FTS est utilisé afin de générer une commande particulière aux interfaces de liaison.

5.3.3.3.2 - Voie de sortie des données

Elle est représentée figure 16.1, elle comprend :

- 1 registre de 16 bits (4 X SN 74 75 N) destiné à mémoriser les données émises entre deux écritures successives.
- 1 système de 2 monostables permettant l'envoi d'un strobe de validation des données en sortie (VIS) ayant un retard au choix de 100, 200 ou 500 nsec et durant 1 μ sec.

5.3.3.3.3 - Voie d'entrée des données

Elle est représentée figure 16.2, elle comprend :

- 1 interface d'adaptation des 16 entrées TTL (résistance de 560 Ω au + 5 V), il n'y a pas de registre pour l'information en entrée.
- 1 monostable noté S B 7 permettant l'envoi d'un strobe de validation des données en entrée (VIE) d'une durée de 1 μ sec. Ce strobe n'était pas retardé avant l'attaque du monostable de sortie, l'opération de lecture est donc en cours sur le front montant de l'impulsion VIE, il faut donc utiliser le front descendant.

5.3.3.3.4 - Circuit de suspension

La partie génération de la suspension est représentée figure 16.3 et le système de Watch-Dog figure 16.4.

Il comprend :

- 1 bascule de suspension type D notée BDC 5 mise à 1 par le front montant du signal de demande externe (DSE ou DSS) si la bascule de transfert est à 1 et remise à zéro par microprogrammation (ACIR R 2).
- 1 bascule de synchronisation de suspension notée BDB 8 mise à 1 en synchronisme avec HI si la bascule précédente est à 1 et remise à 0 en parallèle avec la précédente.
- 1 bascule "LIRE" mise à 1 par DSE et mise à zéro par DSS. Cette bascule est lue par le microprogramme afin de connaître l'origine de la suspension (Entrée ou Sortie) pour effectuer le transfert (LI R 2).
- 1 système Watch-Dog d'utilisation optionnelle comprenant :
  - . 2 monostables rebouclés notés SB 4 et SA 3 fonctionnant en multivibrateurs démarrés par le signal RAZ.
  - . 1 compteur-décompteur SN 74 193 câblé en compteur jusqu'à 16.
  - . 1 porte d'inhibition du décomptage notée C 1 commandée par la bascule D notée BDA 4.
  - . 1 bascule type D notée BDA 1 mémorisant le bit raté de transfert dans le mot d'état (NRAT = 1) et remise à 0 sur l'acquittement de l'IT (DITB).
  - . 1 monostable (60 nsec.) noté SA 2 permettant la remise à zéro du compteur puis sont départ à chaque nouvelle demande de suspension.
  - . ce système est arrêté par la porte notée B 3 sur détection de raté de transfert (RAT) ou sur fin de transfert (CTRANSF).

La bascule mémorisant le bit raté de transfert est positionnée sur le carry du compteur (passage de 15 à 0) ou sur la détection d'une demande de

suspension alors que le signal occupation du microprogramme est toujours à 1 (OCCUP). Cette détection est effectuée par la bascule D notée BDA 1.

Remarques :

- Le front descendant de OCCUP est synchrone du "clear" sur les bascules " D " de demande de suspension (BDC 5 et BDB 8), ce clear correspondant en transfert à l'acquittement suspension. Il faut donc attendre environ un pas d'horloge interne HI soit ≠ 315 nsec après ce front descendant avant de faire un nouvelle demande ; sinon la bascule BDC 5 risquerait d'être aveugle au front montant de la suspension suivante étant toujours sollicitée par son forçage à 0.

- Le délai du Watch-Dog est donné par 16 fois la fréquence du multivibrateur formé par les deux monostables, ces deux derniers ayant un retard égal. Pour R 8 = R 9 = 39 K et C 40 - 41 = 82 pF , C 42 - 43 = 180 pF et C 44 - 45 = 330 pF, on obtient un retard de 2, 4 ou 8 µ sec, soit une période de 4, 8 ou 16 µ sec donc un délai de 16 x 4 , 16 x 8 ou 16 x 16, soit 64, 128 ou 256 µ sec. Par modification des condensateurs, on peut obtenir des délais plus importants : dans notre application, on mettra C 44 = C 45 = 22 000 pF, soit un retard de 500 µ sec, donc une période de 1 msec et un délai pour le Watch-Dog de 16 msec.

5.3.3.3.5 - Circuit d'interruption

La bascule de validation et la synchronisation demande d'interruption est représentée figure 16.4, les 4 bits de dialogue avec le choix de la génération de l'IT, la bascule de déclenchement sont sur la figure 16.3 .

Le circuit d'interruption comprend :

- 1 bascule d'interruption mise à 1 par un signal de demande externe via la porte H 2 ou par programmation et microprogrammation et remise à 0 par programme (DIT).

- 1 bascule de validation mise à 1 ou 0 par programme (BDD 1).
- 1 bascule de resynchronisation avec HI (BDA 4).

Pour la mise à 1 de la bascule d'excitation d'IT par demande externe, on distingue :

- 4 entrées de dialogue en provenance du périphérique (DIAL E 1 - 2, DIAL S 1 - 2).
- 1 bascule armée lorsque l'on détecte un raté de transfert (NRAT).
- 1 bascule armée par microprogramme à la fin de chaque table (FINTA) y compris la dernière, c'est le bit de fin de table dans le mot d'état.
- 1 bascule armée en fin de transfert (FINTR), c'est le bit fin de transfert dans le mot d'état.

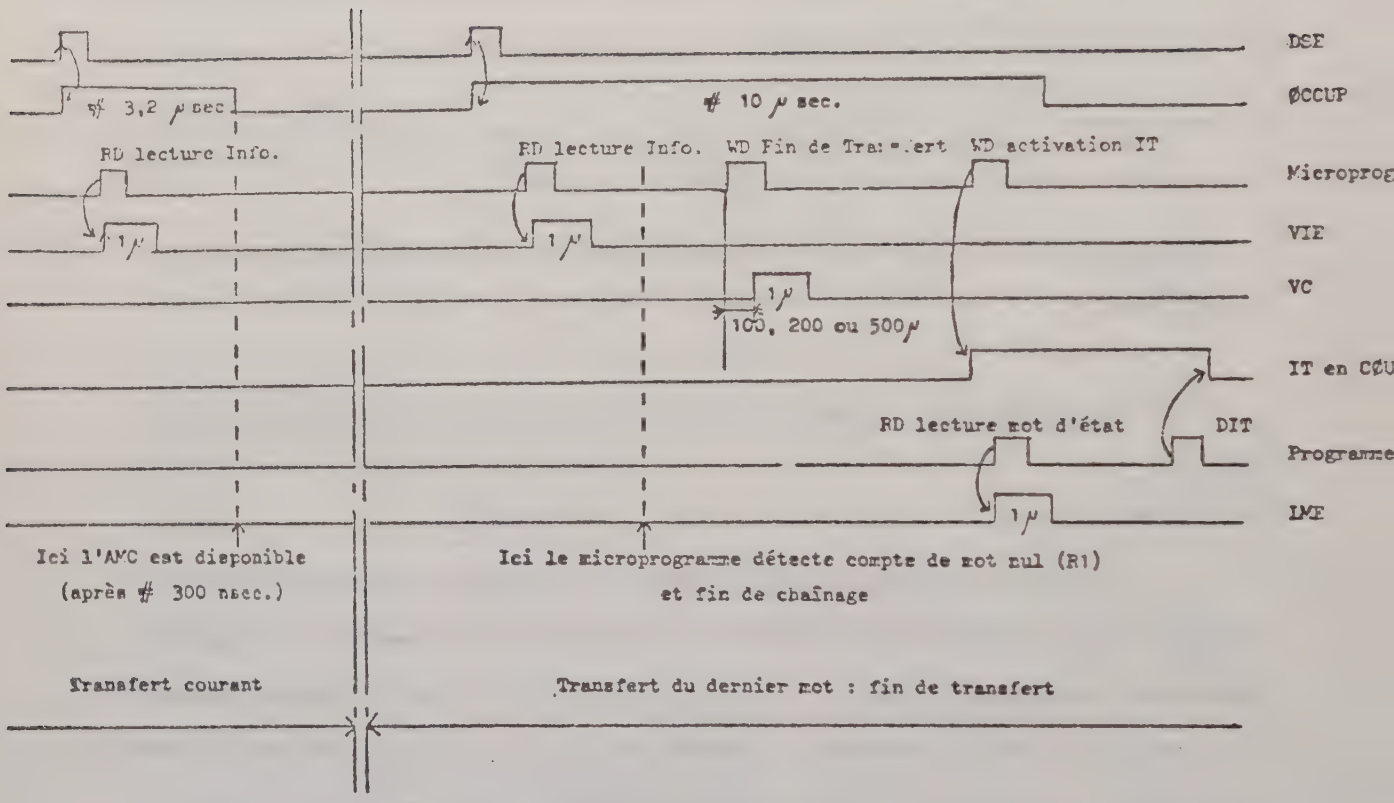
Ces bascules sont désarmées par programmation sur le DIT du niveau de l'AMC.

Les trois bascules NFINTA, NFINTR et NRAT, avec les 4 bits de dialogue forment le mot d'état de l'AMC, à sa lecture, un strobe de 1 μ sec est généré par le monostable noté SE 2 ; cette impulsion étant déclenchée au moment de la lecture et non pas retardée, l'opération est donc en cours sur le front montant de celle-ci, il faut donc utiliser son front descendant pour valider les 4 bits de dialogue qui ne possèdent pas de registre mémorisant leur état au niveau de l'AMC.

5.3.3.4 - Timing pour un transfert en entrée

Le chronogramme est donné figure 18.

En cours de transfert, sur la demande de suspension en entrée DSE, le signal OCCUP d'occupation du microprogramme monte, un RD lecteur information est effectué par le microprogramme qui génère la Validation d'Information en Entrée (VIE), sur l'acquittement du microprogramme (ACIR R 2), le signal OCCUP retombe indiquant alors qu'une nouvelle demande de suspension peut être faite.



Chapitre 5 - Figure 18 - Cadencement pour un transfert en entrée.

En fin de transfert, même processus pour la lecture de l'information que le microprogramme mais détectant son compte de mots nuls (R 1 = 0) et fin de chaînage, il effectue une WD fin de transfert microprogrammée qui génère la Validation de Commande (VC), puis effectue une activation de l'IT microprogrammée qui fait monter le signal IT COURS et enfin acquitte la demande de suspension qui fait retomber OCCUP.

Sur cette activation microprogrammée, le Handler de l'AMC lit le mot d'état afin d'analyser la cause de l'interruption, ce qui génère le signal de lecture Mot d'Etat (LME), puis le DIT du programme acquitte le signal IT COURS.

Remarque :

Pour un transfert courant, l'occupation du niveau de suspension du microprogramme de l'AMC dure ≠ 3,2 µsec, en fin de transfert, elle atteint ≠ 10 µsec.

Le disque SAGEM, périphérique synchrone, connecté sur MITRA 15, SU 27 du niveau 3 a un débit de 50 K mots/sec., ce qui correspond à une suspension toutes les 10 µsec., son microprogramme dure environ 5 µsec. On voit de suite qu'un traitement fin de transfert sur l'AMC bloque le transfert synchrone du disque si l'AMC est sur le même niveau de suspension. Si le système comprend un disque, l'AMC devra donc être sur un des niveaux 0, 1 ou 2 afin de ne pas générer des ratés de transfert au niveau du disque.

Pour les bandes magnétiques, qui sont aussi des périphériques synchrones, le débit d'information est de 10 K mots/sec., soit une fréquence de 20 KHz pour le transfert octet par octet, ce qui correspond à une suspension toutes les 50 µsec, la première suspension en "écriture avant" atteint 17 µsec, et la suspension transfert d'octet en "lecture arrière" occupe le niveau pendant 11 µsec, de même, ce niveau ne peut être retardé pendant 10 µsec. Il reste alors le niveau 1 ou 0 pour la suspension de l'AMC.

- Utilisation particulières de l'AMC

Sur une WD début de transfert en Entrée (ou en Sortie), l'AMC n'est initialisée en réalité qu'en transfert, le microprogramme effectuant l'entrée ou la sortie d'information qu'en fonction de l'origine de la suspension. C'est ainsi que pour une application particulière, on peut travailler en full-duplex à l'aide d'une AMC, en alternant les demandes de suspensions en entrée et en sortie. On obtiendra ainsi en mémoire une table dont un mot sur deux sera en réalité la table à émettre et les

5.4 - Le Système de Transmission

Le matériel de transmission comprend un ensemble Emetteur-Récepteur synchrone ayant un débit d'information sur le câble coaxial de 10 Mbauds (18 bits transmis pour un mot de 16 bits).

Ces liaisons permettent deux modes de fonctionnement ; soit une liaison simple comprenant un couple d'Emetteur-Récepteur reliés par un câble coaxial (figure 19), soit des liaisons fonctionnant en "appel de poste", à l'émission, un émetteur transmet les informations à plusieurs récepteurs, c'est la liaison du central vers les satellites, figure 20, en réception, un émetteur quelconque de la ligne transmet au récepteur en bout de ligne, c'est la liaison d'un satellite vers le central, figure 21.

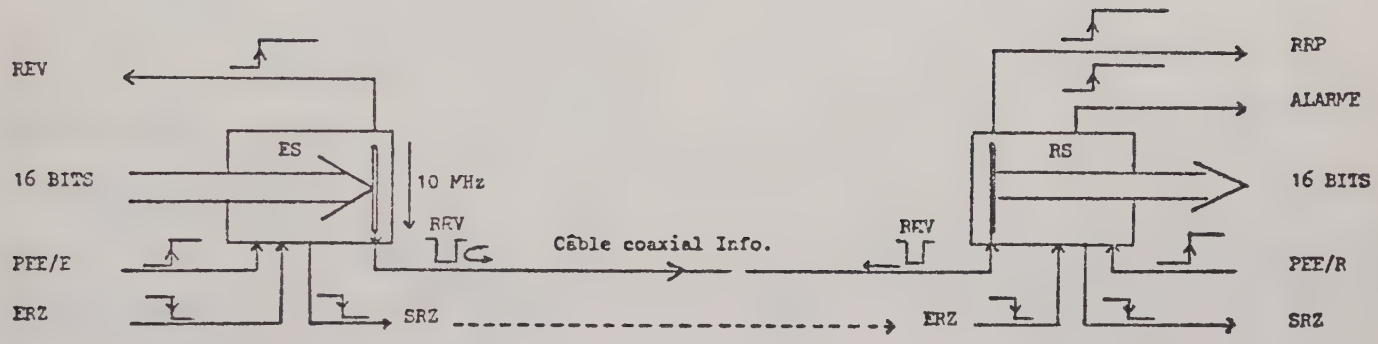
On présentera le fonctionnement d'une liaison simple afin de décrire plus facilement les liaisons en appel de poste.

5.4.1 - Liaison simple

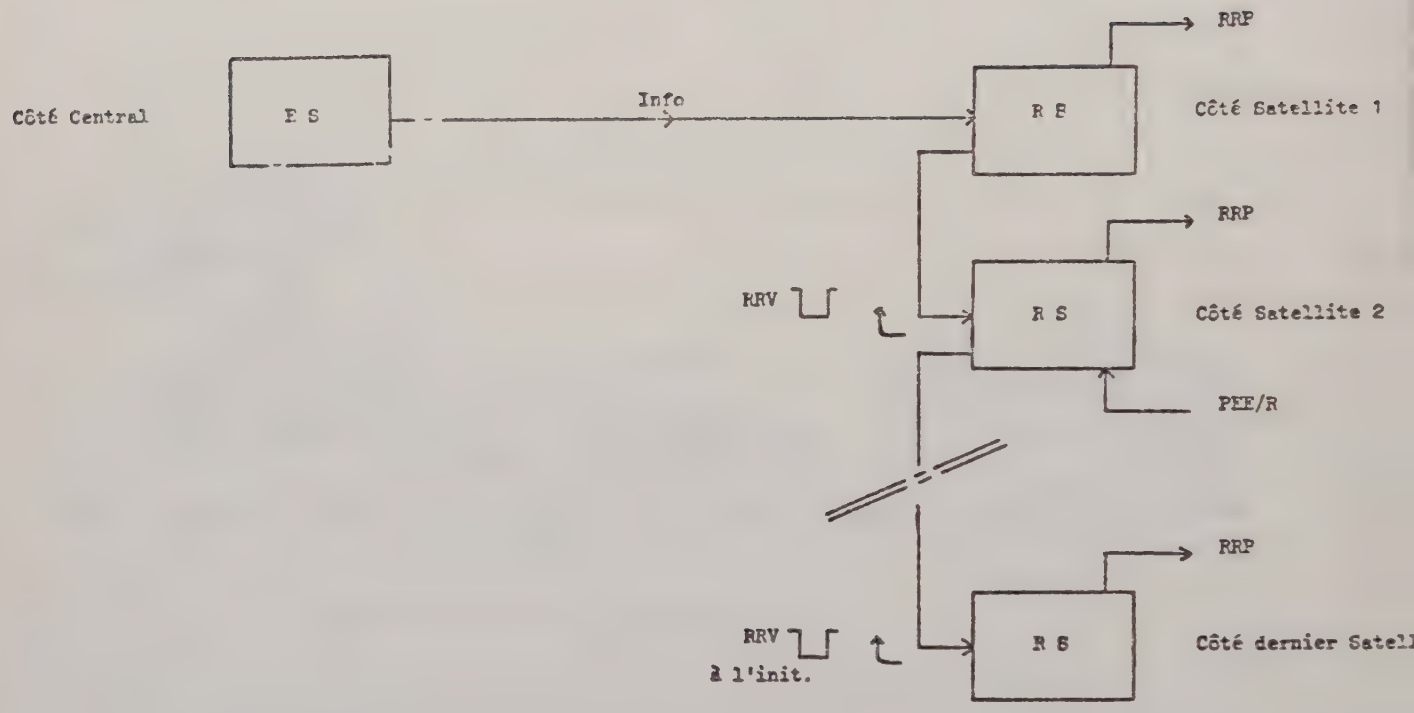
Une liaison simple comprend (figure 19) :

- un registre émetteur à glissement qui prend en compte le mot à transmettre,
- un registre récepteur qui restitue ce mot à l'autre extrémité,
- un câble coaxial reliant les deux registres,
- un générateur de parité, côté émetteur,
- un dispositif de contrôle de parité, côté récepteur.

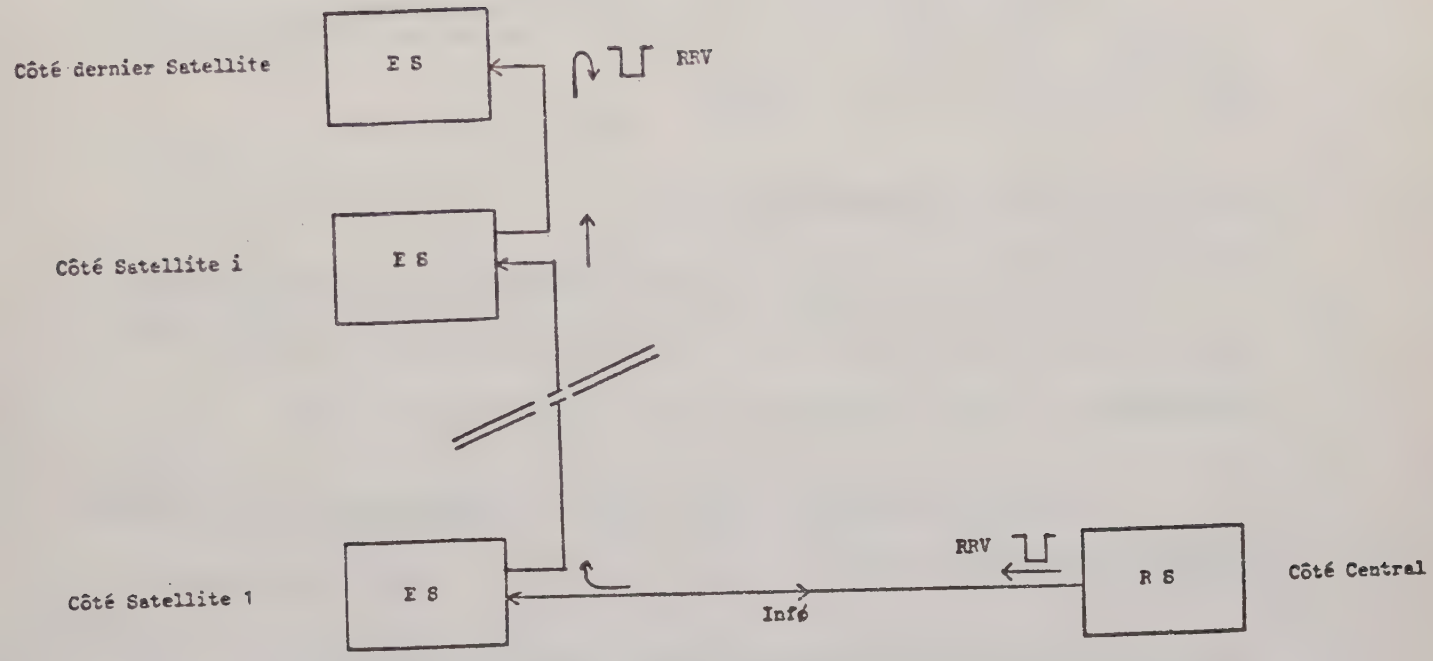
Les registres sont du type "à glissement". L'émetteur prend en compte en parallèle l'ensemble de l'information constituée par les 16 bits en entrée. Ces bits sont ensuite évacués l'un après l'autre, en modulation de largeur, vers le récepteur, au rythme d'un signal pilote de fréquence 10 MHz suivant le mode de transmission série. Ce mot reconstitué dans le récepteur est acquis par l'utilisateur en parallèle.



Chapitre 5 - Figure 19 - Liaison simple.



Chapitre 5 - Figure 20 - Liaison Central vers les satellites.



Chapitre 5 - Figure 21 - Liaison vers le Central.

Pour détecter l'erreur qui pourrait s'introduire au cours de la transmission, un bit de parité est généré à l'émission, transmis avec l'information, puis contrôlé à la réception. En cas d'erreur, un signal ALARME est généré à la réception du mot.

Ce mot ainsi formé de 17 bits, comprend en fait un 18ème bit permettant un contrôle de fin de mot, c'est ce bit qui arrive le dernier dans le récepteur. On a donc 18 bits transmis pour 16 d'information.

5.4.1.1 - Côté Emetteur

Une séquence d'acquisition doit démarrer par un ordre d'initialisation de la liaison afin de positionner correctement les diverses bascules des Emetteur / Récepteur.

Cet ordre est à fournir à l'entrée ERZ de l'émetteur pris, il est retransmis au récepteur par la sortie SRZ.

Ce signal, initialisant l'émetteur, génère le signal Registre Emetteur Vide (REV), indiquant à l'équipement amont qu'il est prêt à recevoir un mot de 16 bits pour le transmettre.

Sur le signal Prêt Equipement Extérieur (PEE/E), l'émetteur chargera son registre en parallèle, le signal REV retombe.

Le glissement s'effectuera dès que le registre récepteur sera vide, c'est-à-dire, sur réception du signal Registre Récepteur Vide (RRV), via le câble coaxial véhiculant les informations. Le dernier bit ayant glissé, l'émetteur est à nouveau prêt à charger son registre, le signal REV remonte.

Un système d'initialisation de l'émetteur est incorporé dans celui-ci pour sa mise sous tension.

Le registre émetteur est donc vidé :

- soit par le glissement du mot provoqué par RRV,
- soit par le signal Entrée Remise à Zéro (ERZ),
- soit par un retour secteur.

Le signal Registre Emetteur Vide indique l'état de celui-ci.

5.4.1.2 - Côté Récepteur

L'impulsion transmise par l'émetteur d'initialisation de la ligne provoque l'émission d'une impulsion Registre Récepteur Vide (RRV) dans le câble coaxial des informations.

Cette impulsion RRV arrivant dans l'émetteur, deux cas peuvent se présenter :

a) L'émetteur est vide

Sur réception de RRV, il retransmet cette impulsion à l'émetteur, qui la recevant, la régénère vers l'émetteur, et le cycle recommence tant que l'émetteur est vide.

b) L'émetteur est prêt à transmettre

L'impulsion RRV provoque le glissement de l'information, le récepteur charge son registre à glissement, contrôle la parité, monte le signal ALARME en cas d'erreur, indique à l'équipement aval qu'il a reçu une information par le signal Registre Récepteur Plein (RRP).

Dès réception de l'acquit de l'équipement aval par le signal Prêt Equipement Extérieur (PEE/R), RRP (et ALARME) retombe, le dialogue entre le récepteur et l'émetteur reprend par l'émission de l'impulsion RRV.

Le récepteur comprend également un système d'initialisation à sa mise sous tension.

Le registre récepteur est vidé :

- soit par l'acquit de l'équipement PEE/R,
- soit par le signal ERZ,
- soit par un retour secteur.

Le glissement dans le câble est cadencé par l'horloge de l'émetteur à 10 MHz. A la réception, les impulsions d'horloge sont générées à partir des bits d'information, le récepteur ne possédant par d'horloge. A chaque bit correspond une impulsion modulée en durée afin de reconnaître son caractère binaire.

5.4.1.3 - Cadencement des signaux des Emetteurs-Récepteurs

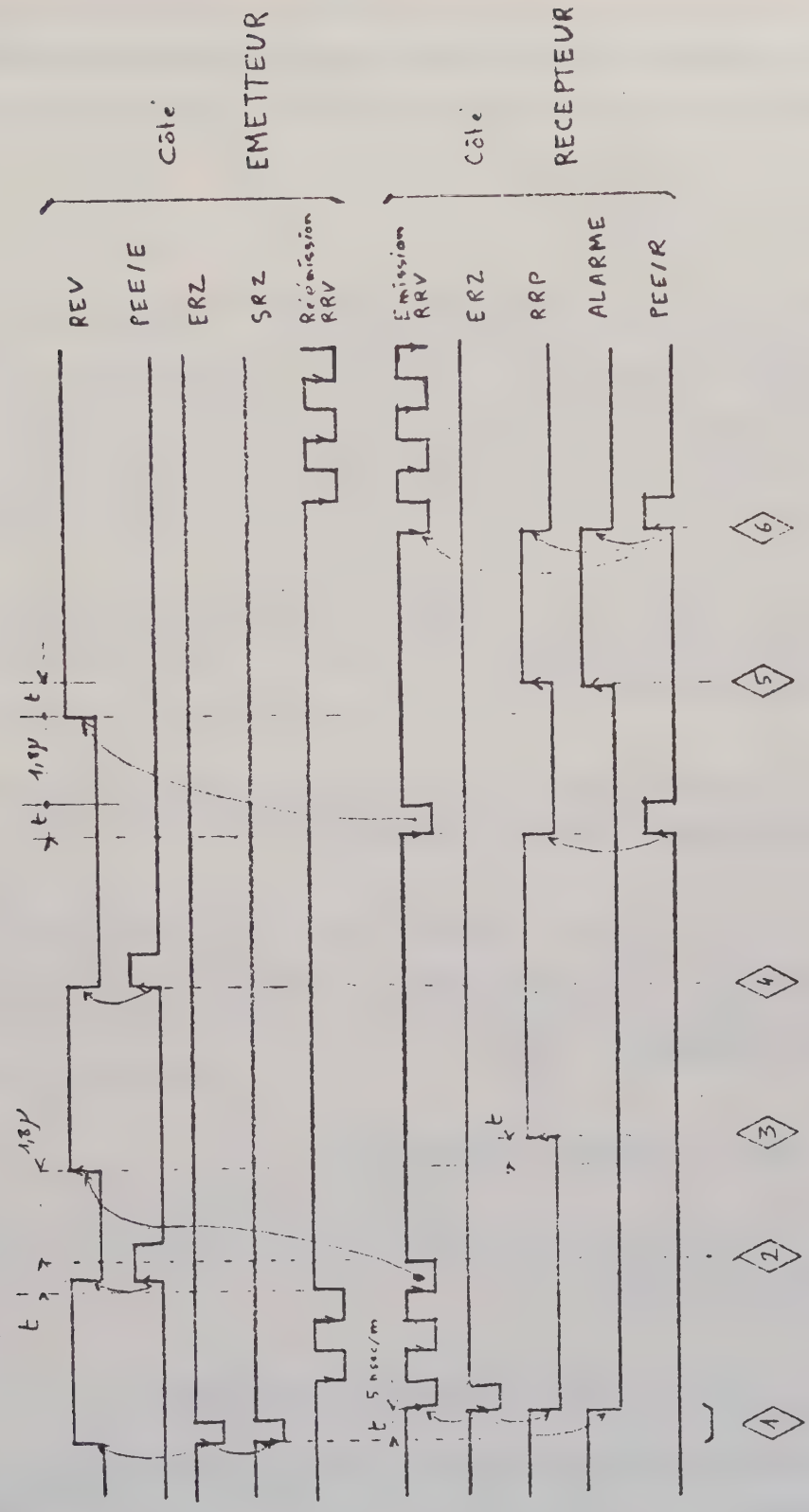
Ils sont donnés figure 22.

1. La séquence de transmission commence par une initialisation côté émetteur en (1), cette impulsion ERZ provoque le vidage éventuel de l'émetteur REV, une impulsion d'initialisation est alors transmise par la sortie SRZ de l'émetteur vers le récepteur.

A raison de 5 nsec/m., l'impulsion d'initialisation parviendra au récepteur à son entrée ERZ avec un certain retard noté t . Elle videra éventuellement le récepteur, RRP et ALARME à zéro, émission de l'impulsion de dialogue Récepteur-Emetteur RRV.

2. Sur PEE/E, l'émetteur est chargé, RRV retombe.

3. Le glissement est alors effectué sur la première impulsion RRV reçue. Le dernier bit de contrôle parviendra alors 1,8 μsec. + t au récepteur, signal RRP. A la fin du glissement côté émetteur, REV remonte. L'émetteur est alors prêt à recharger son registre.



Chapitre 5 - Figure 22 - Timing des Emetteurs / Récepteurs.

4. Sur PEE/E de l'équipement côté émetteur, celui-ci est à nouveau chargé. REV retombe. Nous avons ici le récepteur chargé par l'information N et l'émetteur chargé avant l'information N + 1 prêt à transmettre dès que le récepteur sera libre. Ce couple Emetteur-Récepteur travaille en mémoire FI - FO (First IN - First Out) de deux mots.

5. Une fois le récepteur vidé par PEE/R, la première impulsion RRV émise provoque le glissement de l'émetteur après un temps de propagation t, 1,8 μ sec. après le dernier bit de contrôle arrivera après t au récepteur. Le récepteur sera donc prêt à refournir l'information suivante après 2 t + 1,8 μ sec. soit pour 100 mètres de câble, 2,8 μ sec. En cadence maximum, pour cette distance, le récepteur est capable de fournir un mot toutes les 3 μ sec. environ. Cette vitesse est bien adaptée à notre problème, l'AMC pouvant atteindre une vitesse de transfert d'environ 330 Kmots/sec.

Dans notre exemple en 5., nous avons pris le cas d'une transmission avec erreur de parité : ALARME puis RRP montent.

6. Sur le PEE/R, ALARME et RRP retombent, la séquence de dialogue entre le récepteur et l'émetteur s'effectue avec l'impulsion RRV, l'émetteur et le récepteur restant vides.

5.4.2 - Liaison en "Appel de Poste"

Les liaisons "Appel de Poste" permettent d'effectuer un couplage par réseau du type multipoint.

5.4.2.1 - Liaison Central vers les satellites

Elle est représentée figure 20 ; c'est le cas d'une émetteur couplé à N récepteurs.

Le dernier récepteur de la chaîne, c'est-à-dire le plus éloigné de l'émetteur, donc situé en bout de ligne, a un fonctionnement identique à celui décrit dans la liaison simple. Les récepteurs intermédiaires fonctionnent différemment.

Dans la phase d'initialisation, seul le dernier récepteur émet le signal RRV, qui est transmis vers l'émetteur. Lors d'un glissement, le mot est remis en forme dans chaque récepteur et est retransmis vers le suivant. Tous les récepteurs sont donc chargés par le mot transmis et l'indique à l'équipement par RRP. Seul le satellite intéressé doit répondre PEE/R ce qui provoquera l'émission de RRV par le récepteur acquitté.

Lors d'un nouveau glissement, le premier bit du nouveau mot remet à zéro les bistables des récepteurs non acquittés précédemment, ce qui permet à ceux-ci d'acquérir la nouvelle information.

Le contrôle de parité est identique à une liaison simple.

En conclusion : Seul le dernier récepteur émet RRV à l'initialisation de la ligne. L'information est transmise à chaque registre (RRP sur chaque récepteur). Seul le satellite intéressé doit répondre PEE/R ce qui provoquera l'émission du RRV par le récepteur ainsi acquitté.

5.4.2.2 - Liaison vers le Central

Elle est représentée figure 21, c'est le cas de N émetteurs couplés à un récepteur.

Si le dernier émetteur de la ligne, c'est-à-dire celui le plus éloigné du récepteur a un fonctionnement identique à celui décrit dans une liaison simple, les émetteurs intermédiaires fonctionnent de manière différente : l'impulsion RRV issue du récepteur traverse le premier émetteur qu'elle rencontre. S'il est vide,

elle ne retourne pas vers le récepteur, mais continue vers l'émetteur suivant et ainsi de suite, jusqu'au dernier, qui lui seulement, la retransmet vers le récepteur.

Si cette impulsion RRV venant du récepteur rencontre un émetteur plein, elle déclenche le glissement de l'information dans cet émetteur. On voit donc que dans la chaîne, c'est toujours l'émetteur plein, situé le plus près du récepteur qui se vide.

L'information qui vient d'un émetteur plus éloigné du récepteur, transite dans chaque émetteur intermédiaire, dans lequel elle est remise en forme et ceci sans détruire les informations qui pouvaient s'y trouver déjà.

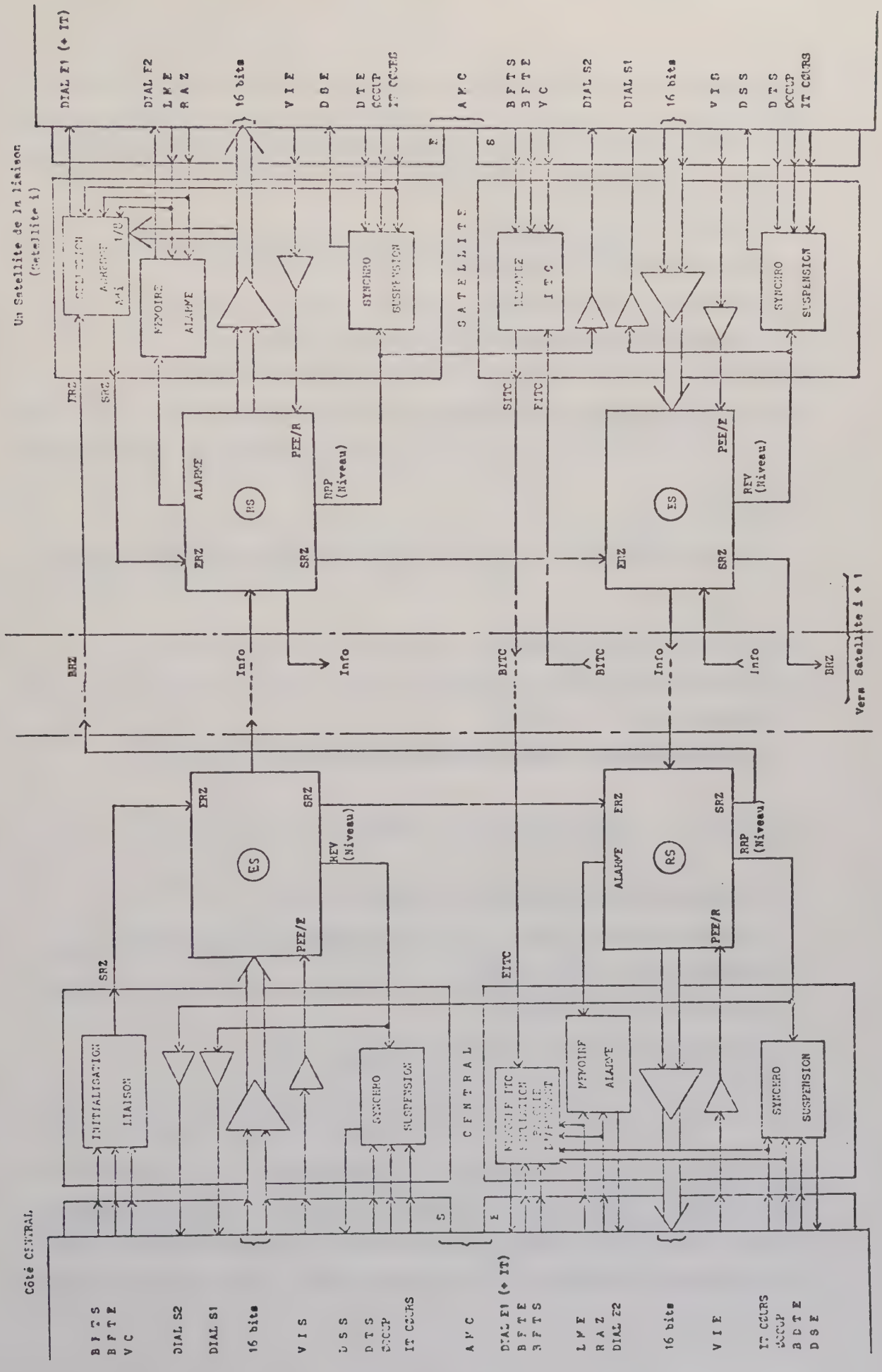
En conclusion, l'impulsion RRV vide le premier émetteur plein qu'elle traverse, seul le dernier émetteur retransmet RRV.

5.5 - Les interfaces développées entre AMC et ensemble E/R

Le synoptique de l'Interface Central et d'une Interface Satellite, est donné figure 23.

Côté Central, il comprend :

- en sortie :
  - . la partie initialisation de la liaison
  - . la synchronisation de demande de suspension sur REV
  - . l'adaptation VIS à PEE/E
  - . l'adaptation des 16 bits en sortie
  - . l'adaptation de REV et RRP pour les deux bits de dialogue DIAL S 1 et DIAL S 2.



Chapitre 5 - Figure 23 - Synoptique des interfaces.

- en entrée :

. la partie mémoire ITC, demande d'IT en Central à partir d'un satellite avec simulation d'une bascule d'armement
. la mémoire du signal ALARME
. l'adaptation des 16 bits en entrée
. l'adaptation de VIE à PEE/R
. La synchronisation de demande de suspension sur RRP.

Côté Satellite, il comprend :

- en entrée :

. la partie de décodage de l'adresse satellite avec demande d'IT par le bit de dialogue DIAL E 1
. la mémoire du signal ALARME
. l'adaptation des 16 bits en entrée
. l'adaptation de VIE à PEE/R
. la synchronisation de demande de suspension sur RRP.

- en sortie :

. la génération ou retransmission d'une demande ITC
. l'adaptation de RRP et REV aux bits de dialogue DIAL S 1 et DIAL S 2
. l'adaptation des 16 bits en sortie
. l'adaptation de VIS à PEE/E
. la synchronisation de demande de suspension sur REV.

Chaque coupleur comprend deux plaquettes à circuit imprimé, une commune à tous les coupleurs comprenant l'adaptation des 16 bits en entrée et en sortie ainsi que la sélection du bit d'adresse (cette partie n'étant pas utilisée au niveau du Central). Un deuxième type de plaquette pour gérer les signaux entre le couple Emetteur-Récepteur d'un MITRA et son AMC. Cette deuxième plaquette

comprend une version spécialisée pour le Calculateur Central et une version différente mais identique pour chaque Satellite. Une troisième plaque d'isolement par opto-électronique est prévue au niveau du bus ITC.

5.5.1 - Adaptation des 16 bits en entrée et en sortie

L'interface des signaux est donnée figure 24.

Côté AMC en entrée, elle est d'une charge TTL avec une résistance 560 Ω au + 5 V. La sortie est effectuée à partir d'un Totem Pole TTL qui sera lui, chargé par une charge TTL avec une résistance 560 Ω au + 5 V.

Côté des Emetteur-Récepteur, les niveaux sont compatibles TTL mais s'effectuent sous 100 Ω comme l'indique la figure.

La plaquette d'adaptation des 16 bits en entrée et en sortie comprend donc 16 fois le circuit récepteur vers AMC et 16 fois le circuit AMC vers émetteur.

Pour toutes les liaisons, les circuits d'interface sont les mêmes.

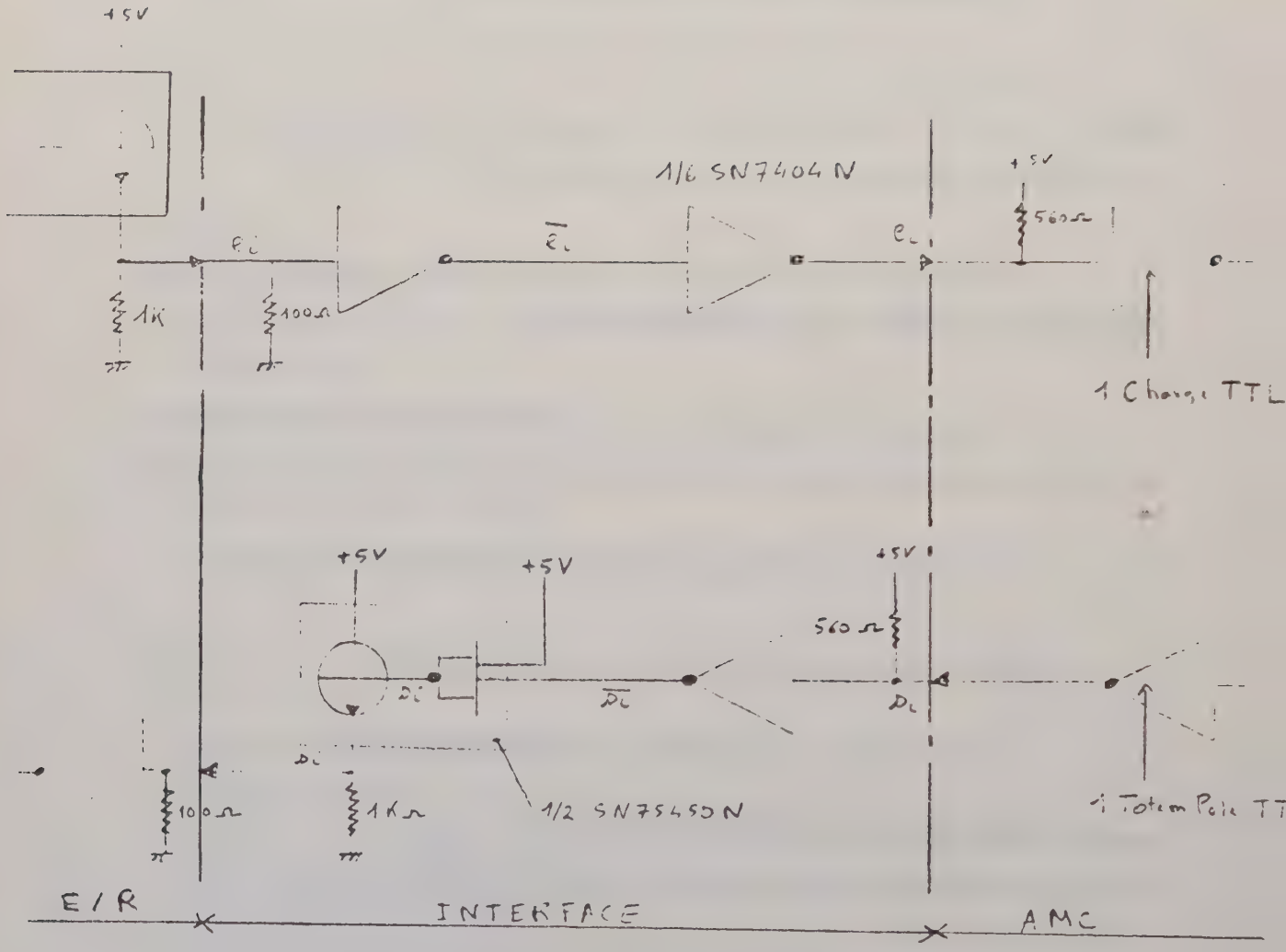
5.5.2 - Génération en Central d'une impulsion ERZ

Cette impulsion est utilisée pour initialiser la liaison :

- remise à zéro de tous les émetteurs-récepteurs de la ligne,
- basculement des interfaces satellites en fonction "sélection adresse".

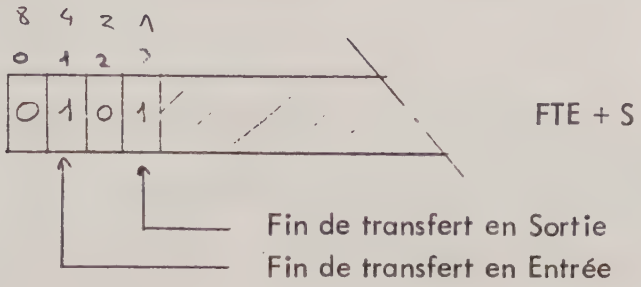
Cette fonction sera utilisée par le Central chaque fois qu'il voudra rentrer en liaison avec un satellite ou se récupérer sur une erreur de transmission.

L'impulsion doit être négative sous 100 Ω, elle est générée par une WD de commande n'ayant pas d'action sur l'AMC, celle-ci n'étant pas en transfert.



Chapitre 5 - Figure 24 - Adaptation des 16 bits en E / S.

On l'effectue par un forçage en fin de transfert en Entrée et en Sortie, cette action n'ayant pas d'action sur la bascule de transfert de l'AMC, voir paragraphe 5.3.3.



Cette configuration n'est jamais utilisée par le microprogramme :

(E) = GEN, 3, 2, 11 0, NOAMC, & 00F

$(A)_{WD}^{g}$ = & 50

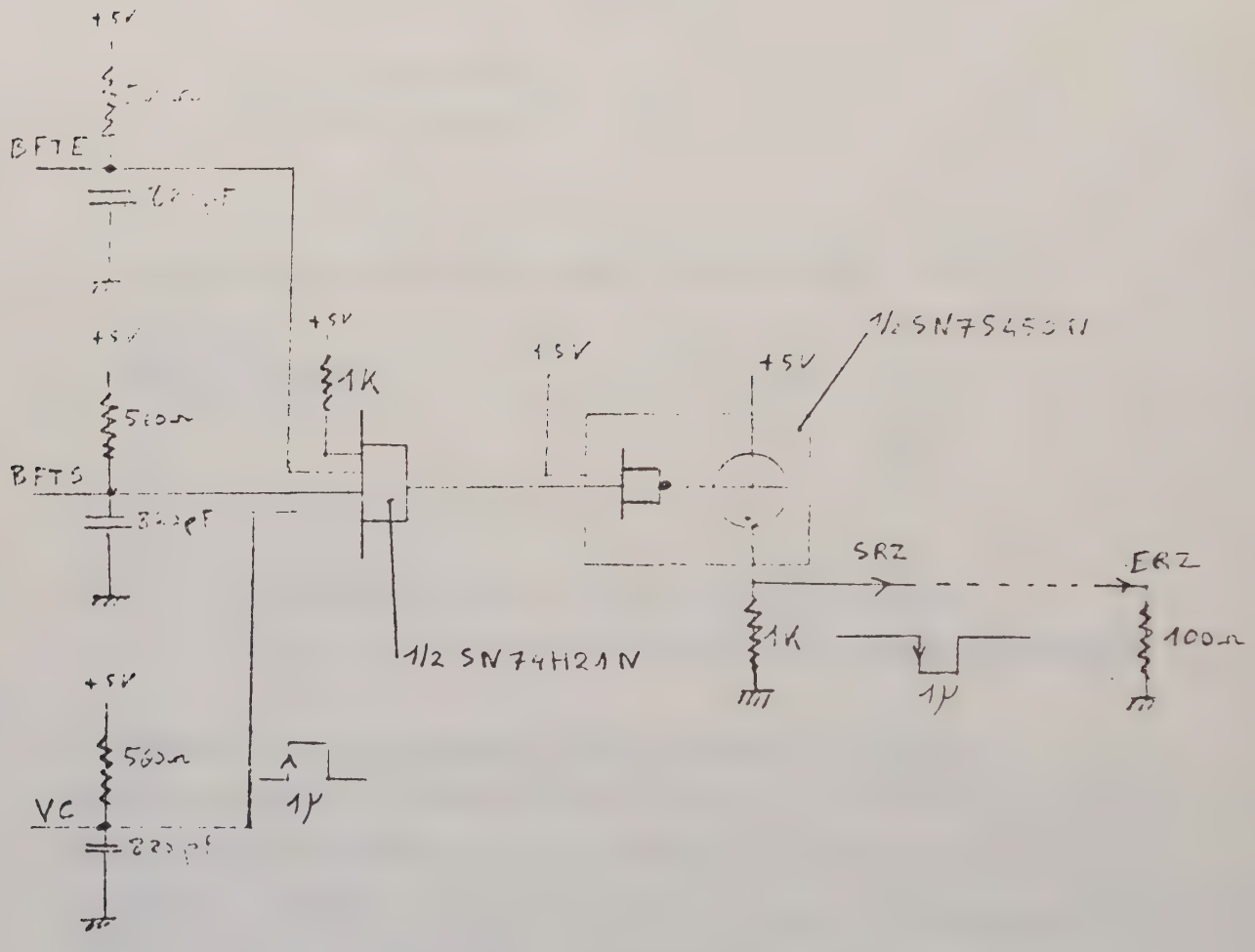
Le circuit est donné figure 25, l'impulsion a une durée de 1 μ sec donnée par le signal VC de l'AMC.

Les signaux de sortie de l'AMC sont chargés par une résistance de 560 Ω au + 5 V et filtrés par une capacité de 820 pF à la masse afin d'éliminer des perturbations parasites par des fronts rapides d'impulsions durant moins de 100 à 200 nsec générés au niveau des câbles de liaison avec l'AMC ou au niveau du câblage dans les interfaces. Ces capacités ont été en fait ajoutées à la suite des premiers essais.

5.5.3 - Demande d'IT d'un Satellite au Central

C'est le rôle du bus ITC :

- génération d'une interruption en Central sur demande d'un satellite,



Chapitre 5 - Figure 25 - Circuit d'initialisation de la liaison.

- remise en forme et transmission sur le bus ITC d'une demande d'IT venant d'un satellite plus éloigné du Central. C'est à ce niveau qu'un isolement opto-électronique est prévu dans le cas d'utilisation d'un matériel de liaison Emetteurs-Récepteurs à isolement opto-électronique,
- l'impulsion est aussi négative sur la ligne ITC à 5 V sous 100 Ω,
- de même, on utilise la WD de commande Fin de Transfert en Entrée et en Sortie $(A)_g$ = & 50.

Le circuit est donné figure 26.

5.5.4 - Prise en compte d'une IT Satellite sur le Central (Figure 27)

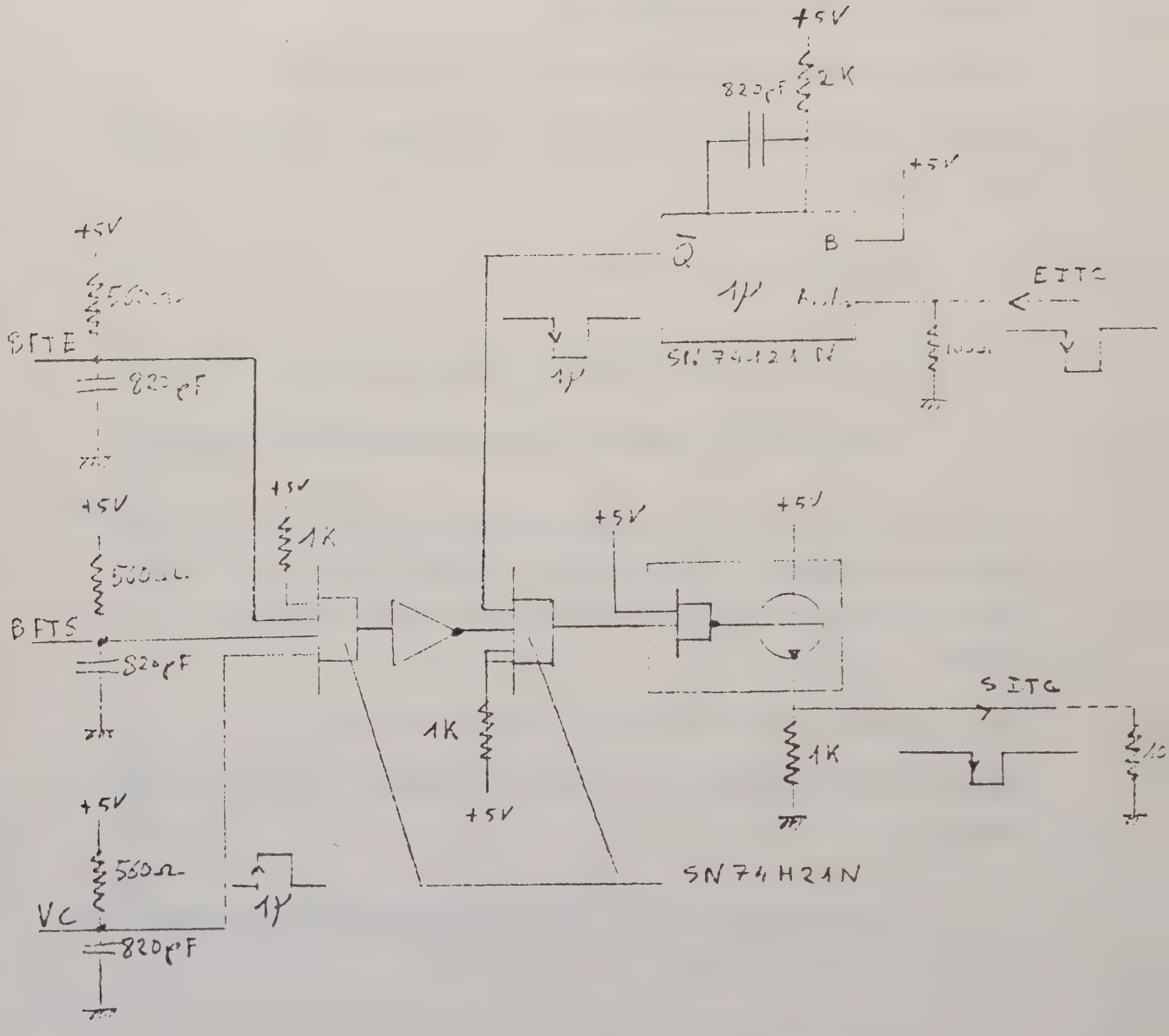
C'est la fonction, mémoire ITC et simulation bascule d'armement :

- simulation d'une bascule d' "armement", l'AMC n'en possède pas, pour ne pas prendre en compte une IT venant d'un bit de dialogue, ici DIAL E 1, dans le cas d'un appel par un satellite alors que le Central est en liaison avec un autre MITRA,
- mise en mémoire d'une demande d'IT si l'on est en dialogue,
- remise à zéro d'une demande sur une lecture effective du bit DIAL E 1 dans le mot d'état.

La demande d'IT doit être mise en mémoire dès qu'elle se présente, c'est le rôle de la première bascule D.

Elle ne sera prise en compte par le Central que si l'AMC est "déclarée libre" :

- le niveau de l'AMC n'étant pas en cours (IT COURS),
- le microprogramme ne travaillant pas (OCCUP),



Chapitre 5 - Figure 26 - Circuit ITC d'un satellite.

- l'AMC n'étant pas initialisée en transfert, c'est-à-dire qu'une ITC ne devra pas intervenir tant que le Central est en dialogue avec un satellite. En transfert les bits FTE et FTS sont tous les deux à 0.

  En fin de transfert, le microprogramme positionne d'abord l'AMC en fin de transfert puis active l'IT et enfin acquitte la suspension, c'est-à-dire que IT COURS remonte avant la descente d'OCCUP, le programme travaillant avec l'AMC pourra traiter la fin de transfert sans être perturbé par une ITC éventuelle qui restera en mémoire.

- la demande d'IT s'effectue par le bit DIAL E 1 (niveau haut), ce bit de dialogue possédant le strap d'IT.

- c'est seulement avec la deuxième bascule D à 1, que ces deux dernières sont remises à 0 sur une lecture du mot d'état (LME).

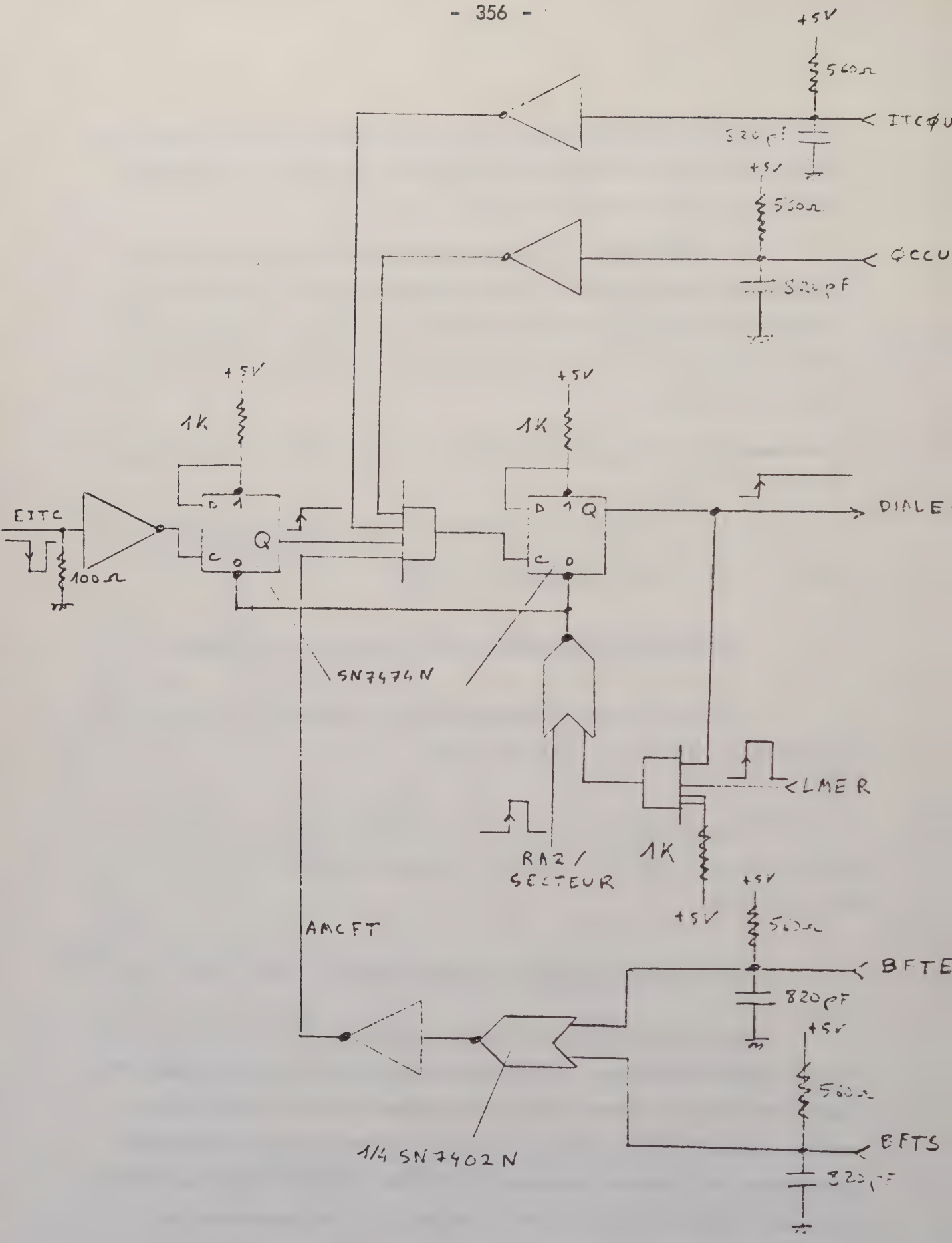
Le circuit de prise en compte d'ITC en Central est donné figure 27.

La partie située entre les deux bascules D est en fait la simulation d'une bascule d'"armement", attente AMC disponible.

Chaque coupleur possède un circuit d'initialisation à la mise sous tension ou par action de RAZ au pupitre, le signal correspondant est noté RAZ / SECTEUR.

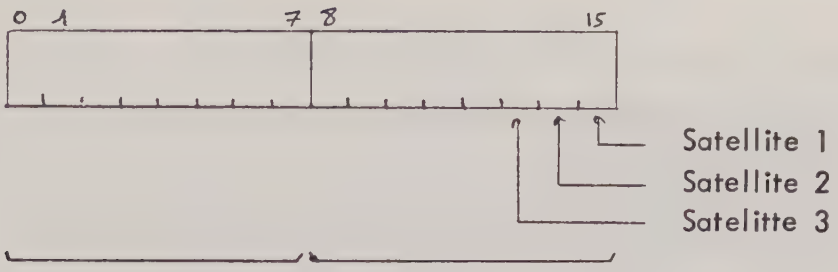
5.5.5 - Système de sélection d'adresse Satellite (Figure 28)

Après initialisation de la ligne sur l'impulsion ERZ, le premier mot transmis comporte l'adresse du Satellite appelée par le Central. Cette adresse a été placée à droite afin de laisser l'octet gauche comme information d'ordre pour le satellite et permettre ainsi avec le bit 0 de faire un test sur le signe éventuel de cette information. L'adresse correspond à la présence d'un bit à 1 dans l'octet droit, bit 15 pour le Satellite 1, bit 14 pour le Satellite 2 ... Un commutateur sur la



Chapitre 5 - Figure 27 - Prise en compte ITC en Central.

plaquette d'adaptation des 16 bits en entrée et en sortie permet de sélectionner le bit d'adresse choisi pour le satellite, il est noté 1 bit / 8. Le format du premier mot à transmettre est donc :



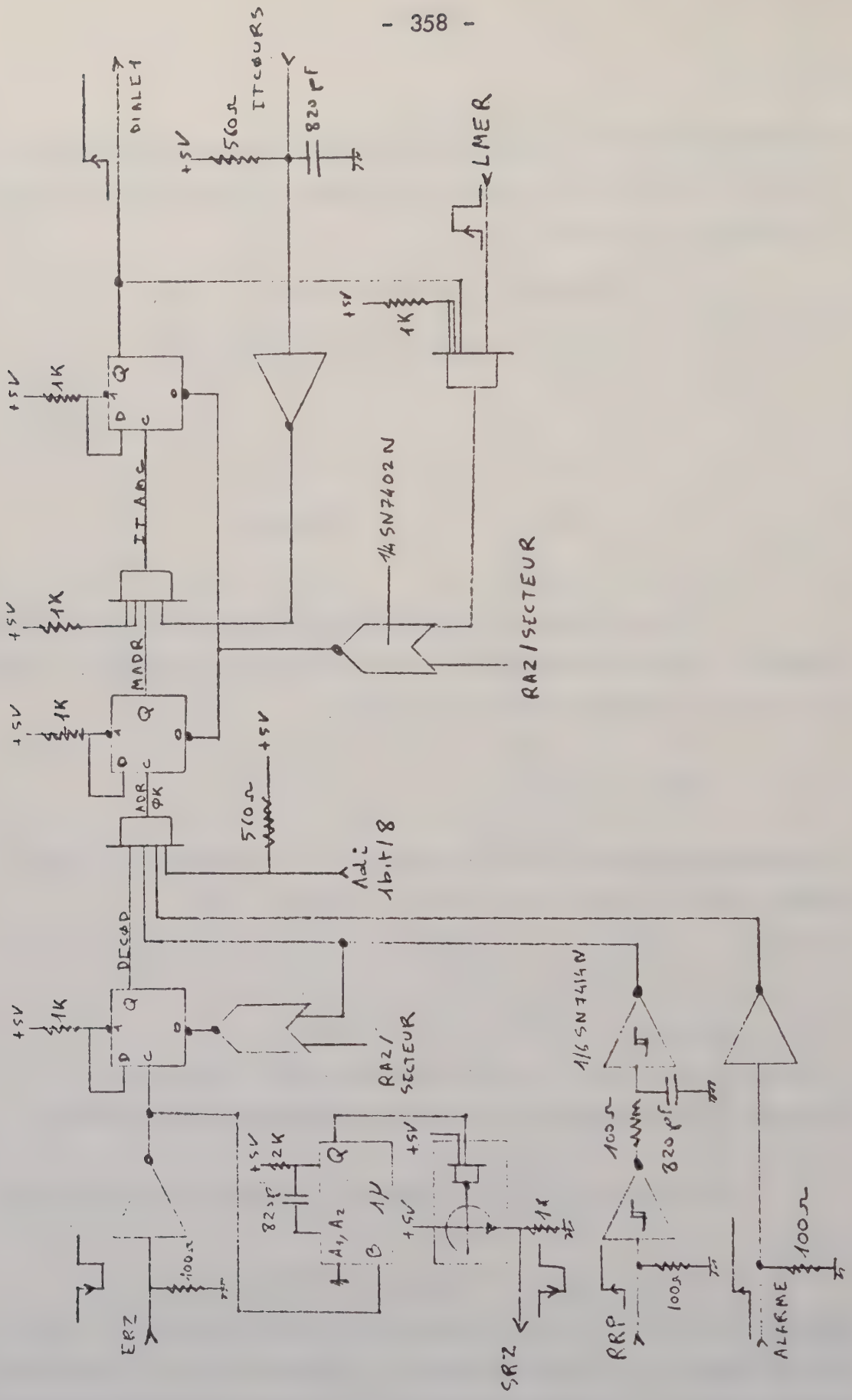
Par cette méthode, un programme de test peut rechercher les satellites "répondant" ou déclencher une IT chez tous les satellites simultanément en mettant tous les bits à 1 dans l'octet droit de l'adresse.

Principe de l'appel :

- Basculement en position "Sélection Adresse" sur une initialisation de la ligne.
- Rebasculement en position verrouillée sur le premier mot reçu.
- Décodage de l'adresse sur le signal RRP avec inhibition si ALARME.
- Demande d'IT par DIAL E 1 si l'adresse est reconnue.
- Mise en mémoire de la demande d'IT si IT COURS = 1.
- Remise à zéro de DIAL E 1 sur lecture effective dans le mot d'état.
- Regénération de l'impulsion ERZ afin d'être transmise aux autres satellites.

Le circuit de Sélection d'Adresse d'un satellite est donné figure 28.

La première bascule D passe à 1 sur initialisation de la ligne (DECOD = 1). Sur RRP la porte suivante décode l'adresse (ADROK) et la bascule DECOD repasse à 0. La deuxième bascule D mémorise l'état 1 si le satellite est adressé (MADR = 1). La deuxième porte ITAMC positionne la troisième bascule à 1



Chapitre 5 - Figure 28 - Circuit sélection adresse d'un satellite.

si MADR = 1 dès que l'IT de l'AMC est disponible : signal IT COURS = 0. Ces deux dernières bascules D repassent à 0 sur lecture effective de DIALE 1 dans le mot d'état.

Dans ce système, le signal RRP est retardé d'environ 180 nsec. par un montage Trigger à base de SN 7414 N afin d'attendre la stabilisation de l'information avant le décodage de l'adresse. En effet, en sortie du récepteur, les sorties des 16 bits d'information sont toujours à 1, seuls les bits à l'état 0 descendent sur RRP.

Après la prise en compte de l'IT, l'analyse de la provenance de l'IT dans le mot d'état (DIALE 1 = 1), le Satellite devra faire une RD lecture information afin de libérer le récepteur et éventuellement analyser l'octet d'ordre dans l'adresse transmise.

5.5.6 - La mémoire ALARME (Figure 29)

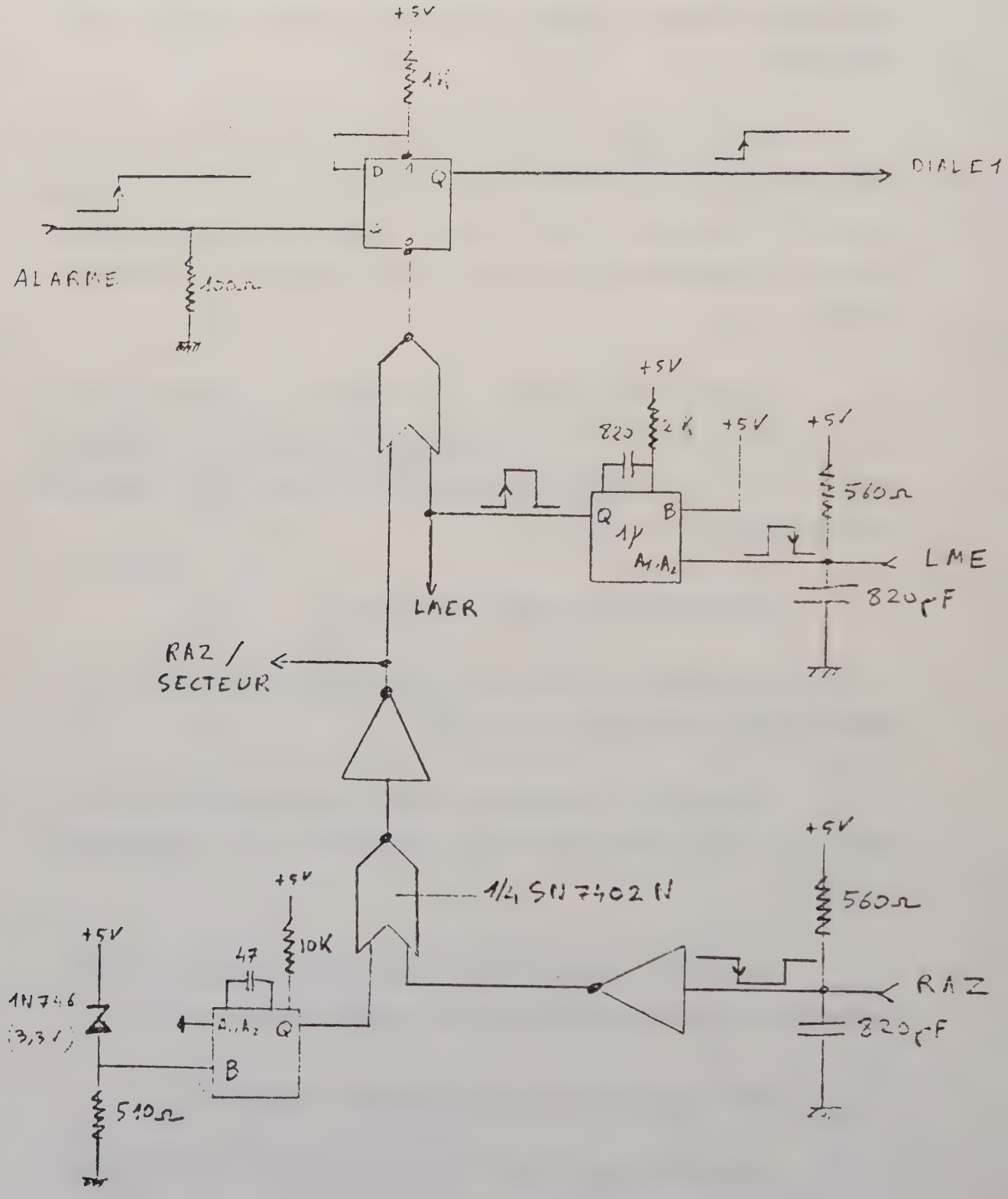
La mémorisation d'une erreur de transmission d'un mot (parité) est effectuée pendant tout le transfert de la table.

La remise à zéro s'effectue sur la lecture du mot d'état en fin de transfert, elle s'effectue également à la mise sous tension ou sur l'action de RAZ au pupitre.

Le circuit est représenté figure 29. On remarque le déclenchement d'un monostable sur le front descendant LME générant l'impulsion LMER.

5.5.7 - Circuit RAZ et mise sous tension (Figure 29)

Toutes les bascules D sont remises à 0 sur action de RAZ au pupitre ou à la mise sous tension de l'interface. Le circuit est représenté figure 29.



Chapitre 5 - Figure 29 - Circuit RAZ / Secteur . Mémoire Alarme.

Au retour secteur, l'initialisation est faite par une impulsion délivrée par le monostable SN 74 121 N au moment de la stabilisation des 5 V.

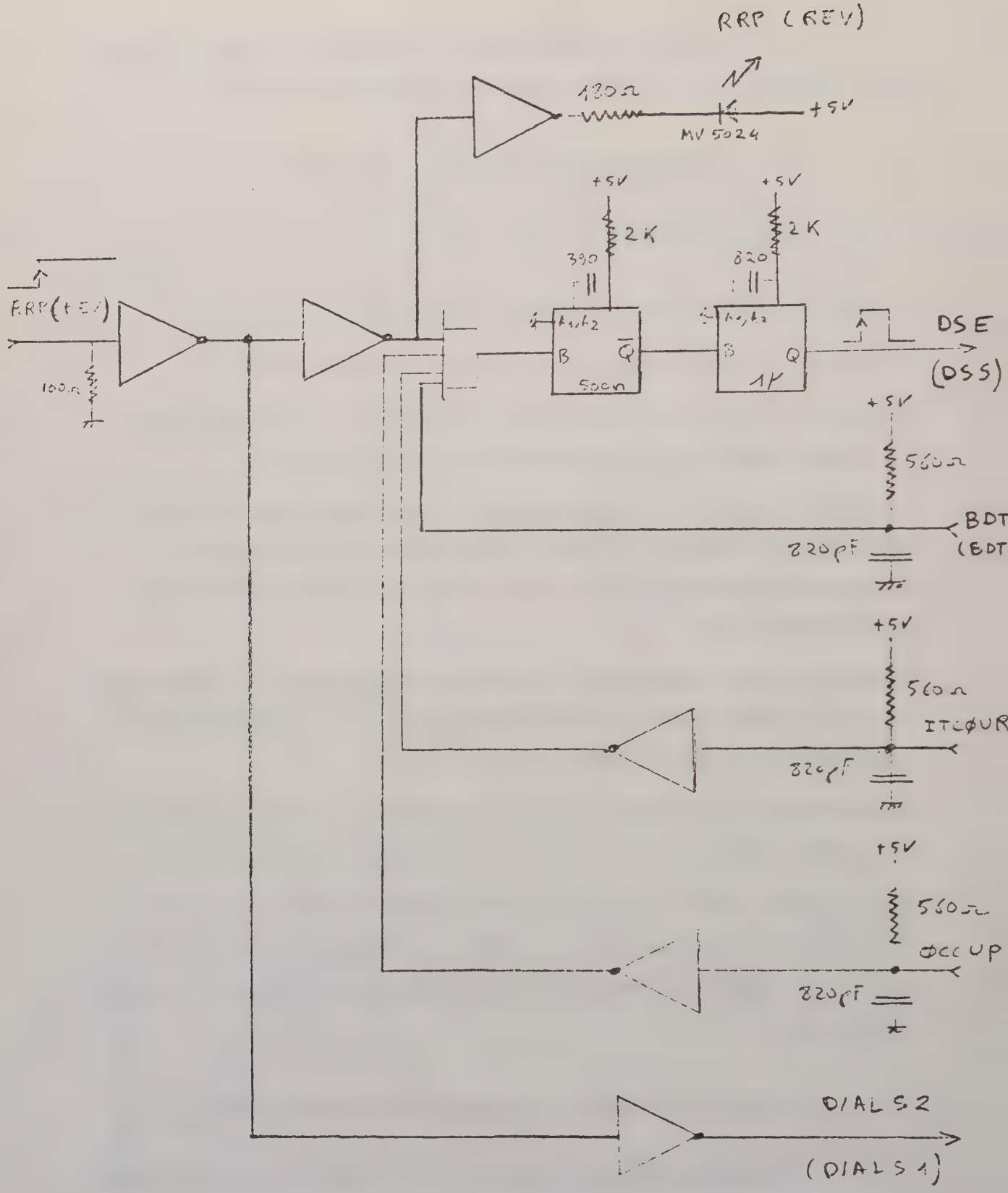
5.5.8 - La Synchronisation Suspension (Figure 30)

Le circuit permet :

- d'éviter le raté de transfert par demande de suspension sur OCCUP = 1,
- de générer la première suspension sur le DIT du handler de l'AMC,
- de bloquer les demandes de suspensions sur IT COURS = 1 (le microprogramme et le programme de l'AMC ne doivent être actifs simultanément),
- retarder la demande de suspension générée sur le front descendant de OCCUP afin d'éviter de solliciter la bascule D de l'AMC de prise en compte de la demande pendant que celle-ci est encore forcée à 0 par l'acquittement de la demande précédente,
- permet de régler le débit global de transfert ne dépassant pas 100 à 150 Kmots/sec. Le retard apporté sur les coupleurs satellites sera d'autant plus important qu'il se trouve à proximité du calculateur central,
- ce circuit permet également de bloquer la demande de suspension en fonction des bits BDTE ou BDTS selon que l'AMC a été initialisée en entrée ou en sortie,
- pour la mise au point, le coupleur permet de générer des suspensions à cadence maximale sur le front descendant de OCCUP en maintenant les entrées RRP ou REV à 5 V. Deux prises notées R 5 V sont faites pour cet usage sur la face avant des coupleurs.

Le circuit synchronisation suspension est représenté figure 30.

Un indicateur d'état du coupleur par "Red" (Resistor Leds) y est représenté. Ces diodes émissives sont situées sur la face avant de l'interface.



Chapitre 5 - Figure 30 - Synchronisation suspension.

5.5.9 - Les circuits Validation d'Information

Ces circuits sont représentés figure 31. Les signaux VIE et VIS proviennent directement des sorties Q de deux monostables de l'AMC, afin de filtrer des pics parasites, on ne peut ici charger directement ces signaux par une capacité de 820 pF ce qui provoquerait des ratés au niveau du monostable, il est nécessaire d'y introduire un filtrage par circuits triggers SN 74 14 N. On utilise le front descendant de l'impulsion VIE pour générer le PEE/R.

5.5.10 - Les Interfaces

Les schémas complets sont donnés figure 32 pour l'Interface du Calculateur Central et figure 33 pour l'Interface des Calculateurs Satellites.

On y trouvera les six indicateurs d'état par interface pour la maintenance.

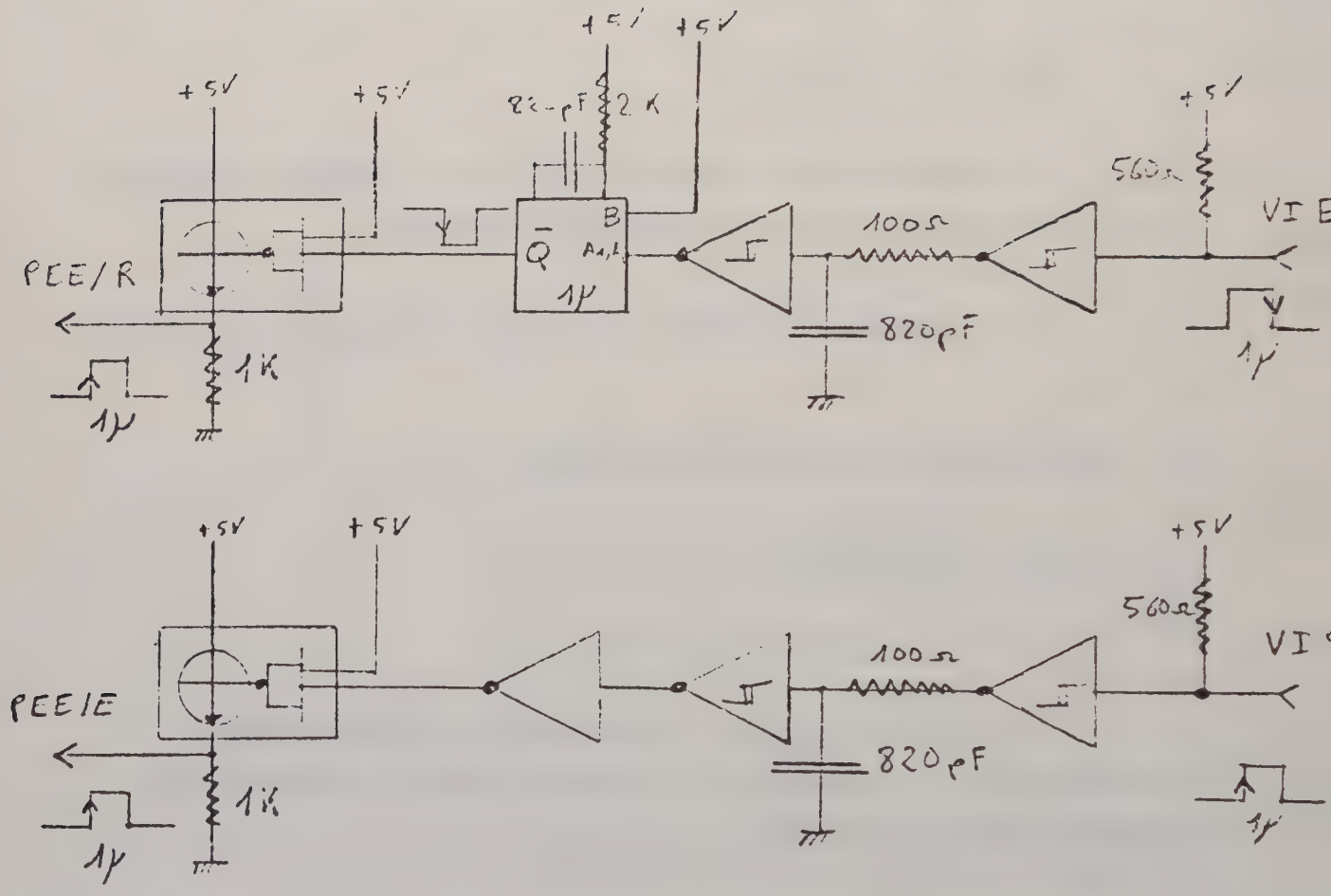
5.6 - Utilisation software des interfaces de liaison

5.6.1 - Côté Central

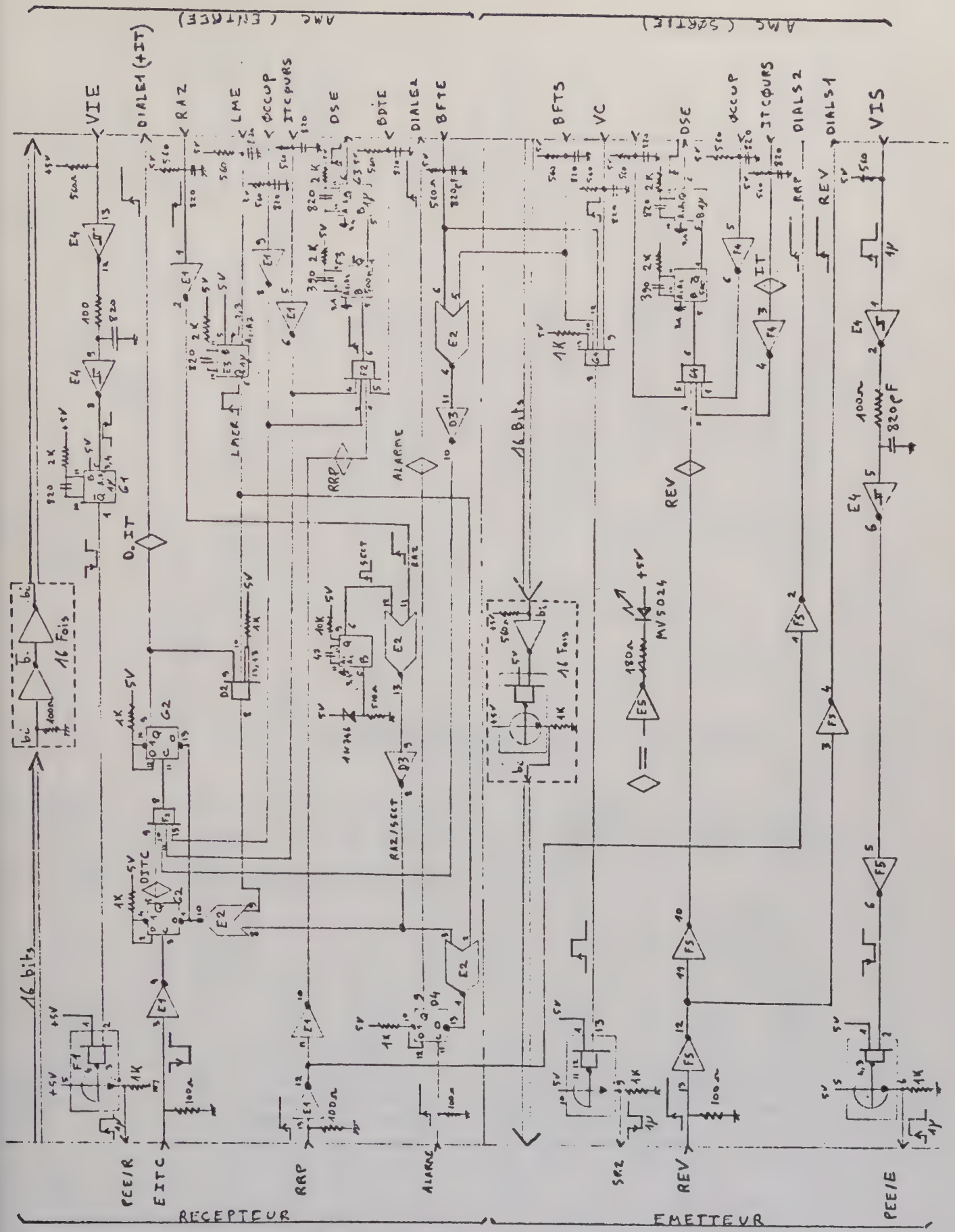
5.6.1.1 - Initialisation de la ligne

Au lancement du système, il est préférable d'initialiser la ligne en effectuant une WD de commande FTE + S provoquant une RAZ générale sur tous les Emetteurs-Récepteurs du réseau.

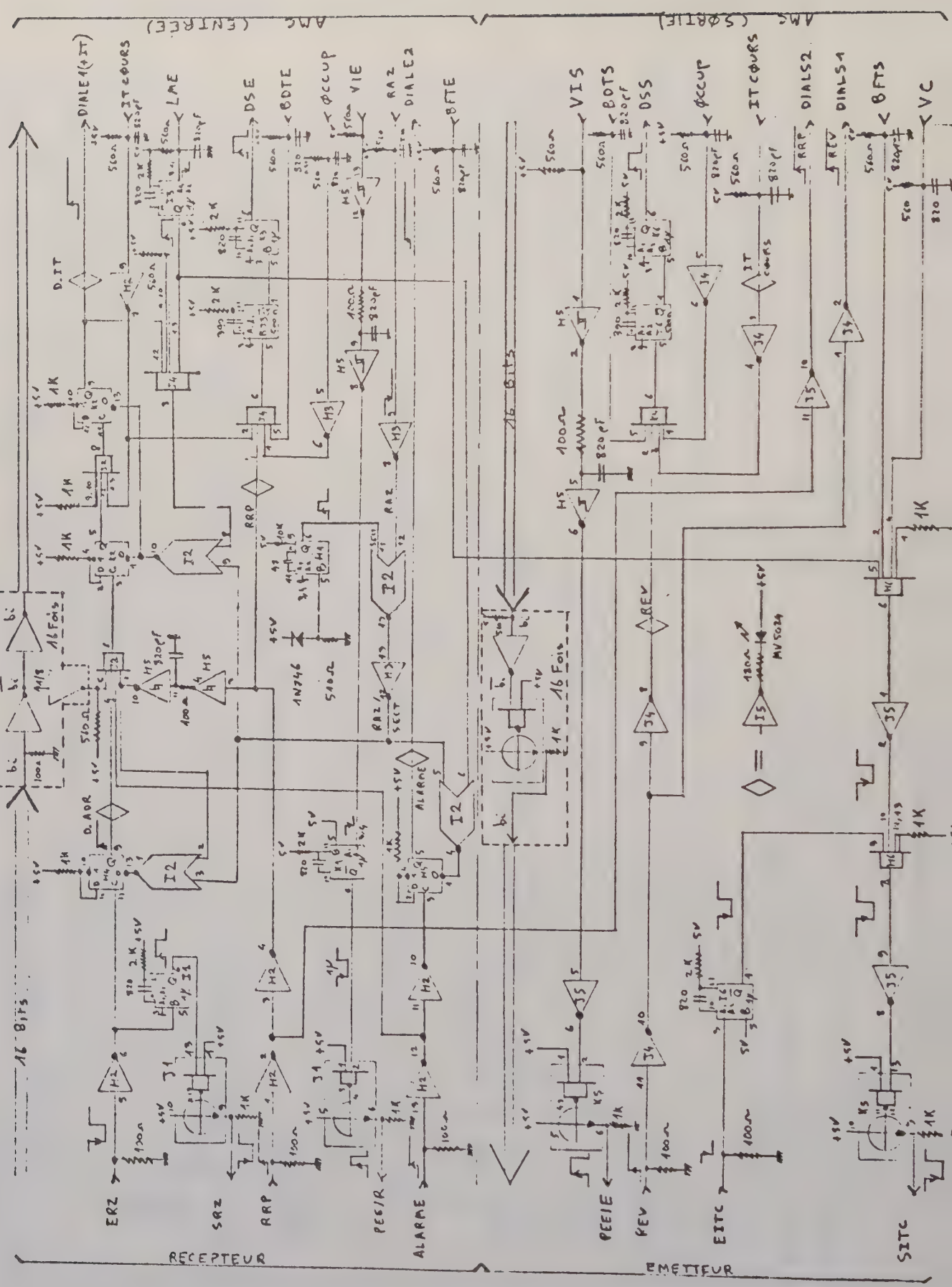
Le Central peut vérifier que son ordre a bien vidé l'Emetteur et le Récepteur qui lui sont connectés ; on doit avoir REV = 1 , RRP = 0 et ALARME = 0, ce qui est vérifiable par une RD du mot d'état, on doit avoir DIALS 1 = 1 , DIALS 2 = 0 et DIALE 2 = 0. Dans le cas contraire le réseau n'est pas en état de fonctionner.



Chapitre 5 - Figure 31 - Les circuits validation d'information.



Chapitre 5 - Figure 32 - Interface calculateur central.



Chapitre 5 - Figure 33 - Interface des calculateurs satellites.

Les variables utilisées dans les exemples suivants sont données figure 34 pour une AMC 0.

La séquence peut être la suivante :

```
VID:ER   EQU      $
         LBL      =AGFTES
         LDE      #EWDCOM
         WD       *INIT LIGNE:VIDAGE DES EMETTEURS-RECEPTEURS
*
ATTRRP   EQU      $
         LDE      #ERDMET
         RD                  *LECTURE DU MOT D'ETAT
         AND      #DIALS2    *RRP=DIALS2
         RNZ      EDRRP      *RECEPTEUR NON VIDE
*
PRET:E   EQU      $          *L'EMETTEUR DOIT ETRE VIDE
         LDE      #ERDMET
         RD
         AND      #DIALS1    *REV=DIALS1
         BZ       EDREV      *EMETTEUR NON VIDE
```

5.6.1.2 - Initialisation des registres R 2 et R 3 de l'AMC

Avant d'utiliser l'AMC en mode microprogrammé, il est nécessaire d'initialiser, et cela une fois pour toutes entre deux coupures secteurs, les registres de fonction de couplage de l'AMC, soit les registres R 2 et R 3 :

```
*
INIT     EQU      $
*
         LDA      #:R2       *INITIALISATION
         STR      =R2        *DES REGISTRES
         LDA      #:R3       *DE SERVICE DU
         STR      =R3        *MICROPROGRAMME
*
```

```
                PAGE
        ERSAT   CDS
        TWB     RES     16
0008    T0      EQU     &8          *SEPA. M:DCBN
000A    T1      EQU     &A          *RESULTAT CONVERSION M:DCBN
        *
        *
0000    NOAMC   EQU     0
0018    NHTR    EQU     24          *NIVEAU D'IT DE L'HORLOGE
        NAMC    RES     1           *NIVEAU D'IT DE L'AMC
        *
        *
000F    EWDCOM  GEN,3,2,11          0,NOAMC,&00F
        *
020F    E:INFO  GEN,3,2,11          0,NOAMC,&20F
        *
040F    ERDMET  GEN,3,2,11          0,NOAMC,&40F
        *
0020    E:CLES  EQU     &20         *RD CLES
0020    E:VADR  EQU     &20         *WD VOYANTS ADR.
0010    E:VDON  EQU     &10         *WD VOYANTS DON.
        *
1000    DIALE1  GEN,3,1,12          0,1,0
0800    DIALE2  GEN,4,1,11          0,1,0
0400    DIALS1  GEN,5,1,10          0,1,0
0200    DIALS2  GEN,6,1,9           0,1,0
        *
        *
000F    :R2     GEN,3,2,11          0,NOAMC,&00F
020F    :R3     GEN,3,2,11          0,NOAMC,&20F
        *
0024    R0      EQU     &24         *36
0025    R1      EQU     &25         *37
0026    R2      EQU     &26         *38
0027    R3      EQU     &27         *39
        *
0024    RAD     EQU     R0          *REGISTRE ADR.
0025    RCM     EQU     R1          *REGISTRE COMPTE DE MOTS
        *
0010    AG:FTS  EQU     &10         *(A)GAUCHE FIN TRANSFERT SORTIE
0020    AG:DTS  EQU     &20         *(A)GAUCHE DEBUT TRANSFERT SORTIE
0040    AG:FTE  EQU     &40         *(A)GAUCHE FIN TRANSFERT ENTREE
0080    AG:DTE  EQU     &80         *(A)GAUCHE DEBUT TRANSFERT ENTREE
        *
0050    AGFTES  EQU     &50         *(A)GAUCHE FIN TRANSFERT ENTREE+SORTIE
        *
2000    RATE    DATA    &2000       *BIT RATE DE TRANSFERT
C000    FTFTR   DATA    &C000       *BITS FIN DE TABLE + FIN DE TRANSFERT
4000    FINTR   DATA    &4000       *BIT FIN DE TRANSFERT
        *
```

Chapitre 5 - Figure 34 - Variables utilisées.

5.6.1.3 - Appel d'un Satellite

L'initialisation de la ligne (WD FT E + S) doit être suivie par une sortie d'information (programmée ou microprogrammée) dont l'octet droit est l'adresse du Satellite. L'octet gauche est libre et peut être utilisé comme code d'ordre à transmettre au Satellite afin que celui-ci initialise son AMC pour effectuer le transfert. En fait, seul un nombre de bits à droite correspondant au nombre de Satellites du réseau sont réservés pour l'adresse.

L'adresse en fonction du numéro de satellite peut être donnée par :

```
*
* INITIALISATION DES NUMEROS DES SATELLITES A APPELER
*
*NUMERO 1==>BIT 15 DANS L'ADRESSE
*NUMERO 2==>BIT 14 DANS L'ADRESSE
*..........
*NUMERO 8==>BIT 8 DANS L'ADRESSE
*
                        *ICI 1,2,... 8 DANS  #T1
LDX       #T1           *NUMERO DU SATELLITE
DCX       =1            *POUR DECALAGE EN PX
LDA       =&01          *BIT 15 A 1
SLLS      =0,X          *BIT A 1 POUR L'ADRESSE
```

L'octet droit du registre A contient l'adresse.

En supposant que INF ADR contient l'adresse à droite et un ordre de transfert à gauche, la séquence est la suivante :

```
LPL       =AGFTFS.
LDE       #EWDCOM
WD                      *INIT LIGNE

LDA       INFADR
LDE       #E:INFO
WD                      *SORTIE ADRESSE
```

5.6.1.4 - Traitement Emission

En supposant que l'octet d'ordre transmis est un ordre de réception pour le Satellite, le Central doit initialiser l'AMC en sortie d'un nombre de mots égal à celui du Satellite suivant la convention de l'ordre de transfert.

Le transfert peut ainsi débuter sur le DIT de l'AMC (IT COURS = 0).

A la première IT, le Handler de l'AMC doit analyser le mot d'état pour définir l'origine de l'interruption, sur raté de transfert il faut effectuer une WD de commande fin de transfert de sortie, sur le bit fin de transfert + fin de table, la transmission s'est terminée normalement.

On peut avoir la séquence suivante :

```
          PAGE
*
*=============================================================
*
*         TRAITEMENT EMISSION
*
*=============================================================
*
EMIS      EQU       $
*                                *EMISSION DU CENTRAL<==>RECEPTION
*                                *POUR LE SATELLITE
*                                *
          LDA       PTABE
          STR       =RAD
          LDA       NBMOTS
          STR       =RCM
*
          LBL       =AG:DTS
          LDE       #EWDCOM
          WD
*                                *AMC EN TRANSFERT EN SORTIE
          DIT
*                                *ATTENTE IT FIN DE TABLE + FIN DE TRANSFER
          LDE       #ERDMET
          RD                     *LECTURE MOT D'ETAT
          STA       MET
*
          AND       #RATE        *RATE DE TRANSFERT
          BNZ       RATEMI
          LDA       MET
          AND       #FTFTR       *FIN DE TRANSFERT+FIN DE TABLE
          CMP       #FTFTR
          BNE       ITPFTF
          BRU       AIRDAT
```

5.6.1.5 - Reprise sur ITC

Un appel d'un Satellite est caractérisé par une IT avec le bit DIAL E 1 positionné dans le mot d'état :

```
*
*          ATTENTE RAPPEL SATELLITE
*
*
          DIT                         *ATTENTE
*
          LDE       #ERDMET
          RD                          *LECTURE MOT D'ETAT
          STA       MET
*
          AND       #DIALE1
          BNZ       RECEPT
          BRU       ITPRS             *IT PAR. EN ATTENTE RAPPEL DU SAT
*
```

5.6.1.6 - Traitement Réception

C'est la fonction symétrique du traitement de l'émission, elle est effectuée sur un appel d'un Satellite avec un octet d'ordre de transfert associé.

Exemple complet de séquence :

```
          PAGE
*
*=============================================================================
*
*         TRAITEMENT RECEPTION DE LA TABLE
*
*=============================================================================
*
RECEPT    EQU       $
*
          LDA       CNANBM
          SBR       INFADR     *MISE A JOUR INFO. DE L'ADRESSE
*
          LBL       =AGFTES
          LDE       #EWDCOM
          WD        *INIT LIGNE
*
          LDA       INFADR
          LDE       #E:INFO
          WD                   *SORTIE ADRESSE
*
          LDA       PTABR
          STR       =RAD
          LDA       NBMOTS
          STR       =RCM
*
          LBL       =AG:DTE
          LDE       #EWDCOM
          WD                   *AMC EN TRANSFERT EN ENTREE
*
          DIT
*                              *ATTENTE IT FIN DE TABLE+FIN DE TR.
          LDE       #ERDMET
          RD                   *LECTURE MOT D'ETAT
          STA       MET
*
          AND       #RATE      *RATE DE TRANSFERT
          BNZ       RATREC
          LDA       MET
          AND       #FTFTR     *FIN DE TABLE + FIN DE TRANSFERT
          CMP       #FTFTR
          BNE       ITPFTR     * IT  PARASITE
          BRU       ANATR      *VERS ANALYSE TABLE RECUE
```

5.6.1.7 - Le raté de transfert

L'interruption avec raté de transfert est toujours obtenue par le Watch-Dog, la demande de suspension étant retardée si OCCUP = 1 (voir paragraphe 5.3.5.).

Sur Watch-Dog il est nécessaire de mettre la bascule de transfert à 0 de l'AMC, le transfert étant interrompu par IT COURS = 1.

Dans l'exemple suivant, ces fonctions sont réalisées par deux sections : FTE pour une initialisation faite en entrée et FTS pour annuler une initialisation en sortie sur Watch-Dog.

```
LDSFT    LDS
         RES       2
         FIN
FTE      LPS       LDSFT      *FIN DE TRANSFERT EN ENTREE
         LBL       =AG:FTE
         LDE       #EWDCOM
         WD
         RTS

         FIN
***
FTS      LPS       LDSFT      *FIN DE TRANSFERT EN SORTIE
         LBL       =AG:FTS
         LDE       #EWDCOM
         WD
         RTS

         FIN
```

5.6.2 - Côté Satellite

Les fonctions sont similaires à celles du Central, seule l'interruption sur DIAL E 1 est traitée différemment par le fait de la transmission par le Central d'un mot comprenant l'adresse et éventuellement une information complémentaire.

5.6.2.1 - Initialisation AMC

```
*
*=============================================================
*
*        PARTIE INITIALISATION
*
*=============================================================
*
INIT    EQU     $
*
        LDA     #:D2        *INITIALISATION
        STR     =D2         *DES REGISTRES
        LDA     #:D3        *DE SERVICE DU
        STR     =R3         *MICROPROGRAMME
*
        BRU     DIT         *ATTENTE REINITIALISATION DIALOGUE
*
```

5.6.2.2 - IT par DIAL E 1

Le Satellite attend l'appel du Central effectué par une WD FT E + S avec transmission de l'adresse positionnant ainsi DIAL E 1 dans le mot d'état. Sur DIAL E 1, le Satellite doit effectuer une lecture d'information (programmée ou microprogrammée) pour libérer le récepteur. L'information lue en entrée comprend l'adresse à droite et une information complémentaire pouvant être analysée par le Satellite à gauche.

```
DITPUN  EQU     $
        DIT                 *ATTENTE IT CALCULATEUR CENTRAL
*
        LDE     #EDDMET
        RD
        STA     MET
        AND     #DIALE1     * ITC ?
        BZ      EDDIT       * NON
*
        LDE     #E:INED
        RD                  *LECTURE ADRESSE POUR LIBERER LE RECEPTEUR
        STA     INEADR
```

5.6.2.3 - Traitement Réception

Le Satellite s'initialise en réception sur un ordre du Central.

```
        PAGE
*
*=======================================================================
*
*       TRAITEMENT RECEPTION
*
*=======================================================================
*
EMIS    EQU     $
*                               *EMISSION DU CENTRAL<==>RECEPTION
*                               *POUR LE SATELLITE
*
        LDA     PTABR
        STR     =PAD            *ADR. TABLE
        LDA     NBMOTS
        STR     =PCM            *NB. DE MOTS
*
        LBL     =AG:DTE
        LDE     #ENDCOM
        WD
*                               *AMC EN DEBUT DE TRANSFERT EN ENTREE
        DIT
*                               *ATTENTE IT FIN DE TABLE + FIN DE TRANSFERT
        LDE     #ERDMET
        RD                      *LECTURE MOT D'ETAT
        STA     MET
        AND     #RATE           *RATE DE TRANSFERT
        BNZ     RATREC
        LDA     MET
        AND     #FTFTR          *FIN DE TABLE + FIN DE TRANSFERT
        CMP     #FTFTR
        BNE     ITRFTR
```

5.6.2.4 - Appel du Central par ITC

La génération de l'ITC s'effectue par une WD programmée en Fin de Transfert en Entrée et en Sortie. Elle peut s'effectuer sur un changement de configuration des états des buffers réservés aux liaisons : un tampon vient d'être chargé pour être transmis au Central, un tampon reçu du Central vient d'être libéré.

Après la WD FT E + S, le Handler de l'AMC Satellite doit se trouver sur une DIT afin de recevoir l'appel du Central.

```
                                *APPEL CENTRAL
        LDL     =AGETES
        LDE     #EWDCOM
        WD
        BRU     DITPUN          *VERS ATTENTE RAPPEL DU CENTRAL
```

5.6.2.5 - Traitement Emission

La Satellite initialise l'AMC en sortie sur un ordre du Central.

```
        PAGE
*
*===============================================================
*
*       TRAITEMENT RETRANSMISSION VERS LE CENTRAL
*
*===============================================================
*
*                               *TRANSFERT EN SORTIE
        LDA     PTABR           *TABLE EMISSION
        STR     =RAD
        LDA     NBMOTS
        STR     =RCM
        LDL     =AG:DTS
        LDE     #EWDCOM
        WD                      *AMC EN TRANSFERT EN SORTIE
*
        DIT
*                               *ATTENTE FIN DE TRANSFERT
        LDE     #ERDMET
        RD                      *LECTURE MOT D'ETAT
        STA     MET
        AND     #RATE           *RATE DE TRANSFERT
        BNZ     RATEMI
        LDA     MET
        AND     #FTETD          *FIN DE TRANSFERT+FIN DE TABLE
        CMP     #FTETD
        BNE     ITRETE
*
*
                                *FIN DE LA RETRANSMISSION
        BRU     DIT             *VERS ATTENTE PROCHAIN APPEL
```

5.6.2.6 - Traitement Watch-Dog

De la même façon, l'AMC doit être positionnée en fin de transfert :

```
CLS     FTS     *FIN DE TRANSFERT EN SORTIE
PRU     DIT     *ATTENTE REINITIALISATION DIALOGUE
```

ou

```
CLS     FTE     *FIN DE TRANSFERT EN ENTREE
PRU     DIT     *ATTENTE REINITIALISATION DIALOGUE
```

5.6.3 - Généralités sur la gestion du réseau

Rappelons que sur une station Satellite on trouve :

- la tâche IT AMCS, accrochée au niveau 27 de l'AMC, qui gère et contrôle celle-ci. Elle effectue les codes fonctions imposées par le Central, transmis avec l'adresse du Satellite.
- la tâche de traitement des transmissions sur la ligne : SATLIG, associée à l'IT AMCS ; elles possèdent une zone de données communes liées aux transmissions, cette zone est en fait une LDS de SATLIG afin d'obtenir des pointeurs en absolu pour diminuer le traitement de l'IT AMCS, elle est pointée en ZCU par la variable Z : LIG.

Sur le Central, associées aux liaisons, on a :

- la tâche IT AMCC, au niveau de l'AMC, qui gère et contrôle celle-ci, pouvant être ici d'un niveau inférieur à l'horloge (par exemple IT 23). Elle récupère les appels des Satellites et effectue les traitements imposés par la tâche CENLIG.

- la tâche CENLIG de gestion du réseau, d'un niveau inférieur à l'IT AMCC, impose le Satellite concerné par le transfert, le code de traitement à effectuer par l'IT AMCC correspondant à un code fonction déterminé sur le Satellite.

Au niveau de chaque Satellite, une table d'octets "PRS" (Préambule des Ressources du Satellite) est mise à jour à chaque remplissage ou libération des tampons de transmission, un octet étant affecté à chaque tampon . C'est cette table qui est transmise au Central sur sa demande (code fonction dans le mot d'adresse), dans la phase de recherche de l'origine d'un appel Satellite par le bus ITC.

5.6.3.1 - Transmission Satellite vers le Central

- La tâche SATLIG étant activée par le module moniteur M : ITL après remplissage d'une file d'attente, compose le message condensé dans le tampon approprié, puis positionne l'octet associé dans la "PRS" et avise le Central d'une modification des ressources Satellite à l'aide du module moniteur M : ITC.

- Sur ITC le Central remet à jour les PRS de chaque Satellite.

- La tâche CENLIG analyse une PRS d'un Satellite pendant que la tâche IT AMCC effectue le transfert de la PRS du Satellite suivant, cette recherche s'effectue par permutation circulaire entre les stations connectées.

- Après la transmission d'un buffer avec contrôle de validité de la transmission par la tâche IT AMCC et contrôle de la "CHECKSUM" par la tâche CENLIG, le Satellite reçoit l'ordre de libérer le tampon, c'est-à-dire que la tâche ITAMCS libère l'octet associé dans la PRS.

En résumé : la PRS est occupée par la tâche SATLIG et elle est libérée sur ordre du Central par la tâche IT AMCS.

5.6.3.2 - Transmission Central vers Satellite

La gestion est différente par le fait que le Central en fin de transmission ne connaît pas le compte rendu du transfert effectué.

- C'est la tâche CENLIG qui donne l'ordre à l'IT AMCC (par un code de traitement) d'effectuer le transfert ; cette tâche ayant à jour la PRS du Satellite concerné.

- Sur réception de ce buffer par l'IT AMCS, elle contrôle la validité du transfert et la tâche SATLIG contrôle la "CHECKSUM" afin de positionner une table de compte-rendu de transmission pour le Central et occupation de l'octet correspondant dans la PRS avec appel à M : ITC.

- Sur rappel du Central, transmission de la table de compte rendu qui est analysée par la tâche CENLIG.

- Pour une transmission correcte, le Satellite reçoit l'ordre de libérer l'octet de la PRS associé à la table de compte-rendu et de valider le buffer reçu en occupant l'octet correspondant. Ces deux fonctions sont traitées par la tâche IT AMCS.

- Simultanément, sur le Central, la tâche CENLIG occupe la PRS du Satellite correspondant afin d'attendre la libération du tampon sur le Satellite.

- Le tampon étant validé sur le Satellite, la tâche SATLIG active le programme devant traiter celui-ci. Une fois le traitement terminé, le programme libère l'octet de la PRS et prévient le Central par M : ITC.

- Le tampon est automatiquement libéré côté Central en remettant à jour les PRS des stations connectées.

En résumé, la PRS est occupée par la tâche IT AMCS sur ordre du Central et libérée par la tâche travaillant avec le buffer transmis.

5.7 - Les programmes de test

Plusieurs programmes de test ont été développés afin de contrôler le fonctionnement des AMC, des interfaces, des émetteurs-récepteurs, et de l'ensemble du réseau en point à point ou en multi-point.

5.7.1 - Test d'une Interface en Autonome

5.7.1.1 - " AMCSER "

Programme travaillant en mode programmé, il permet de tester le fonctionnement côté émission et côté réception d'une interface.

L'interface étant rebouclée sur elle-même : 16 bits en sortie aux 16 bits en entrée, RRP et REV à 5 V, on contrôle l'interface associée à l'AMC.

L'ensemble de liaison complet, l'émetteur étant rebouclé sur le récepteur, on contrôle la transmission de toutes les configurations possibles du mot MITRA 15.

5.7.1.2 - " AMC : ES "

Programme travaillant en mode microprogrammé sur une table chaînée sur elle-même, il permet de contrôler le fonctionnement des interfaces en Entrée ou en Sortie en maintenant RRP et REV à 5 V (utilisation des recopies R 5 V de la face avant) et de régler le débit d'information pour un Satellite en fonction de sa distance par rapport au Central.

5.7.1.3 - " SUFIFO "

Test d'une liaison rebouclée sur elle-même en mode microprogrammé, le programme utilise les deux registres des Emetteurs-Récepteurs comme une mémoire type FIFO (First-IN , First-Out).

Une table de deux mots est émise en mode microprogrammé ; le premier mot transite jusqu'au récepteur, le deuxième reste dans l'émetteur. Une fois l'interface en entrée, le mot contenu par le récepteur génère la première suspension, celui-ci étant libéré, le deuxième mot transite dans le récepteur et appelle une seconde fois le microprogramme de l'AMC. Tout se passe comme si la table avait été reçue par MITRA 15 et réémise ensuite.

A chaque réception de la table, après contrôle et édition éventuelle, le premier mot de la table est incrémenté de 1, le deuxième est le complément algébrique (CNA), et le cycle recommence.

Le programme de test se présente sous la forme d'un IMT contenant en réalité deux programmes "FOREGROUND", un attaché au niveau de l'AMC qui accroche et déclenche un second programme au niveau du décompteur programmable (Horloge temps réel) chargé de gérer l'heure et de contrôler le timming des transferts (Délai).

Ces deux programmes ont une base G commune.

5.7.2 - Test des interfaces connectées au réseau

Le test du réseau nécessite deux types de programme : un pour le Central appelé "CENSUS" et un associé sur chaque satellite appelé "SATSUS" ou "SASUSM".

5.7.2.1 - " CENSUS "

L'organisation de ce programme est identique au programme SUFIFO, il est donc contrôlé par une Horloge.

Il débute par une phase de dialogue permettant d'initialiser l'heure et les satellites du réseau à tester.

Le test consiste à transmettre aux Satellites concernés une table de 20 mots, qui progresse à chaque permutation sur l'ensemble des Satellites, et d'attendre le rappel par ITC, avec contrôle du délai par l'horloge, pour la réception de cette même table qui est comparée à la table émise.

Après édition éventuelle en cas d'erreur de transmission, on passe au Satellite suivant.

L'Horloge permet de travailler à cadence maximum côté central, ou d'effectuer une temporisation entre chaque permutation de Satellite (10 msec, 100 msec, 1 sec, 10 sec) afin de permettre de travailler en background en cas de besoin.

Toute modification du déroulement du test est directement accessible à l'aide des clés du pupitre. On trouvera en annexes des exemples de listing d'exploitation des programmes de test.

5.7.2.2 - " SATSUS "

Programme associé à "CENSUS", il est chargé de recevoir et de réémettre la table transmise en fonction de l'ordre transmis par le Central.

Après réception de la table, il y a contrôle de la transmission et de la CHECKSUM avec édition éventuelle puis rappel du Central pour la retransmission de la table reçue.

5.7.2.3 - " SASUSM "

Version minimum de la précédente, il n'y a aucun message et contrôle. Il effectue la réception de la table, rappelle le Central et la retransmet sur son ordre.

Cette version permet de tester une interface sur un Satellite tournant en temps réel en Mode Autonome.

5.7.3 - Programme de Démonstration des Liaisons

Afin de montrer le fonctionnement des liaisons d'une façon "plus spectaculaire" à des personnes éventuellement intéressées par des couplages rapides entre MITRA 15, et de nous permettre d'utiliser le lecteur et le perforateur rapide de ruban ainsi que le disque SAGEM du réacteur à partir du Central, nous avons développé une gestion de la liaison Satellite Réacteur-Central en point à point.

Cette liaison est gérée côté Central par un programme au niveau de l'AMC (VIAMCC) ; les transferts sont initialisés à l'IRISCOPE ; côté Réacteur, on trouve un Handler de l'AMC (AMC R 10) effectuant les ordres reçus du Central et générant l'ITC en fin de traitement.

5.8 - Diverses possibilités d'utilisation des interfaces de liaison

Rappelons que le glissement d'un mot s'effectue à 10 Mbauds, c'est-à-dire qu'un récepteur validé peut être plein environ 2 μ sec. après, ce qui est supérieur au traitement d'une information par le microprogramme des VMC (3,5 à 4 μ sec AMC comprise). Le système de synchronisation suspension des interfaces permet de régler le débit moyen des informations à la cadence désirée ; par exemple, nous avons travaillé à une cadence d'environ 200 K mots/sec. ce qui correspond à des transferts à 4 Mbauds en débit global entre le Satellite Réacteur et le Central.

Le réseau tel qu'il sera en exploitation sur APIS est du type multi-point centralisé dans les deux sens à l'alternat.

5.8.1 - Réseau multi-point centralisé en Full-Duplex

En restant à une cadence de 100 K mots/sec. (ou moins) en entrée et en sortie, il peut être intéressant d'être en sortie avec un Satellite X et en entrée avec un Satellite Y. Les interfaces étant indépendantes côté voie d'entrée et côté voie de sortie, il suffit d'utiliser deux AMC sur la Station Maîtresse pour permettre le Full-Duplex.

Le signal d'initialisation de la ligne ne remettra à zéro que les récepteurs des Stations Satellites. On commandera d'abord un Satellite X en Sortie, puis un autre Y en Entrée afin de pouvoir effectuer les commandes par les récepteurs.

5.8.2 - Liaison Point à Point

5.8.2.1 - Liaison à l'alternat

Trois possibilités peuvent être envisagées :

- Utilisation d'une interface Central (ICC), d'une interface type Satellite (ICS). C'est en fait un sous-ensemble du réseau multi-point centralisé.

- Utilisation de deux interfaces type Central, dans ce cas les deux stations peuvent être "Maîtresses" à tour de rôle. Le cas de l'appel simultané par les deux stations est à traiter par software.

- Utilisation de deux interfaces type Satellite, elle est équivalente au cas précédent mais possède l'option de générer l'appel en synchronisation avec le premier mot transmis (le bit d'adresse étant toujours à 1 au niveau des interfaces par "Strap").

5.8.2.2 - Liaison en Full-Duplex

On retrouve les trois possibilités précédentes, la liaison est Full Duplex par l'utilisation de deux AMC sur chaque MITRA 15.

Afin d'équilibrer les vitesses de transfert dans chaque sens, on mettra par exemple sur le premier MITRA 15, l'AMC 0 en Entrée dans un groupe de suspension supérieur à l'AMC 1 en Sortie, de même sur le second MITRA 15 ; ainsi les transferts s'effectuent d'AMC 1 à AMC 0 ce qui permet de compenser les priorités des demandes de suspension.

5.8.3 - Liaison du "type parallèle"

Afin d'éviter d'utiliser deux couples d'Emetteurs-Récepteurs dans une liaison point à point pour des MITRA 15 situés à proximité l'un de l'autre, on peut coupler en parallèle deux interfaces "Central" ou "Satellite" pour des distances de 10 à 20 mètres environ. Dans le cas de distances supérieures, le prix de revient des câbles ne devient plus intéressant vis-à-vis de celui des ensembles de transmission. Rappelons que les signaux de commande et le transfert des informations sont effectués sous 100 Ω compatibles TTL au niveau des interfaces.

CONCLUSION

Ayant une formation de base d'électronicien puis une formation complémentaire en informatique temps réel par le D.E.A. Traitement de l'Information à la Faculté d'Orsay, j'ai eu la chance d'avoir un sujet de thèse touchant ces deux domaines : l'électronique et le logiciel temps réel, ce qui m'a permis de mettre en pratique et de compléter ces enseignements. De plus, les ordinateurs adoptés pour le système APIS furent des machines d'une technologie nouvelle sur le marché, des MITRA 15 de la Compagnie Internationale pour l'Informatique (C I I) dont les premiers systèmes furent livrés fin 1972, date à laquelle je débutais mes travaux de thèse. Par ce fait, j'ai pu observer les maladies de jeunesse aussi bien d'un point de vue hardware que software et noter l'évolution des produits softwares fournis par le constructeur durant ces trois dernières années.

Mes travaux se sont déroulés en deux étapes au sein d'une petite équipe software de trois personnes du Service des Piles chargée de la conception et de la réalisation du système " APIS ".

Dans un premier temps, j'ai participé à l'élaboration et à la réalisation des programmes temps réels ; en écrivant DEMEXP et en participant à la mise au point des tâches HORLOGE , ITCHET , HTY : TO et GD 60, j'ai acquis la philosophie d'une unité satellite d'acquisition ; en écrivant les modules moniteurs réentrants M : DCVF , M : VFDC , M : AZCU , M : LZCU , M : DEL

et en mettant au point M : CMPD , M : VFFS , M : FSVF , M : ECH , M : DECH , M : NM , M : GAIN , M : ATT nous avons pu générer un moniteur adapté pour notre première unité satellite du système APIS pour son exploitation en mode autonome.

Puis, connaissant l'organisation d'un satellite, je me suis orienté vers les problèmes du couplage des calculateurs satellites et du calculateur réacteur au calculateur central en réalisant un réseau adapté aux besoins du système APIS en mode raccordé. J'ai développé deux coupleurs de liaison, une version unique pour le calculateur central, une autre version pour chaque unité satellite de ce réseau multi-point centralisé. Les principales difficultés dans la réalisation d'un tel ensemble viennent du fait qu'il est nécessaire de disposer en même temps de deux ordinateurs MITRA 15 et, si possible, dans un même local, ce qui est le cas dans notre système avec le MITRA 15 Réacteur et le MITRA 15 Central, afin d'éviter des pertes de temps par des va-et-vient continuels entre les deux stations et d'avoir la possibilité d'observer les signaux sur les deux coupleurs pendant les transferts pour la mise au point. A noter que ces signaux ne sont pas récurrents dans le temps puisque chaque MITRA 15 possède son horloge interne HI (de période voisine mais non synchrone) et que les échanges au niveau des coupleurs se font de façon asynchrone en fonction de la charge du moment de l'unité centrale. Il m'a été nécessaire de mener en parallèle le logiciel afin d'avoir toutes les fonctions utiles à la gestion du réseau à travers un seul coupleur standard de la C I I (l'AMC).

La première étape prévue pour ces liaisons étant atteinte : enregistrement des sorties statistiques sur une bande magnétique du Central, on peut envisager comme perspectives d'avenir :

- le logiciel de téléchargement d'une unité satellite à partir du Central, le système généré étant sur une bande magnétique ;
- la synchronisation de l'heure au niveau de chaque satellite par la ligne et, par ce fait, permettre une reprise automatique après une coupure secteur sur chaque satellite ;

- si le besoin s'en fait sentir du côté des expérimentateurs, une zone de l'Iriscope du Central signalant les derniers messages sortis et une autre zone à la disposition de l'appel général de l'ensemble des voies d'une expérience de n'importe quel satellite ;
- toutes autres fonctions nécessitant de partager les ressources du Central entre les Satellites (disque Sagem pour un éventuel historique, zone mémoire et sous-programme de calculs (écrits en Fortran) encombrants au niveau des satellites, etc...).

Du point de vue prix de revient, la C I I propose à son catalogue une liaison asynchrone à 9 600 bauds ; le prix d'achat au début de l'année 1975 était de 27 000 F. HT. pour une liaison point à point (2 coupleurs asynchrones, 2 alimentations téléinformatiques et 2 Modems 9 600 bauds). Pour notre réseau composé du Central et d'un Satellite, il revient au Service des Piles à 30 000 F. HT. pour un débit 400 fois plus rapide de 200 K mots/sec. au niveau de l'AMC, soit un débit global de 4 Mégabauds (10 Mégabauds au niveau du mot); Si l'on passe à deux Satellites, le prix de notre réseau est déjà inférieur au matériel C.I I (réseau en étoile). Pour trois satellites, ce qui est notre configuration actuelle, le prix serait de 71 000 F. HT. avec le matériel de la C I I alors que ce réseau nous revient à 60 000 F. HT.

Pour un prix de revient moindre, ces coupleurs offrent donc plusieurs avantages non négligeables adaptés à nos besoins : rapidité de transfert, décodage hardware de la station appelée, facilité logicielle de gestion du réseau côté Central, possibilité d'appeler toutes les stations en synchronisme ; un autre avantage est que ce réseau ne nécessite qu'un seul coupleur (AMC) côté Central quel que soit le nombre de Satellites.

TABLE DES MATIERES

	Pages
1 - PRESENTATION GENERALE	3
1.1 - Le Système APIS d'OSIRIS	4
1.2 - Présentation du MITRA 15	5
2 - L'UNITE DE TRAITEMENT DU MITRA 15	8
2.1 - Généralités	8
2.1.1 - Introduction	8
2.1.2 - Constitution d'une unité de traitement	8
2.1.3 - Notions de microprogramme et de suspension	9
2.1.4 - Présentation du schéma synoptique	11
2.1.5 - Convention de notation	22
2.2 - La Mémoire de Commande	24
2.2.1 - Mémoire de premier niveau (les microinstructions)	25
2.2.2 - Mémoire de second niveau (les exécutifs)	30
2.2.3 - Adressage de la mémoire de commande	36
2.2.4 - Commande d'inhibition des suspensions	41
2.3 - Registre T	42
2.3.1 - Généralités	42
2.3.2 - Modification de T	43

2.4 - Registres généraux 56

2.4.1 - Généralités 56

2.4.2 - Affectation des registres 56

2.5 - Registre J 61

2.5.1 - Généralités 61

2.5.2 - Modification de J 63

2.6 - Unité arithmétique et logique 67

2.6.1 - Généralités 67

2.6.2 - Opérateur 67

2.6.3 - Registre U 70

2.7 - Indicateurs 71

2.7.1 - Généralités 71

2.7.2 - Indicateurs microprogrammes : SGZ, SGN, SO et B 72

2.7.3 - Indicateurs programmes : MS, PM, MA, I1 et I2 74

2.7.4 - Test de l'état des indicateurs 77

2.8 - Registres d'interface mémoire centrale 78

2.8.1 - Généralités 78

2.8.2 - Registre d'adresse mémoire (S) 78

2.8.3 - Registre de données mémoire (M) 79

2.9 - Interface périphérique 80

2.9.1 - Généralités 80

2.9.2 - Fonctions d'entrée-sortie périphérique 82

2.9.3 - Adressage d'une fonction d'entrée-sortie 84

2.9.4 - Transfert des données 89

2.9.5 - Principe des échanges 91

2.9.6 - Interface type d'un coupleur 96

2.9.7 - Suspension 98

2.9.8 - Interruption 110

2.10 - Déroutements 145

2.10.1 - Généralités 145
2.10.2 - Types de déroutements 145
2.10.3 - Prise en compte 151

2.11 - Pupitre 155

2.11.1 - Rôle 155
2.11.2 - Présentation 156
2.11.3 - Fonctionnement 159
2.11.4 - Microprogramme du pupitre 161

2.12 - Horloge de la micromachine 164

3 - CERTAINES PARTICULARITES DU MITRA 15 169

3.1 - L'adressage 169

3.1.1 - Introduction 169
3.1.2 - Format d'une macroinstruction 171
3.1.3 - Génération des différentes classes d'instructions 171
3.1.4 - Types d'adressage 177
3.1.5 - Déroulement d'une macroinstruction 183

3.2 - Les instructions CLS - RTS 186

3.2.1 - Introduction 186
3.2.2 - Appel de section CLS 187
3.2.3 - Retour section RTS 189

3.3 - Les instructions CSV - RSV 189

3.3.1 - Introduction 189
3.3.2 - L'appel moniteur CSV 191
3.3.3 - Retour moniteur RSV 193
3.3.4 - L'appel interne 194

3.4 - Structure générale en mémoire 200

3.4.1 - Traitement des déroutements 200
3.4.2 - Traitement des CSV 200
3.4.3 - Traitement des IT 202

3.5 - Le DIT et les WD 21 et 31 203

3.5.1 - Le DIT 203
3.5.2 - Les WD 21 et 31 205

3.6 - Les instructions simulées par déroutement 207

3.6.1 - Généralités 207
3.6.2 - Simulation du flottant 208

3.7 - La coupure secteur sous moniteur 211

3.7.1 - Généralités 211
3.7.2 - Programme coupure secteur 212
3.7.3 - Programme retour secteur 212

3.8 - L'autochargement 216

3.8.1 - Microprogramme (INI) 216
3.8.2 - Méthode software d'autochargement 218
3.8.3 - Exemple d'un programme autochargeable 219

3.9 - Commande de la MAE à partir d'un pupitre 223

3.9.1 - Généralités 223
3.9.2 - Commande de la MAE au pupitre 223

4 - ORGANISATION GENERALE DES UNITES D'APIS 225

4.1 - Généralités 225

4.2 - L'Unité Satellite 227

4.2.1 - Généralités 227
4.2.2 - Les périphériques temps réel d'une unité satellite 238

4.2.3 - Zone de données communes à toutes les tâches (ZCU) 241
4.2.4 - Le moniteur APIS 01 243
4.2.5 - Les tâches temps réel 246
2.4.6 - La répartition des tâches dans le temps 270

4.3 - L'Unité Réacteur 272

4.4 - Evolution du système APIS 274

5 - LIAISON RAPIDE ENTRE LES MITRA 15 DU SYSTEME APIS 276

5.1 - Généralités 276

5.1.1 - Introduction 276
5.1.2 - Utilisation de la liaison 277
5.1.3 - Généralités sur l'organisation de la liaison 279
5.1.4 - Généralités sur l'interconnexion 282
5.1.5 - Procédure et gestion du réseau 284

5.2 - Les Voies Mode Canal (VMC) 286

5.2.1 - Généralités 286
5.2.2 - Les Mémoires Associées aux Suspensions (MAS) 286
5.2.3 - Le Microprogramme 292

5.3 - L'interface d'E / S : l'AMC 312

5.3.1 - Généralités 312
5.3.2 - Utilisation software des AMC 313
5.3.3 - Etude hardware des AMC 319

5.4 - Le système de transmission 336

5.4.1 - Liaison simple 336
5.4.2 - Liaison en "Appel de Poste" 344

5.5 - Les interfaces développées 346

5.5.1 - Adaptation des 16 bits en Entrée et en Sortie 349
5.5.2 - Génération en Central d'une impulsion ERZ 349

5.5.3 - Demande d'IT d'un Satellite au Central 351
5.5.4 - Prise en compte d'une IT Satellite par le Central 353
5.5.5 - Système de Sélection d'Adresse Satellite 355
5.5.6 - La Mémoire ALARME 359
5.5.7 - Circuit RAZ et mise sous tension 359
5.5.8 - La synchronisation suspension 361
5.5.9 - Les circuits validation d'information 363
5.5.10 - Les interfaces 363

5.6 - Utilisation software des interfaces de liaison 363

5.6.1 - Côté Central 363
5.6.2 - Côté Satellite 373
5.6.3 - Généralités sur la gestion du réseau 377

5.7 - Les programmes de test 380

5.7.1 - Test d'une interface en Autonome 380
5.7.2 - Test des interfaces connectées au réseau 381

5.8 - Diverses possibilités d'utilisation des interfaces de liaison 383

5.8.1 - Réseau multipoint centralisé en Full Duplex 384
5.8.2 - Liaison point à point 385
5.8.3 - Liaison du type parallèle 385

TABLE DES FIGURES

Pages

CHAPITRE 2

Figure 1 - L'Unité Centrale du MITRA 15. 12

Figure 2 - Schéma synoptique de l'Unité de traitement 1/3. 13

Figure 3 - Schéma synoptique de l'Unité de traitement 2/3. 14

Figure 4 - Schéma synoptique de l'Unité de traitement 3/3. 15

Figure 5 - La mémoire des Exécutifs 32

Figure 6 - Exécutifs du groupe $\mathcal{P}_r$. 34

Figure 7 - Exécutifs du groupe $\mathcal{V}$. 35

Figure 8 - Exécutifs du groupe $\mathcal{V}_s$. 37

Figure 9 - Modification de T. 48

Figure 10 - Principe d'un éclatement. 53

Figure 11 - Retour à zéro de T. 55

Figure 12 - Adressage des blocs des registres généraux. 60

Figure 13 - Sélection d'un registre. 62

Figure 14 - Modification de J par une suspension. 66

Figure 15 - Schéma de l'unité arithmétique et logique. 68

Figure 16 - Signaux du minibus périphérique. 83

Figure 17 - Adressage d'une fonction d' E / S. 86

Figure 18 - Décodage de la fonction d' E / S. 87

Figure 19 - Décodage et transfert de l'adresse d' E / S. 88

Figure 20 - Transfert des données. 90

Figure 21 - Ecriture périphérique. 92

Figure 22 - Lecture périphérique. 94
Figure 23 - Horloge de garde d' E / S. 95
Figure 24 - Interface d'un coupleur. 97
Figure 25 - Contenu d'une MAS. 99
Figure 26 - Génération et acquittement d'une suspension dans un coupleur. 109
Figure 27 - Implantation des contextes en mémoire centrale. 114
Figure 28 - Points interruptibles dans le macrocode de l'UC. 121
Figure 29 - Circuit d'émission et d'acquittement d'IT dans un coupleur. 123
Figure 30 - Microprogramme DIT, traitement des IT et retour secteur. 126
Figure 31 - Changement de bloc programme 0/13 pour ITR. 132
Figure 32 - Microprogrammes DITR et PITR. 134
Figure 33 - Coupure secteur, retour secteur. 138
Figure 34 - Génération des signaux PIT et DIT. 143
Figure 35 - Emission et acquittement des IT 30 et 31. 144
Figure 36 - Circuits de RAZ générale. 146
Figure 37 - Microprogramme CSV et déroutement. 153
Figure 38 - Présentation du pupitre. 157
Figure 39 - Organigramme du microprogramme Pupitre. 158
Figure 40 - Décodage et émission de l'IT Pupitre. 160
Figure 41 - Microprogramme pupitre. 162
Figure 42 - Commande des voyants indicateurs. 163
Figure 43 - HI - période nominale. 166
Figure 44 - HI - période en cas de suspension avec réservation. 168

CHAPITRE 3

Figure 1 - Instructions classe $_{0}$. 172
Figure 2 - Instructions classe $_{0}$. 173
Figure 3 - Instructions classe $_{2}$. 175
Figure 4 - Instructions classe $_{1}$ (1/2). 178
Figure 4 - Instructions classe $_{1}$ (2/2). 179
Figure 5 - Adressage de type 0. 180

Figure 6 - Adressage de types 1 et 2. 182
Figure 7 - Déroulement d'une macroinstruction. 184
Figure 8 - Phase adressage d'une macroinstruction. 185
Figure 9 - CLS RTS. 188
Figure 10 - CSV RSV. 192
Figure 11 - La TWB de la CDS. 195
Figure 12 - Appel interne M : CMPD. 197
Figure 13 - Cas d'un CSV avec appel interne. 199
Figure 14 - Structure générale en mémoire. 201
Figure 15 - Programme coupure secteur. 213
Figure 16 - Programme retour secteur. 214
Figure 17 - Bootstrap MAE. 217
Figure 18 - Exemple de programme autochargeable 1/2. 220
Figure 18 - Exemple de programme autochargeable 2/2. 221

CHAPITRE 4

Figure 1 - Bloc diagramme du système APIS. 226
Figure 2 - Prétraitement Immédiat "PG 1". 231
Figure 3 - Prétraitement Immédiat "SF 1". 232
Figure 4 - Traitement Immédiat "IM". 234
Figure 5 - Traitement Immédiat "EIM". 235
Figure 6 - Organigramme de la tâche Horloge. 248
Figure 7 - Organigramme de la tâche ITCHET. 249
Figure 8 - Organigramme de la tâche ICHANA. 251
Figure 9 - Organigramme de la tâche ACQTIM. 253
Figure 10 - Organigramme de la tâche TETOR. 256
Figure 11 - Organigramme de la tâche ORDA 33. 257
Figure 12 - Organigramme de la tâche GD 60. 258
Figure 13 - Organigramme de la tâche DEMEXP. 259
Figure 14 - Format des commandes de DEMEXP. 270
Figure 15 - Répartition des tâches dans le temps. 271
Figure 16 - Configuration de l'unité satellite réacteur. 272

CHAPITRE 5

Figure 1 -	Réseau multipoint centralisé.	280
Figure 2 -	Organisation générale du réseau.	283
Figure 3 -	MAS d'une CN 10.	287
Figure 4 -	MAS d'une CN 14 - CN 24.	287
Figure 5 -	Système équipé d'une CN 10.	289
Figure 6 -	Système équipé d'une CN 14 ou CN 24.	290
Figure 7 -	Organigramme du microprogramme des voies VMC.	293
Figure 8 -	Listing du microprogramme.	294
Figure 9 -	Les boucles de transfert.	295
Figure 10 -	Mots de commande et registre T.	305
Figure 11 -	Progression de T dans le microprogramme des VMC	306
Figure 12 -	Le dialogue mémoire.	309
Figure 13 -	Les Exécutifs des voies VMC.	311
Figure 14 -	Structure en mémoire.	320
Figure 15 -	Synoptique de la carte AMC.	321
Figure 16 -	Schéma théorique de l'AMC 16/1	324
	Schéma théorique de l'AMC 16/2	325
	Schéma théorique de l'AMC 16/3	326
	Schéma théorique de l'AMC 16/4	327
	Schéma théorique de l'AMC 16/5.	328
Figure 17 -	Décodage AMC en transfert.	329
Figure 18 -	Timing pour un transfert en entrée.	334
Figure 19 -	Liaison simple.	337
Figure 20 -	Liaison Central vers les Satellites.	338
Figure 21 -	Liaison vers le Central.	339
Figure 22 -	Timing des signaux des Emetteur-Récepteur.	343
Figure 23 -	Synoptique des interfaces et des liaisons.	347
Figure 24 -	Adaptation des 16 bits en E / S.	350
Figure 25 -	Circuit d'initialisation de la liaison.	352

Figure 26 - Circuit ITC d'un satellite. 354
Figure 27 - Prise en compte ITC en Central. 356
Figure 28 - Circuit Sélection Adresse d'un Satellite. 358
Figure 29 - Circuit RAZ/SECTEUR et mémoire ALARME. 360
Figure 30 - Circuit synchronisation suspension. 362
Figure 31 - Les circuits validation d'information. 364
Figure 32 - Interface Calculateur Central. 365
Figure 33 - Interface Calculateur Satellite. 366
Figure 34 - Variables utilisées. 368

GLOSSAIRE

A	Registre Accumulateur.
AC	Fonction Acquittement (Entrée-Sortie Périphérique).
ACIR	Microinstruction, Acquittement Indirect avec Retour Pile.
ACR	Microinstruction, Acquittement avec Retour Pile.
AD	Adresse primaire.
ADC	Adresse complémentaire.
ADES	Acquittement de la Demande d'Entrée-Sortie.
AI	Adresse Inexistante.
ALARME	Signal d'erreur de parité de transmission.
AMC	Coupleur Accès Mode Central.
ASR 33	Télétype de service.
[illegible]	Multiplexeur ALPHA du module de calcul OP.
B	Indicateur microprogramme Bascule à usage multiple.
[illegible]	Multiplexeur BETA du module de calcul OP.
C	Indicateur programme 11 utilisé comme "Carry".
CDS	Segment de Données Communes.
CLS	Instruction d'appel d'une section Programme.
CPT	Table des adresses des contextes programme.
CTX	Table de protection du contexte programme.
CSV	Instruction d'appel d'une section Superviseur

DES	Demande d'Entrée-Sortie.
DEROUT	Table d'état du déroutement.
DG	Adressage Direct Général.
DIAL E 1	Bit de dialogue 1 en Entrée (AMC).
DIAL E 2	Bit de dialogue 2 en Entrée (AMC).
DIAL S 1	Bit de dialogue 1 en Sortie (AMC).
DIAL S 2	Bit de dialogue 2 en Sortie (AMC).
DIT	Instruction de désactivation de l'interruption (avec rangement du contexte programme).
DL	Adressage Direct Local.
DSE	Demande de Suspension en Entrée (AMC).
DSS	Demande de Suspension en Sortie (AMC).
DTE	Bit Début de Transfert en Entrée (AMC).
DTS	Bit Début de Transfert en Sortie (AMC).
DVT	Table des mots de désactivation des interruptions.
E	Registre d'Extension de l'Accumulateur.
EC	Fonction Ecriture (Entrée - Sortie périphérique).
EM	Ecriture Mémoire.
EP	Ecriture Périphérique.
ERZ	Entrée Remise à Zéro.
ES	Time-Out en Entrée-Sortie périphérique.
E/S	Entrée/Sortie périphérique.
FI/FO	Mémoire du type First-IN/First-Out.
FTE	Bit Fin de Transfert en Entrée (AMC).
FTS	Bit Fin de Transfert en Sortie (AMC).
G	Base Générale.
	Multiplexeur GAMMA du module de calcul OP.
HTR	Horloge Temps Réel (Compteur programmable).
HI	Horloge Interne de la micromachine.
I1	Indicateur programme 1 à usage multiple (C).
I2	Indicateur programme 2 à usage multiple (O).
IDMA	Microcommande associée aux masquages des interruptions.

IGX	Adressage mode Indirect Général Indexé.
II	Instruction Inexistante.
IL	Adressage mode Indirect Local.
ILX	Adressage mode Indirect Local Indexé.
IT	Interruption.
ITC	Demande d'Interruption au Central.
ITCOURS	Niveau d'Interruption de l'AMC en cours.
ITR	Interruption Rapide.
J	Registre J d'adressage des registres généraux.
L	Registre de Base Locale.
LDS	Segment de Données Locales.
LE	Fonction Lecture (Entrée-Sortie périphérique).
LME	Lecture du mot d'Etat (AMC).
LPS	Segment de Programme.
M	Registre M d'accès à la mémoire.
MA	Indicateur programme de Masque des Interruptions.
MAE	Machine à Ecrire.
MAS	Mémoire Associée aux Suspensions.
MC	Mémoire de Commande ou Mot de Commande (microinstruction).
MEDER	Mot d'Etat Déroutement.
MET	Mot d'Etat coupleur AMC.
MS	Indicateur programme du mode Maître/Esclave.
MSI	Circuit intégré bipolaire à Moyenne échelle d'Intégration.
μ	Multiplexeur MU du module de calcul OP.
Na	Niveau d'interruption appelant.
Nc	Niveau d'interruption en cours.
Ø	Indicateur programme 12 utilisé comme "Overflow".
OCCUP	Occupation du microprogramme de l'AMC.
OP	Opérateur logique-arithmétique de l'unité de traitement.
P	Adressage en mode Paramètre.
P	Compteur ordinal-registre d'adresse programme.

PA	Parité incorrecte en mémoire centrale.
PEE/E	Prêt Equipement Extérieur côté Emetteur.
PEE/R	Prêt Equipement Extérieur côté Récepteur.
PIT	Positionnement de l'Interruption.
PM	Indicateur programme de Protection Mémoire.
PR	Violation de Protection en mémoire centrale.
PRT	"Program Relocation Table". Table de double-mots d'affectation.
PRTS	Table de double-mots d'affectation des sections moniteur.
PX	Adressage en mode Paramètre Indexé.
R 8	Registre Rapide 8 donnant 2 fois le niveau d'interruption en cours.
RAM	Mémoire RAM "Random Acces Memory".
RAZ	Signal de Remise à Zéro générale.
RD	Instruction de lecture directe périphérique.
REV	Registre Emetteur Vide.
RM	Adressage Mode Relatif Moins.
ROM	Mémoire ROM "Read Only Memory".
RP	Adressage Mode Relatif Plus.
RRP	Registre Récepteur Plein.
RRV	Registre Récepteur Vide.
RSV	Instruction de retour Superviseur.
RTS	Instruction de retour Section.
S	Registre S d'adresse mémoire.
SGN	Indicateur microprogramme Sigma Négatif.
SGZ	Indicateur microprogramme Sigma Zéro.
SO	Indicateur microprogramme Sélection Octet.
SRD	"Section Relocation Double-Word". Double mot d'affectation associé à un segment de programme.
SRZ	Sortie Remise à Zéro.
SUCO	Microcommande de prise en compte des suspensions.

T	Registre T d'adressage de la mémoire de commande.
TEX	Bit d'extension du registre T.
TWB	"Task Working Block". Bloc de travail pour les modules moniteurs.
U	Registre Universel du module de calcul OP.
UC	Unité Centrale.
UE	Unité d'Echange.
UT	Unité de Traitement.
VC	Validation Commande (AMC).
VIE	Validation Information en Entrée (AMC).
VIS	Validation Information en Sortie (AMC).
VM	Violation de Mode.
VMC	Voie Microprogrammée Mode Canal.
WD	Instruction d'écriture directe périphérique.
X	Registre programme d'Index.

ANNEXES

Annexe du Chapitre 2

L'Unité de Traitement du MITRA 15

Annexe 1 : Contenu des exécutifs.

Annexe 2 : Exécutifs de test appelés par le pupitre.

Annexe 3 : Alimentation d'un système (défaut secteur).

Annexe 4 : Lecture des clés, écriture dans les voyants (pupitre).

Annexe 5 : Horloge micromachine (RN 10).

Annexe 6 : Emission des demandes de suspensions internes (CN 14).

Annexe 7 : Sélection de la demande de suspension prioritaire (CN 14).

Annexe 8 : Sélection de la demande d'interruption prioritaire et prise en compte (CP 10).

Annexe 9 : Déroutements - Détection et mémorisation
ES - II - PA - AI - PR - VM (CN 14).

Annexe 10 : Opérateur - Générateur de retenue entrante, de retenue anticipée et d'indicateur de débordement O (TN 10).

Annexe 11 : Horloges H 211 K et H 12 K (CP 10).

BIT	SIGNAL CORRESPONDANT	ELEMENTS DE COMMANDE	
0	NSGDC0	l'octet droit (bits 8 - 15)	OPERATEUR
1	NSGDC1		
2	NSGDC2		
3	NSGDC3		
4	NSGLA	Fonctions logiques	
5	NSGGC0	l'octet gauche (bits 0 - 7)	
6	NSGGC1		
7	NSGGC2		
8	NSGGC3		
9	NBTOC0	Bit 0	MULTIPLEXEUR
10	NBTOC1		
11	NBTOC2		
12	NBTFC0	Bit 15	
13	NBTFC1		
14	NBTFC2		
15	NBTC0	Bits 1 à 14	
16	NBTC1		
17	NBTC2		
18	NCINC0	RETENUE ENTRANTE	
19	NCINC1		
20	NRUC0	REGISTRE U	
21	NRUC1		
22	NRRC0	REGISTRES RAPIDES R	
23	NSUC0	SYSTEME D'INTERRUPTIONS ET DE SUSPENSIONS	
24	NTITC0		
25	NIBC0	INDICATEUR MICROPROGRAMME B	
26	NIBC1		
27	NIBC2		
28	NIDC0	I1, I2 I INDICATEURS PROGRAMME	
29	NIDC1		
30	NIDC2		
31	NMAC0	MA	
32	NMSC0	MS	
33	NRJC0	REGISTRE J	
34	NRJC1		
35	NESC0	PERIPHERIQUES	
36	NESC1		
37	NALC0	MULTIPLEXEUR	
38	NALC1		
39	NMUC0	MULTIPLEXEUR	
40	NGAC0	MULTIPLEXEUR	
41	NRTC0	REGISTRE T	
42	NRTC1		
43	NRTC2		
44	NRTC3		
45	NRTC4		
46	NPARAM		
47	NSØC0	INDICATEUR MICROPROGRAMME SØ	

Annexe 1 - Contenu des exécutifs.

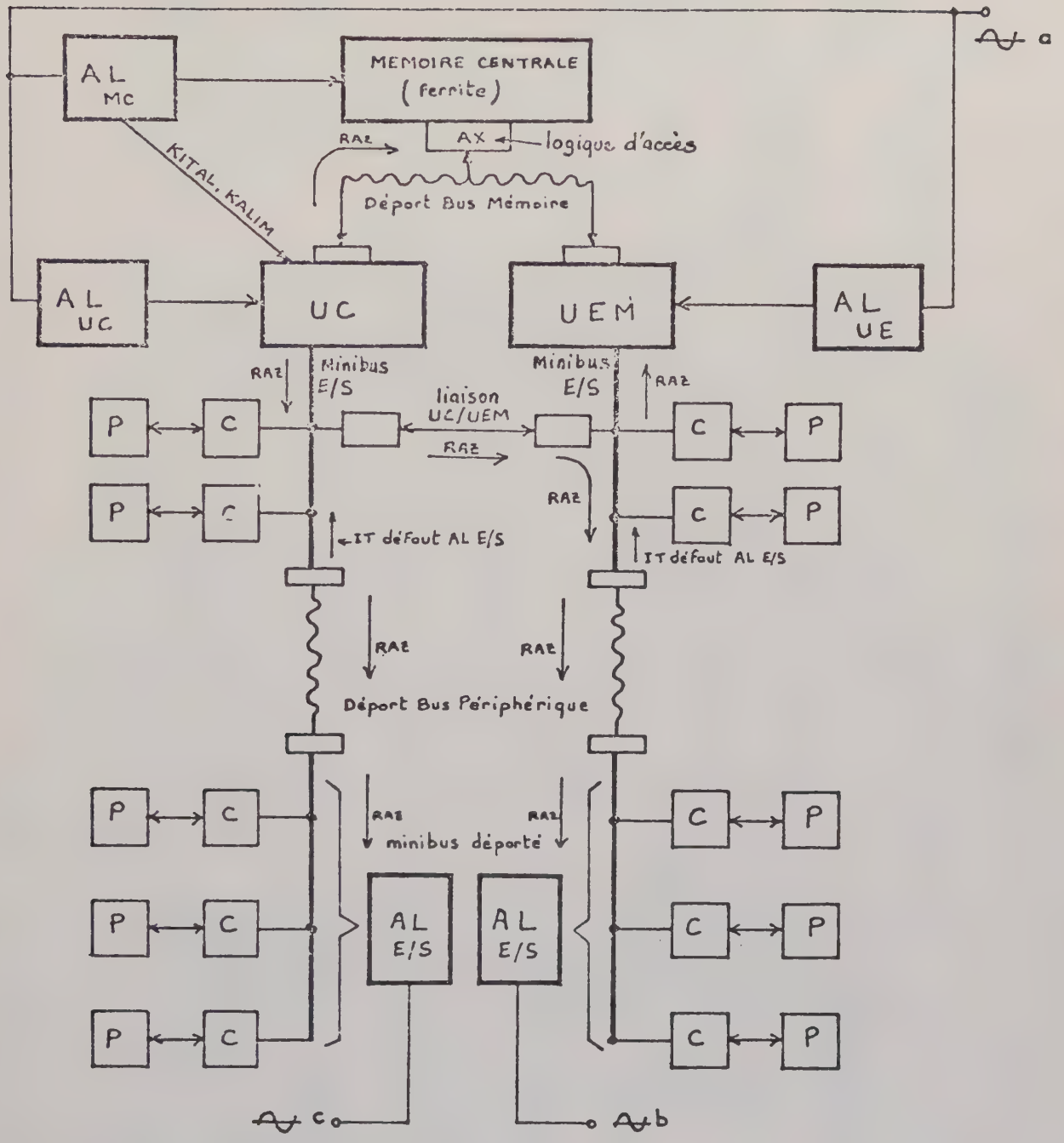
Position du Commutateur	Action de l'exécutif	Etat des voyants donnés (3 x)
PϕS1	CLEFS (x 1) $\longrightarrow$ M,U,R, indicateurs, 1 $\longrightarrow$ B	CLEFS
PϕS2	CLEFS $\oplus$ M $\longrightarrow$ U	M avec CLEFS = 0
PϕS3	CLEFS + U $\longrightarrow$ R,U	U avec CLEFS = 0
PϕS4	R (x 2) $\longrightarrow$ J, $\circlearrowleft$	R
PϕS5	Décalage circulaire gauche de U U x 2 + UO $\longrightarrow$ U ; UO $\longrightarrow$ B	2 U + B
PϕS6	$\overline{RD} \longrightarrow$ RG, $\overline{RG} \longrightarrow$ RD	R modifié
PϕS7	$\overline{\text{Indicateurs}} \longrightarrow$ UD, indicateurs $\overline{UG} \longrightarrow$ UG	$\overline{UG}$ et : 111.PM.MA.MS.I_1.I_2
PϕS8	Ecriture indirecte EI : U $\longrightarrow$ coupleurs, UD $\longrightarrow$ UD, 0 $\longrightarrow$ UG	U

x 1 - Les clefs sont directement connectées au BUS "lecture périphérique"

x 2 - L'adresse des registres généraux R est fournie, dans le cas des exécutifs de test, uniquement par le registre J. Cela permet de travailler avec tous les registres R.

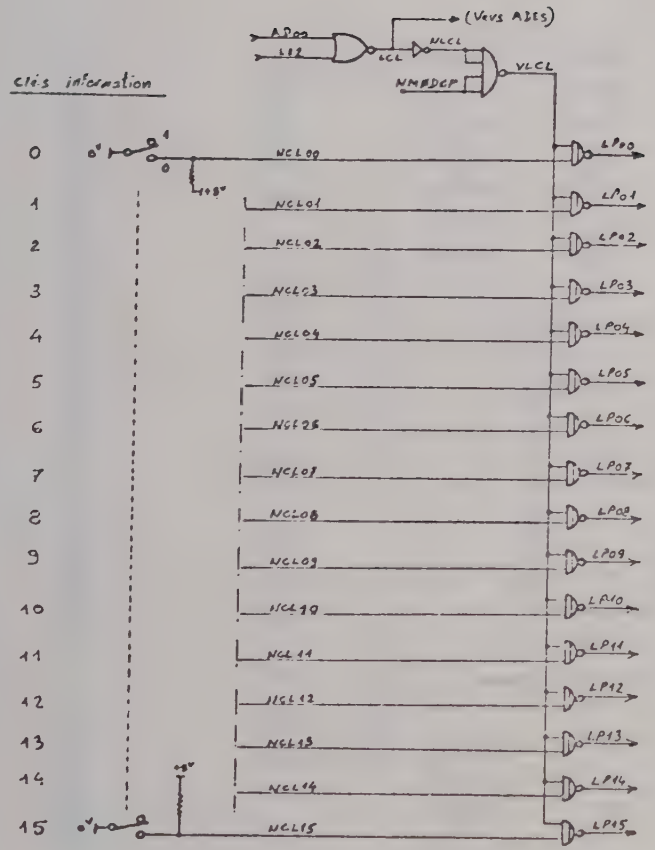
x 3 - Le résultat $\circlearrowleft$ de la fonction réalisée par l'opérateur est visualisé sur les voyants donnés.

Annexe 2 - Exécutifs de test appelés par le pupitre.

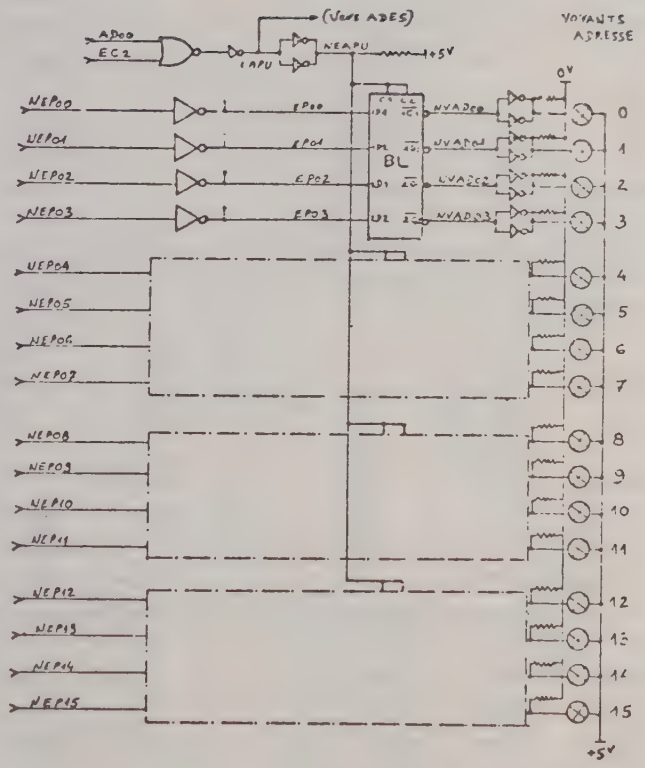


Annexe 3 - Alimentation d'un système (défaut secteur).

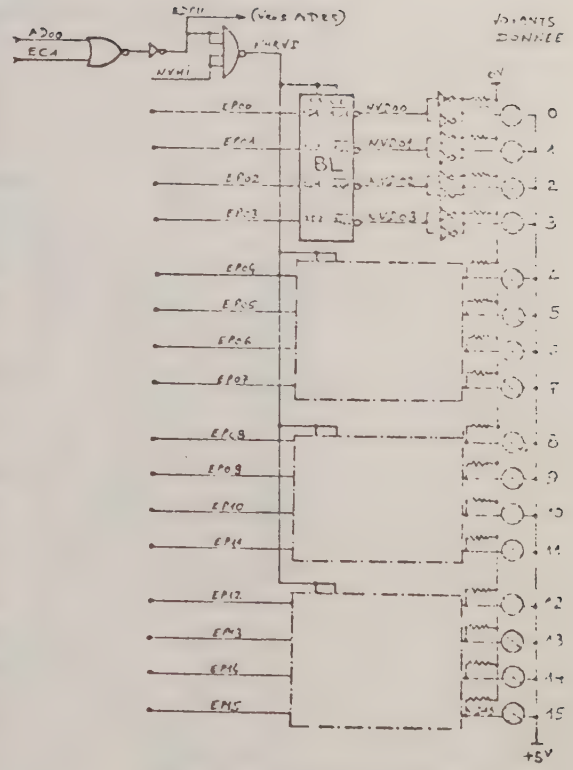
Annexe 4 - Lecture des clés. Ecriture dans les voyants (pupitre).



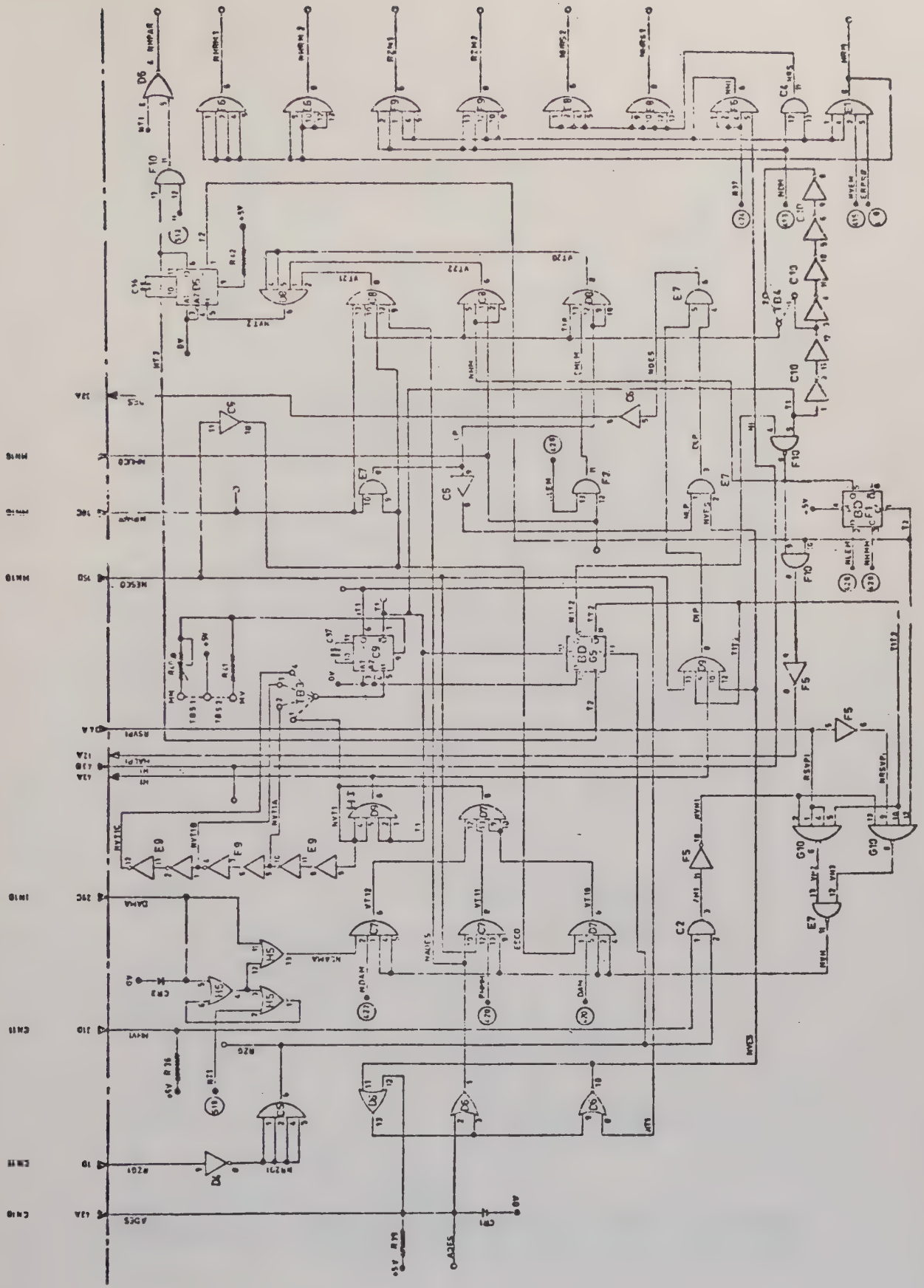
LECTURE DES CLEFS.



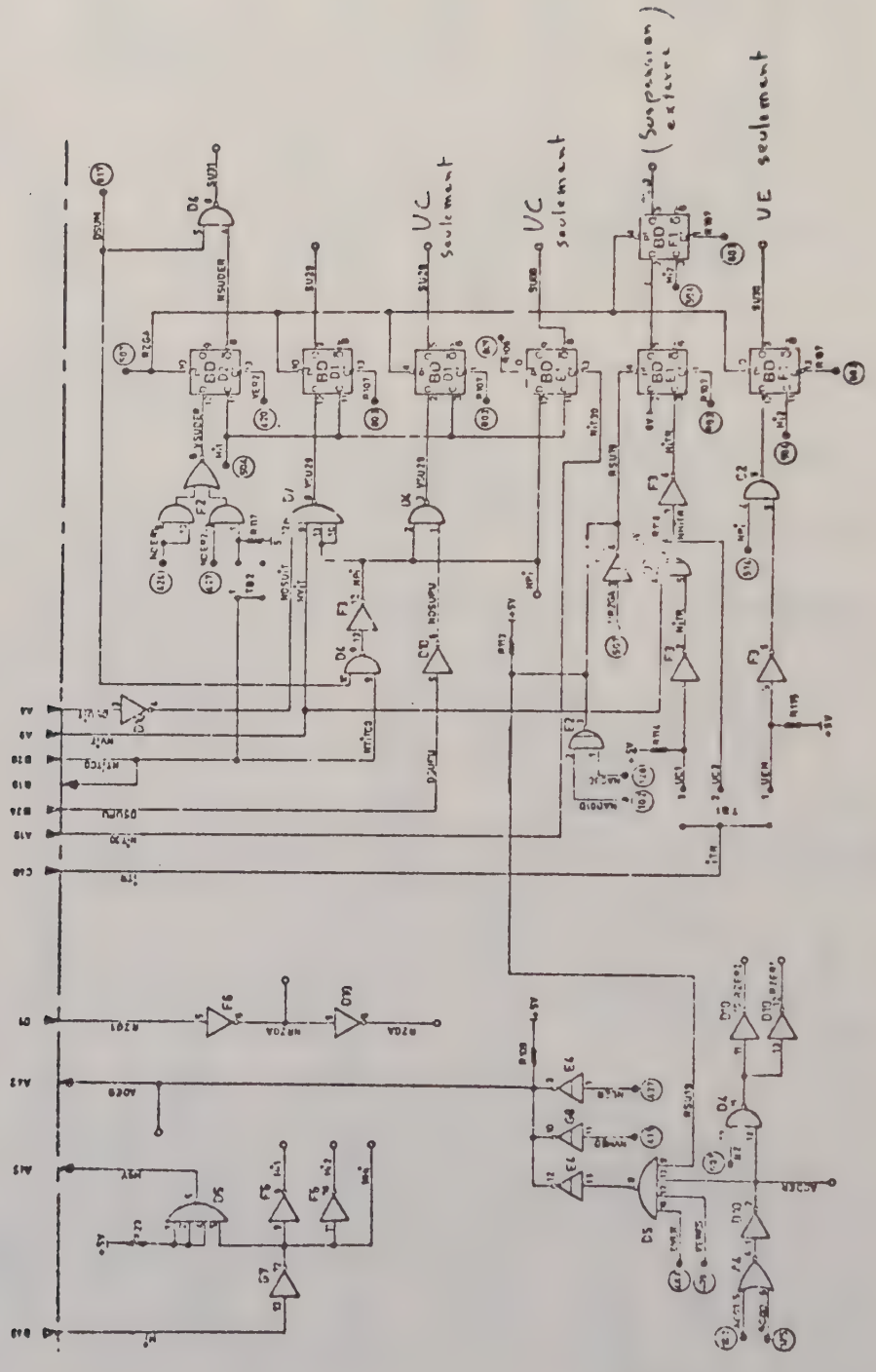
ECRITURE DANS LES VOYANTS D'ADRESSE.



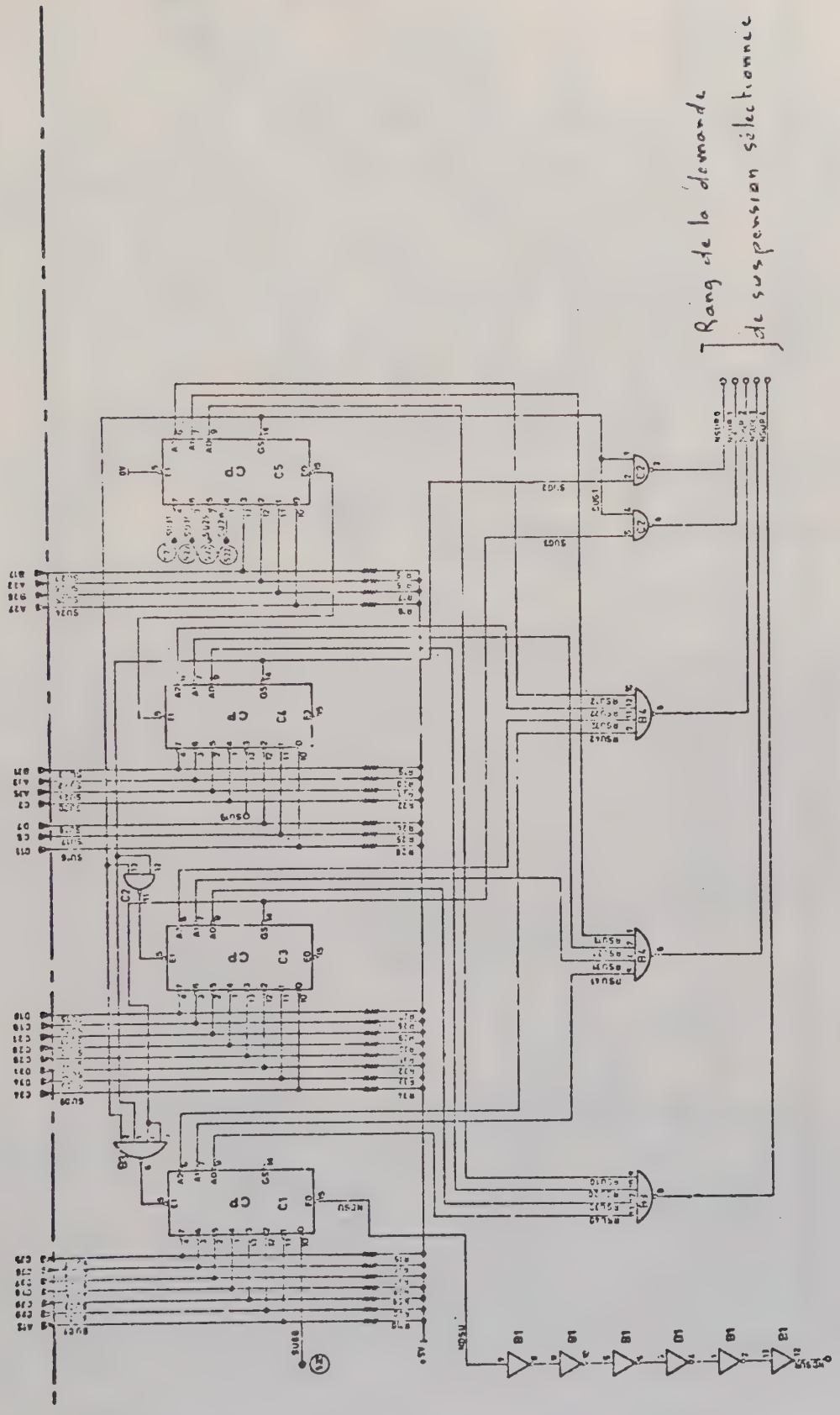
ECRITURE DANS LES VOYANTS DE DONNEE.



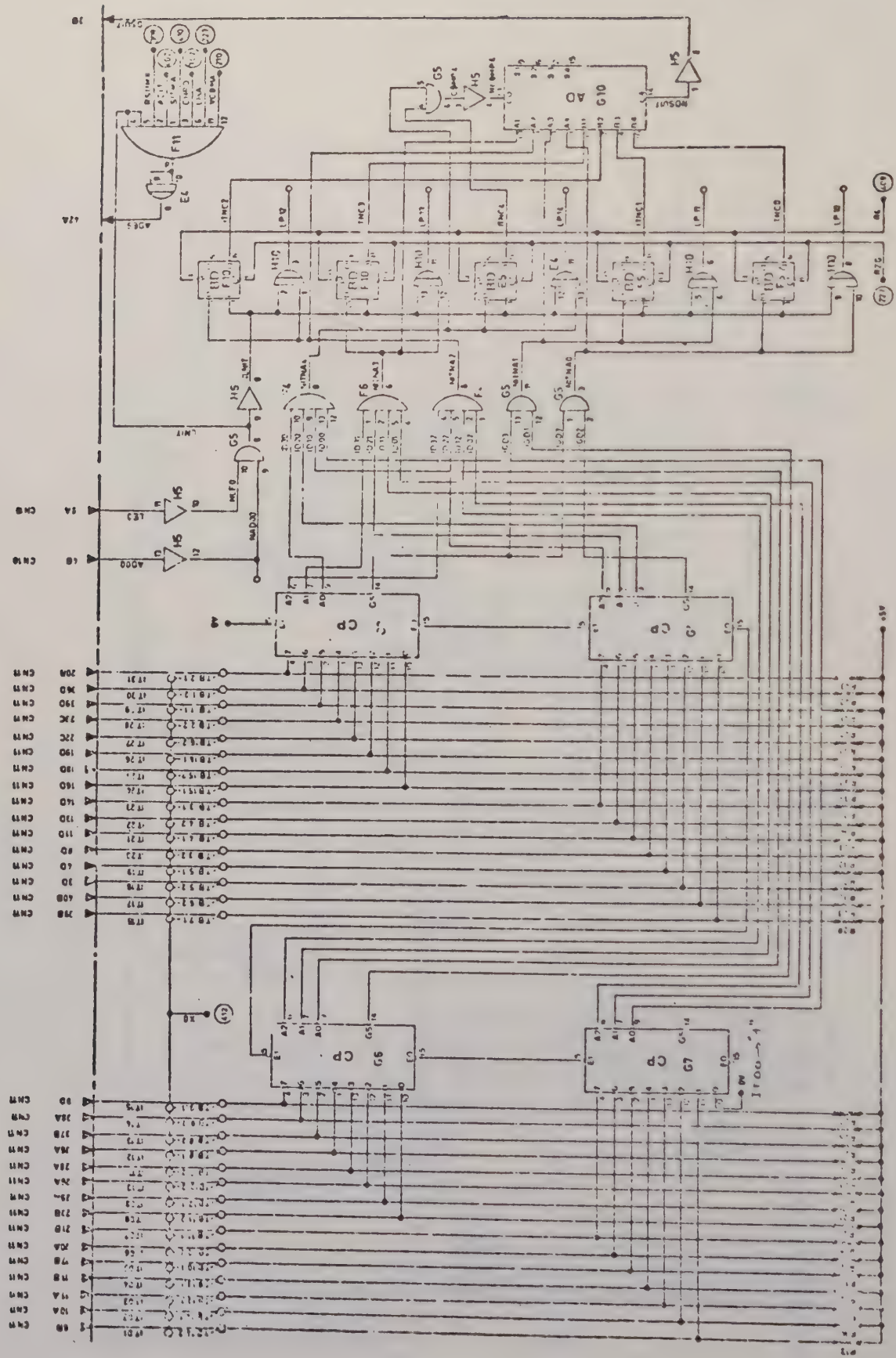
Annexe 5 - Horloge micromachine (RN 10).



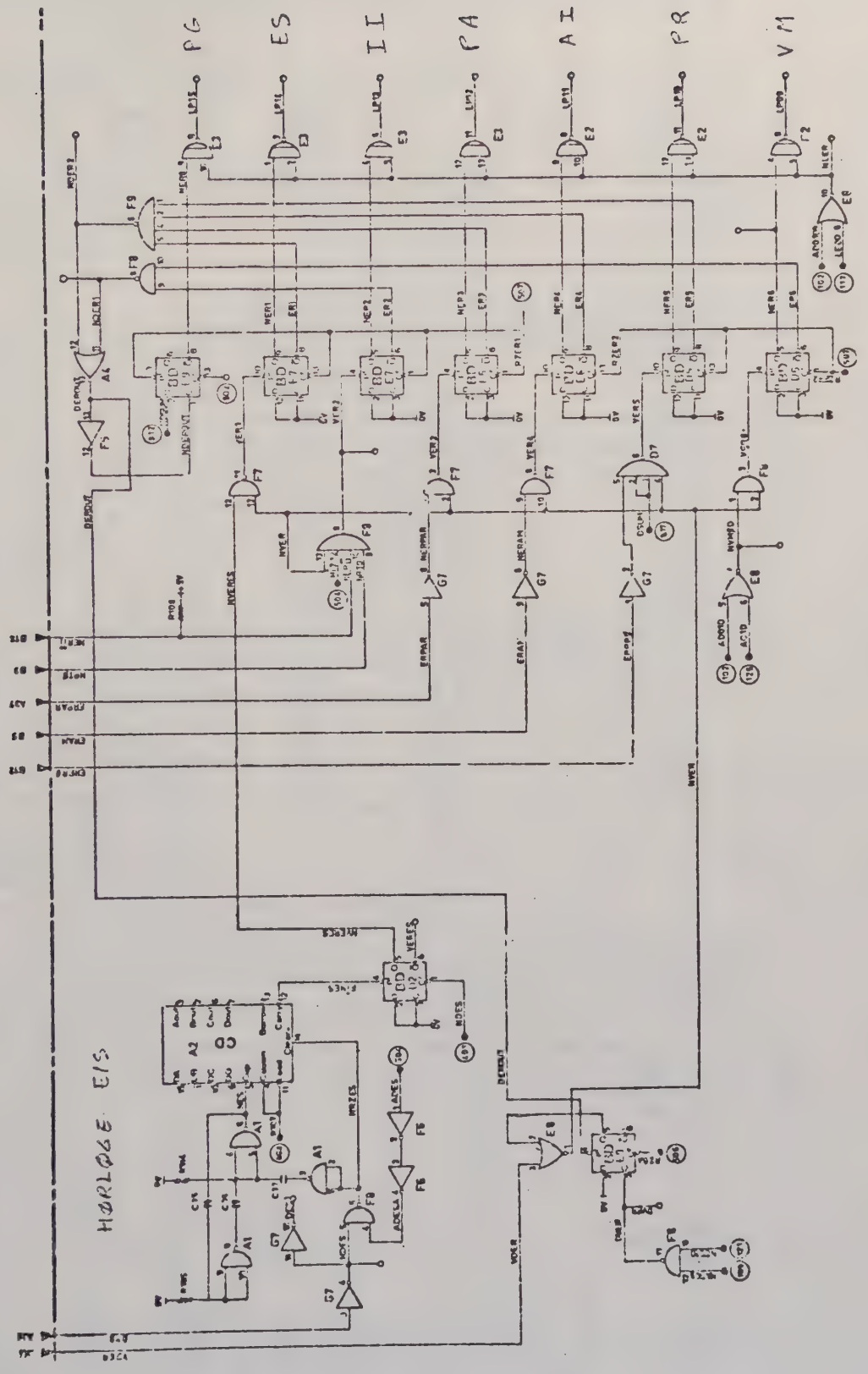
Annexe 6 - Emission des demandes de suspensions internes (CN 14).



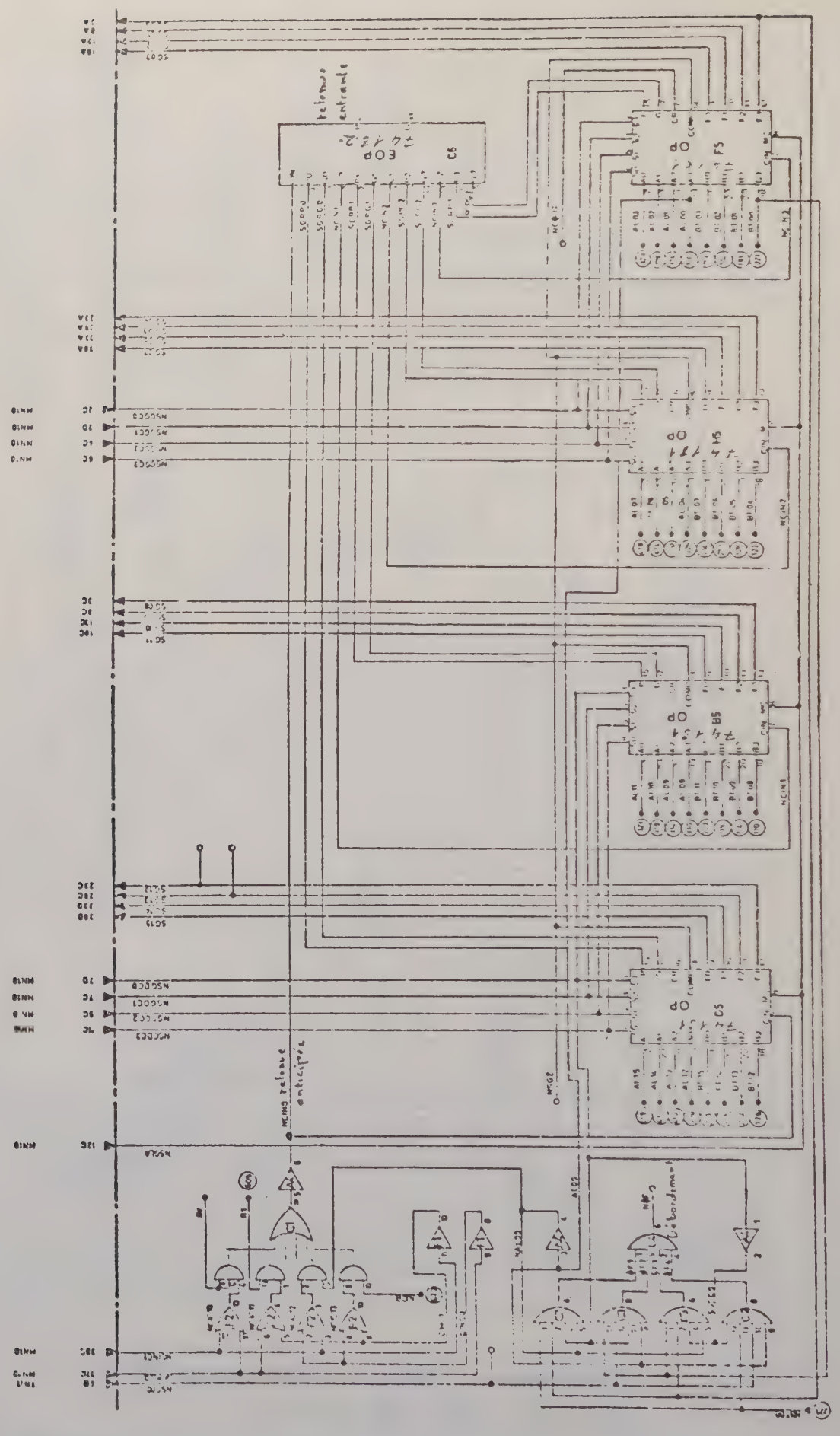
Annexe 7 - Sélection de la demande de suspension prioritaire (CN 14).



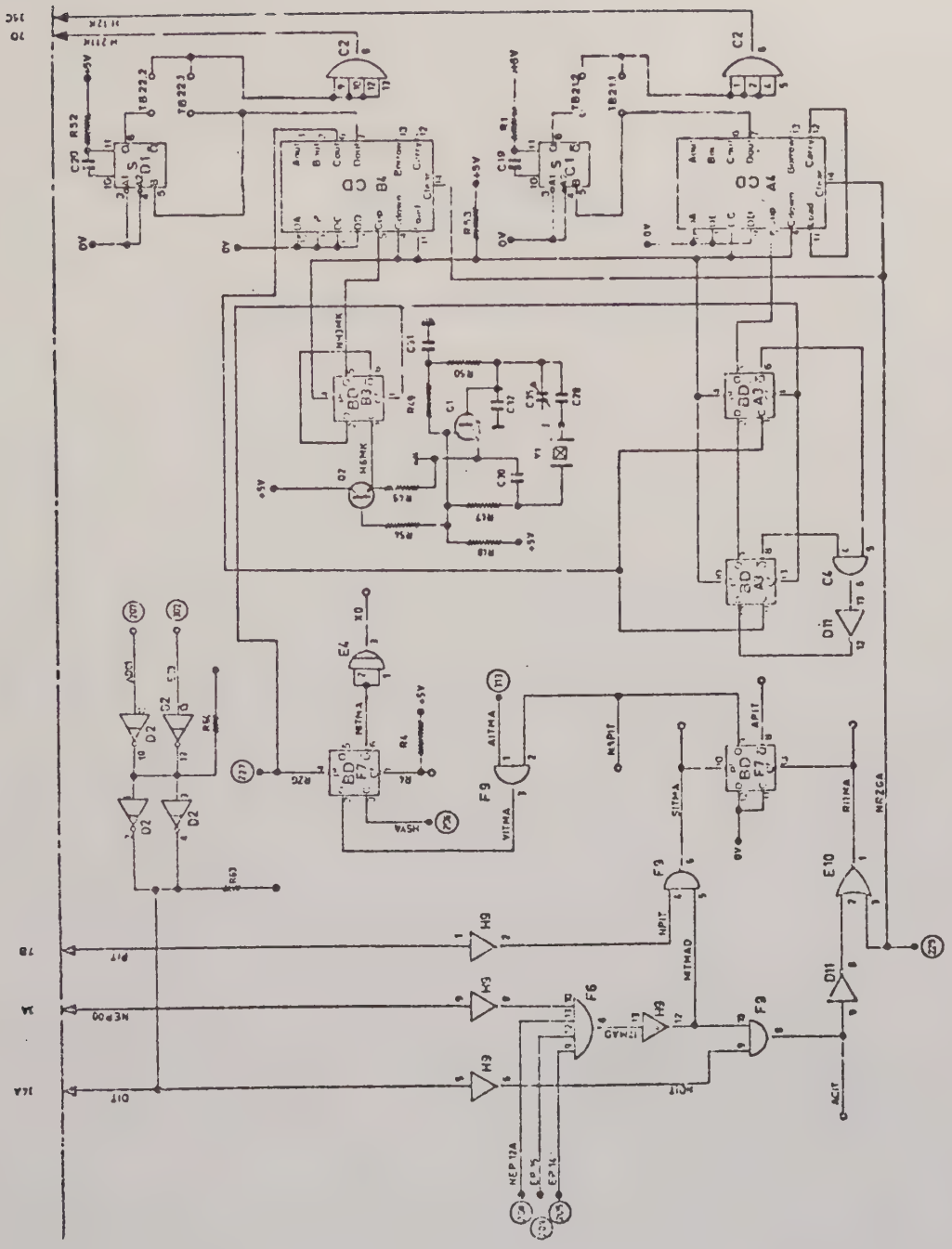
Annexe 8 - Sélection de la demande d'interruption prioritaire et prise en compte (CP 10).



Annexe 9 - Déroutements : Détection et mémorisation ES - II - PA - AI - PR - VM (CN 14).



Annexe 10 - Opérateur (TN 10). Générateurs de retenue entrante, de retenue anticipée et d'indicateur de débordement O .



Annexe 11 - Horloges H 211 K et H 12 K (CP 10).

Annexe du Chapitre 3

Certaines particularités du MITRA 15

Annexe 1 : Liste des instructions par code hexadécimal croissant.

Annexe 2 : Liste des instructions par ordre alphabétique.

Annexe 1 - Liste des instructions par code hexadécimal croissant.

Code	Instruc.	Classe	Adr.	Code	Instruc.	Classe	Adr.	Code	Instruc.	Classe	Adr.	Code	Instruc.	Classe	Adr.	Code	Instruc.	Classe	Adr.	Code	Instruc.	Classe	Adr.	Code	Instruc.	Classe	Adr.	Code	Instruc.	Classe	Adr.
00	LDA	0	DL	20	LDA	0	P	40	LDA	0	DG	60	LDA	0	"	80	LDA	0	IGX	A0	LDA	0	ILX	C0	BCT	2	RP	E0	SHR	1	PX
01	LDE	0	-	21	LDE	0	-	41	LDE	0	-	61	LDE	0	-	81	LDE	0	-	A1	LDE	0	-	C1	BRX	2	-	E1	SRG	1	-
02	LDX	0	-	22	LDX	0	-	42	LDX	0	-	62	LDX	0	-	82	LDX	0	-	A2	LDX	0	-	C2	BOT	2	-	E2	ICX	1	-
03	EOR	0	-	23	EOR	0	-	43	EOR	0	-	63	EOR	0	-	83	EOR	0	-	A3	EOR	0	-	C3	BCF	2	-	E3	DCX	1	-
04	LEA	0	-	24	LEA	0	-	44	LEA	0	-	64	LEA	0	-	84	LEA	0	-	A4	LEA	0	-	C4	BAN	2	-	E4			
05	ADD	0	-	25	ADD	0	-	45	ADD	0	-	65	ADD	0	-	85	ADD	0	-	A5	ADD	0	-	C5	BAZ	2	-	E5	ICL	1	-
06	SUB	0	-	26	SUB	0	-	46	SUB	0	-	66	SUB	0	-	86	SUB	0	-	A6	SUB	0	-	C6	BOF	2	-	E6	DCL	1	-
07	IOR	0	-	27	IOR	0	-	47	IOR	0	-	67	IOR	0	-	87	IOR	0	-	A7	IOR	0	-	C7	BRU	2	-	E7	CSV	1	-
08	* DIV	0	-	28	* DIV	0	-	48	* DIV	0	-	68	* DIV	0	-	88	* DIV	0	-	A8	* DIV	0	-	C8	BCT	2	RM	E8	CLS	1	-
09	AND	0	-	29	AND	0	-	49	AND	0	-	69	AND	0	-	89	AND	0	-	A9	AND	0	-	C9	BRX	2	-	E9	* LDR	1	-
0A	* CPS	0	-	2A	* CPS	0	-	4A	* CPS	0	-	6A	* CPS	0	-	8A	* CPS	0	-	AA	* CPS	0	-	CA	BOT	2	-	EA	* STR	1	-
0B	CMP	0	-	2B	CMP	0	-	4B	CMP	0	-	6B	CMP	0	-	8B	CMP	0	-	AB	CMP	0	-	CB	BCF	2	-	EB	** LDP	1	-
0C	MUL	0	-	2C	MUL	0	-	4C	MUL	0	-	6C	MUL	0	-	8C	MUL	0	-	AC	MUL	0	-	CC	BAN	2	-	EC	* SHC	1	-
0D	LBL	0	-	2D	LBL	0	-	4D	LBL	0	-	6D	LBL	0	-	8D	LBL	0	-	AB	LBL	0	-	CD	BAZ	2	-	ED	* TES	1	-
0E	LBR	0	-	2E	LBR	0	-	4E	LBR	0	-	6E	LBR	0	-	8E	LBR	0	-	AE	LBR	0	-	CE	BOF	2	-	EE			
0F	LBX	0	-	2F	LBX	0	-	4F	LBX	0	-	6F	LBX	0	-	8F	LBX	0	-	AF	LBX	0	-	CF	BRU	2	-	EF			
10	DLD	0'	-	30	SHR	1	DL	50	DLD	0'	-	70	DLD	0'	-	90	DLD	0	-	B0	DLD	0'	-	D0	BCT	2	IL	F0	SHR	1	P
11	STA	0'	-	31	SRG	1	-	51	STA	0'	-	71	STA	0'	-	91	STA	0'	-	B1	STA	0'	-	D1	BRX	2	-	F1	SRG	1	-
12	STE	0'	-	32	ICX	1	-	52	STE	0'	-	72	STE	0'	-	92	STE	0'	-	B2	STE	0'	-	D2	BOT	2	-	F2	ICX	1	-
13	STX	0'	-	33	DCX	1	-	53	STX	0'	-	73	STX	0'	-	93	STX	0'	-	B3	STX	0'	-	D3	BCF	2	-	F3	DCX	1	-
14	SBL	0'	-	34				54	SBL	0'	-	74	SBL	0'	-	94	SBL	0'	-	B4	SBL	0'	-	D4	BAN	2	-	F4	* SVS	1	-
15	SBR	0'	-	35	ICL	1	-	55	SBR	0'	-	75	SBR	0'	-	95	SBR	0'	-	B5	SBR	0'	-	D5	BAZ	2	-	F5	ICL	1	-
16	DST	0'	-	36	DCL	1	-	56	DST	0'	-	76	DST	0'	-	96	DST	0'	-	B6	DST	0'	-	D6	BOF	2	-	F6	DCL	1	-
17	ADM	0'	-	37	CSV	1	-	57	ADM	0'	-	77	ADM	0'	-	97	ADM	0	-	B7	ADM	0'	-	D7	BRU	2	-	F7	CSV	1	-
18	SPA	0'	-	38	CLS	1	-	58	SPA	0'	-	78	SPA	0'	-	98	SPA	0	-	B8	SPA	0'	-	D8	BCT	2	IG	F8	CLS	1	-
19	STS	0'	-	39	* LDR	1	-	59	STS	0'	-	79	STS	0'	-	99	STS	0'	-	B9	STS	0'	-	D9	BRX	2	-	F9	* LDR	1	-
1A	* FAD	0'	-	3A	* STR	1	-	5A	* FAD	0'	-	7A	* FAD	0'	-	9A	* FAD	0'	-	BA	* FAD	0'	-	DA	BOT	2	-	FA	* STR	1	-
1B	* FSU	0'	-	3B	** LDP	1	-	5B	* FSU	0'	-	7B	* FSU	0'	-	9B	* FSU	0'	-	BB	* FSU	0'	-	DB	BCF	2	-	FB	** LDP	1	-
1C	* FMU	0'	-	3C	* SHC	1	-	5C	* FMU	0'	-	7C	* FMU	0'	-	9C	* FMU	0'	-	BC	* FMU	0'	-	DC	BAN	2	-	FC	* SHC	1	-
1D	* FDV	0'	-	3D	** TES	1	-	5D	* FDV	0'	-	7D	* FDV	0'	-	9D	* FDV	0'	-	BD	* FDV	0'	-	DD	BAZ	2	-	FD	** TES	1	-
1E	* TRS	0'	-	3E				5E	* TRS	0'	-	7E	* TRS	0'	-	9E	* TRS	0'	-	BE	* TRS	0'	-	DE	BOF	2	-	FE			
1F	* MVS	0'	-	3F				5F	* MVS	0'	-	7F	* MVS	0'	-	9F	* MVS	0'	-	BF	* MSV	0'	-	DF	BRU	2	-	FF			

Nota :

* : instruction en option
** : instruction privilégiée

Annexe 2 - Liste des instructions par ordre alphabétique.

Instr.	Classe	Code suivant adressage							
		P	DL	IL	ILX	DG	IGX	RP	RM
ADD	0	25	05	65	A5	45	85	-	-
ADM	0'	-	17	77	B7	57	97	-	-
AND	0	29	09	69	A9	49	89	-	-
BAN	2	-	-	D4	-	-	DC	C4	CC
BAZ	2	-	-	D5	-	-	DD	C5	CD
BCF	2	-	-	D3	-	-	D8	C3	CB
BCT	2	-	-	D0	-	-	D8	C0	C8
BOF	2	-	-	D6	-	-	DE	C6	CE
BOT	2	-	-	D2	-	-	DA	C2	CA
BRU	2	-	-	D7	-	-	DF	C7	CF
BRX	2	-	-	D1	-	-	D9	C1	C9
•CLM	1	F400	-	-	-	-	-	-	-
CLS	1	F8	38	-	-	-	-	E8 •	-
CMP	0	28	08	68	A8	48	88	-	-
•CPS	0	2A	0A	6A	AA	4A	8A	-	-
CSV	1	F7	37	-	-	-	-	E7 •	-
DCL	1	F6	36	-	-	-	-	E6 •	-
DCX	1	F3	33	-	-	-	-	E3 •	-
•DIT	1	F401	-	-	-	-	-	-	-
•DIV	0	2B	0B	6B	AB	4B	8B	-	-
DLD	0'	-	10	70	B0	50	90	-	-
DST	0'	-	16	76	B6	56	96	-	-
EOR	0	23	03	63	A3	43	83	-	-
•FAD	0'	-	1A	7A	BA	5A	9A	-	-
•FDV	0'	-	1D	7D	BD	5D	9D	-	-
•FMU	0'	-	1C	7C	BC	5C	9C	-	-
•FSU	0'	-	1B	7B	BB	5B	9B	-	-
ICL	1	F5	35	-	-	-	-	E5 •	-
ICX	1	F2	32	-	-	-	-	E2 •	-
IOR	0	27	07	67	A7	47	87	-	-

Instr.	Classe	Code suivant adressage							
		P	DL	IL	ILX	DG	IGX	RP	RM
LBL	0	2D	0D	6D	AD	4D	8D	-	-
LBR	0	2E	0E	6E	AE	4E	8E	-	-
LBX	0	2F	0F	6F	AF	4F	8F	-	-
LDA	0	20	00	60	A0	40	80	-	-
LDE	0	21	01	61	A1	41	81	-	-
••LDP	1	F8	38	-	-	-	-	-	-
•LDR	1	F9	39	-	-	-	-	-	-
LDX	0	22	02	62	A2	42	82	-	-
LEA	0	-	04	64	A4	44	84	-	-
MUL	0	2C	0C	6C	AC	4C	8C	-	-
•MVS	0'	-	1F	7F	BF	5F	9F	-	-
•RD	1	F402	-	-	-	-	-	-	-
•RSV	1	F1	-	-	-	-	-	-	-
RTS	1	F100	-	-	-	-	-	-	-
SBL	0'	-	14	74	B4	54	94	-	-
SBR	0'	-	15	75	B5	55	95	-	-
•SHC	1	FC	3C	-	-	-	-	•EC	-
SHR	1	F0	30	-	-	-	-	•E0	-
SPA	0'	-	18	78	B8	58	98	-	-
SRG	1	F1	31	-	-	-	-	•E1	-
STA	0'	-	11	71	B1	51	91	-	-
STE	0'	-	12	72	B2	52	92	-	-
•STM	1	F408	-	-	-	-	-	-	-
•STR	1	FA	3A	-	-	-	-	•EA	-
STS	0'	-	19	79	B9	59	99	-	-
STX	0'	-	13	73	B3	53	93	-	-
SUB	0	26	06	66	A6	46	86	-	-
TES	1	FD	3D	-	-	-	-	•ED	-
•TRS	0'	-	1E	7E	BE	5E	9E	-	-
•WD	1	F403	-	-	-	-	-	-	-

Nota :

- • : instruction privilégiée
- ‡ instruction optionnelle
- ‡ : adressage PX

Instruction SRG

Instruction	Fonction	Code
AAE	(A) ∩ (E) ⟶ (A)	F118
ACE	(E) + C ⟶ (E)	F10E
AEE	(A) ⊕ (E) ⟶ (A)	F112
AIE	(A) ∪ (E) ⟶ (A)	F116
CCA	$(\overline{A})$ ⟶ (A)	F110
CCE	$(\overline{E})$ ⟶ (E)	F10A
CHX	Décalage arithmétique droit X 1 pas	F11E
CNA	-A ⟶ (A)	F11C
CNX	-X ⟶ (X)	F114
LNE	-1 ⟶ (E)	F11A
RTS	Retour section	F100
RSV	Retour superviseur	F10C
XAA	A_{0-7} ⟶ A_{8-15}	F108
XAE	(A) ⟶ (E)	F102
XAX	(A) ⟶ (X)	F104
XEX	(E) ⟶ (X)	F106

Instruction SYS[1]

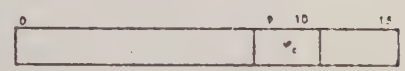
Fonction	Classe	Instruction	Code
Démasquage IT	1	CLM	F400
Désactivation IT	1	DIT	F401
Lecture	1	RD	F402
Ecriture	1	WD	F403
Masquage IT	1	STM	F408

(1) SYS : ce mnémonique n'est pas reconnu par l'assembleur

Instruction SHR

Fonction	σ_c	Code
Logique gauche A	0	SLLS
Circulaire droit A	1	SRCS
Arithmétique droit E,A	2	SAD
Circulaire gauche E,A	3	SLCD
Circulaire gauche A	4	SLCS
Arithmétique droit A	5	SAS
Logique droit A	6	SRLS
Circulaire droit E,A	7	SRCD

Instruction SHC



Fonction	σ_c	Code
Décalage logique gauche E,A	0	SLLD
Calcul de parité	1	PTY
Décalage logique droit E,A	2	SRLD
Normalisation E,A	3	NLZ

Adressage :

Classe 0		Classe 0'		Classe 1		Classe 2	
P	Y = D	DL	Y = D + (L)	P	N = D	RP	Y = (P) + 2D
DL	Y = D + (L)	IL	Y = (D + (L)) + G'	PX	N = D + (X)	RM	Y = (P) - 2D
IL	Y = (D + (L)) + G'	ILX	Y = (D + (L)) + G' + (X)	DL	N = (D + (L))	DL	Y = (D + (L)) + G'
ILX	Y = (D + (L)) + G' + (X)	DG	Y = D + (G)			DG	Y = (D + (G)) + G'
DG	Y = D + (G)	IGX	Y = (D + (G)) + (G) + (X)				
IGX	Y = (D + (G)) + (G) + (X)						

Annexe du Chapitre 4

Organisation générale des unités d'APIS

Annexe 1 : Synoptique carte EP.11.

Annexe 2 : Synoptique carte EP 12.

Annexe 3 : Synoptique carte SP 12.

Annexe 4 : Synoptique carte EP 15.

Annexe 5 : Synoptique carte EP 16.

Annexe 6 : Synoptique du chassis principal de la chaîne analogique.

Annexe 7 : TWB des modules moniteurs d'APIS.

Annexe 8 : Structure des tables en IDS DUM.

Annexe 9 : Description de la ZCU en IDS DUM.

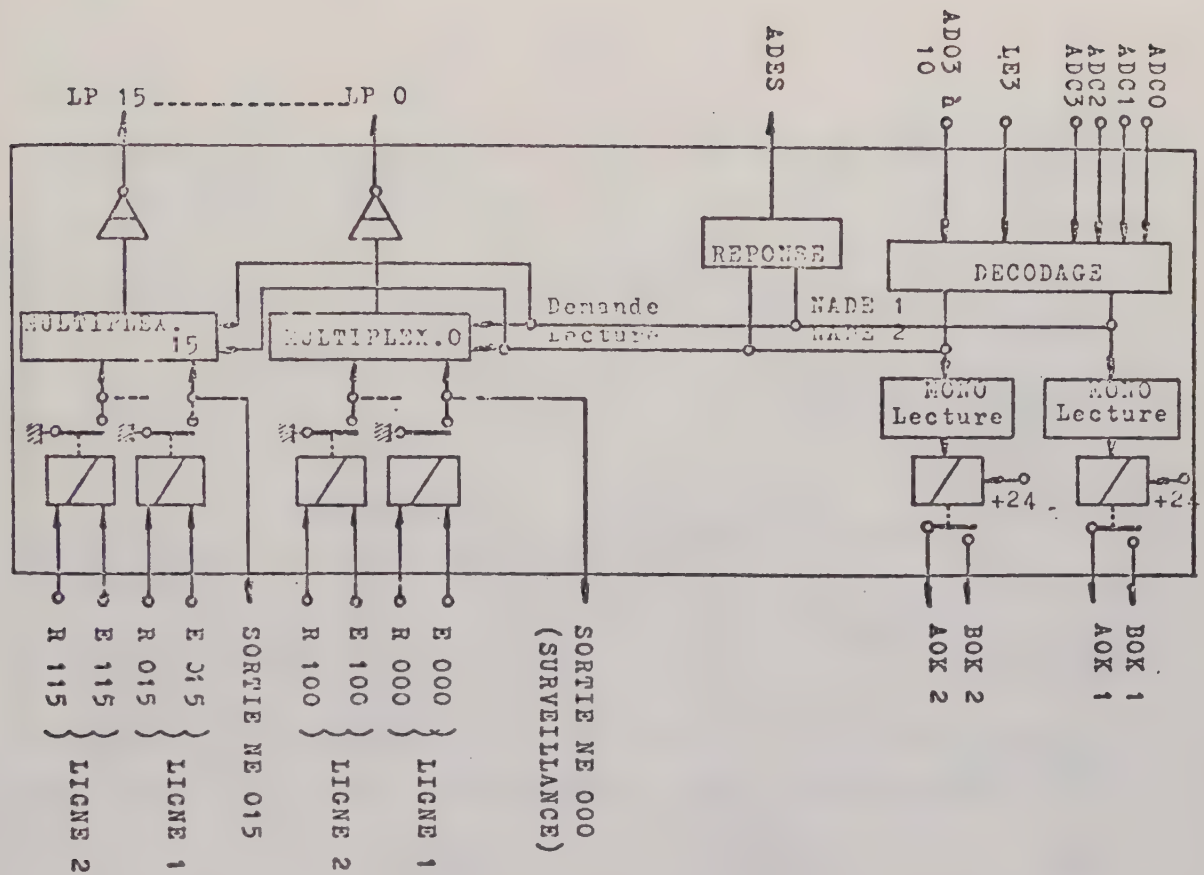
Annexe 10.1 : Codification des erreurs (DEMEXP).

Annexe 10.2 : Codification des erreurs (DEMEXP).

Annexe 11 : Les différentes erreurs au niveau de la chaîne analogique.

Annexe 12 : Répertoire des commandes au niveau de l'unité satellite (13 pages).

COTE BUS MITRA 15



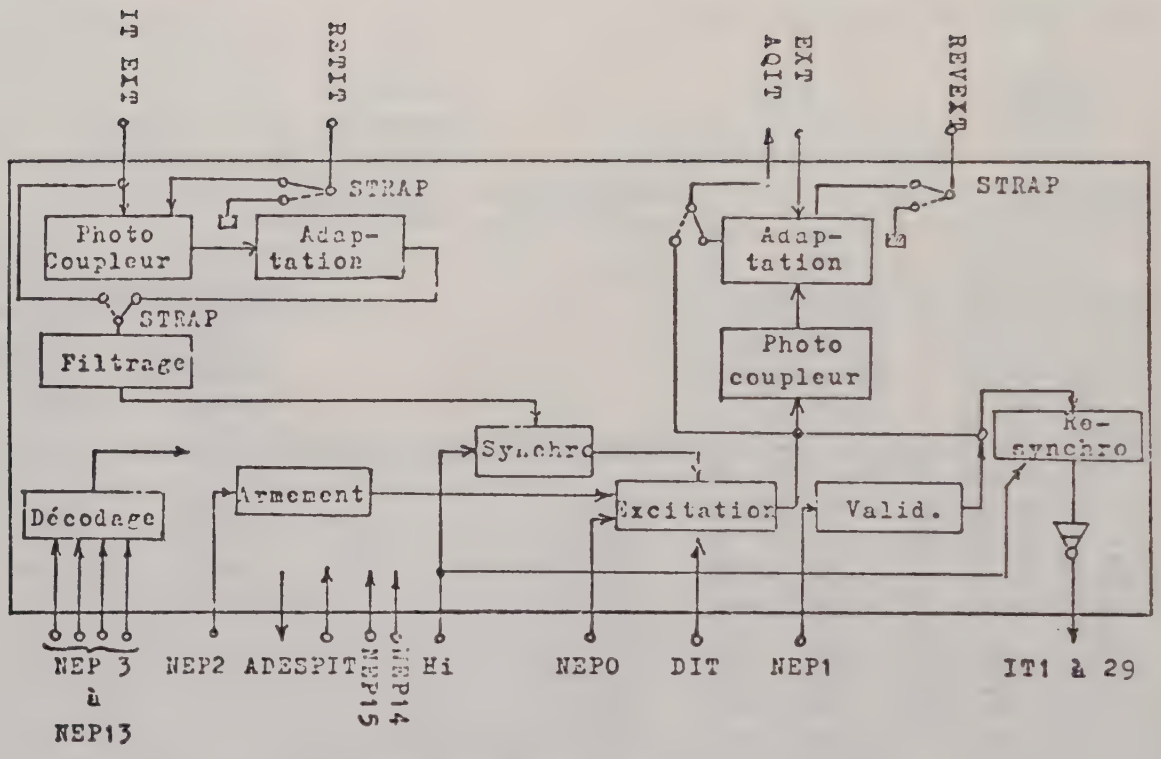
CODE UTILISATEUR

SYNOPTIQUE DU COUPLEUR 15 852

COUPLEUR 2 LIGNES D'ENTREES NUMERIQUES A RELAIS

Annexe 1 - Synoptique Carte EP 11.

COTE UTILISATEUR



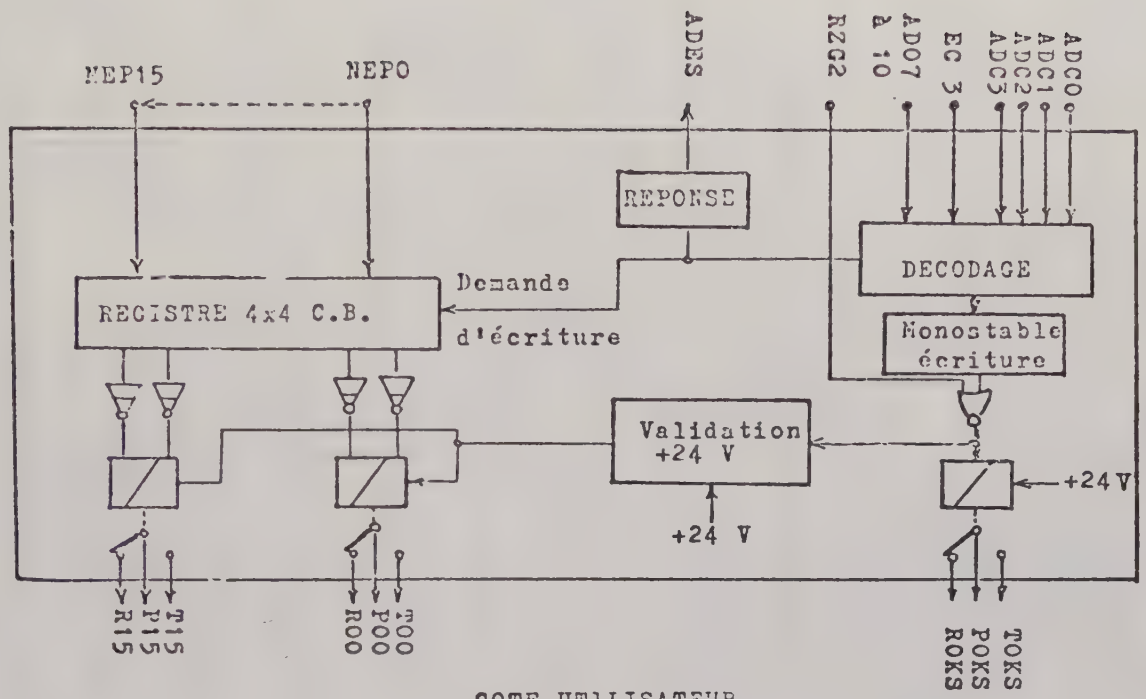
COTE BUS MITRA 15

1/4 DU SYNOPTIQUE DU COUPLEUR 15 881

COUPLEUR 4 INTERRUPTIONS INDEPENDANTES FILTREES A PHOTO-COUPLEUR

Annexe 2 - Synoptique Carte EP 12.

COTE BUS MITRA 15



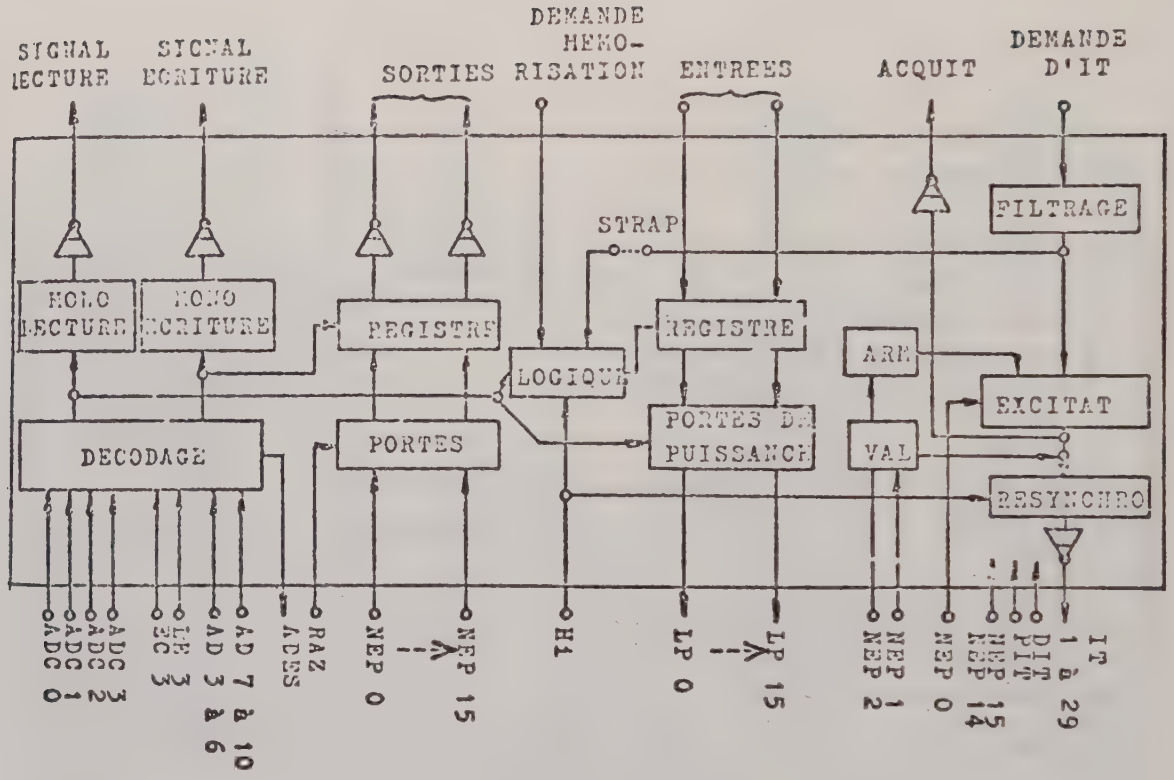
COTE UTILISATEUR

SYNOPTIQUE DU COUPLEUR 15 863

COUPLEUR 1 LIGNE DE SORTIES NUMERIQUES A RELAIS BISTABLE

Annexe 3 - Synoptique Carte SP 12.

COTE UTILISATEUR

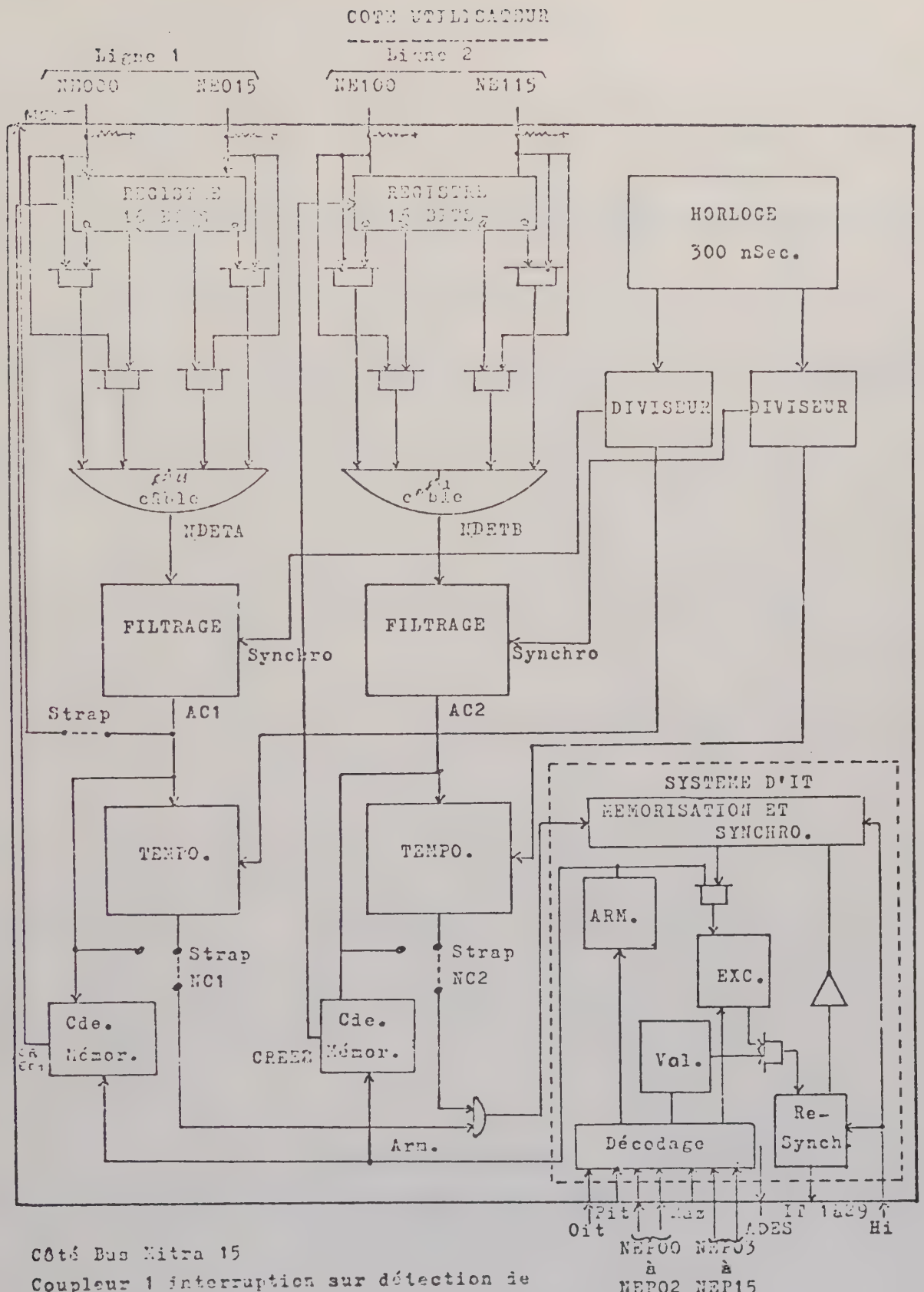


COTE BUS MITRA 15

SYNOPTIQUE DU COUPLEUR 15 855

1 LIGNE D'ENTREES, 1 LIGNE DE SORTIES, 1 IT INDEPENDANTE A NIVEAU LOGIQUE

Annexe 4 - Synoptique Carte EP 15.

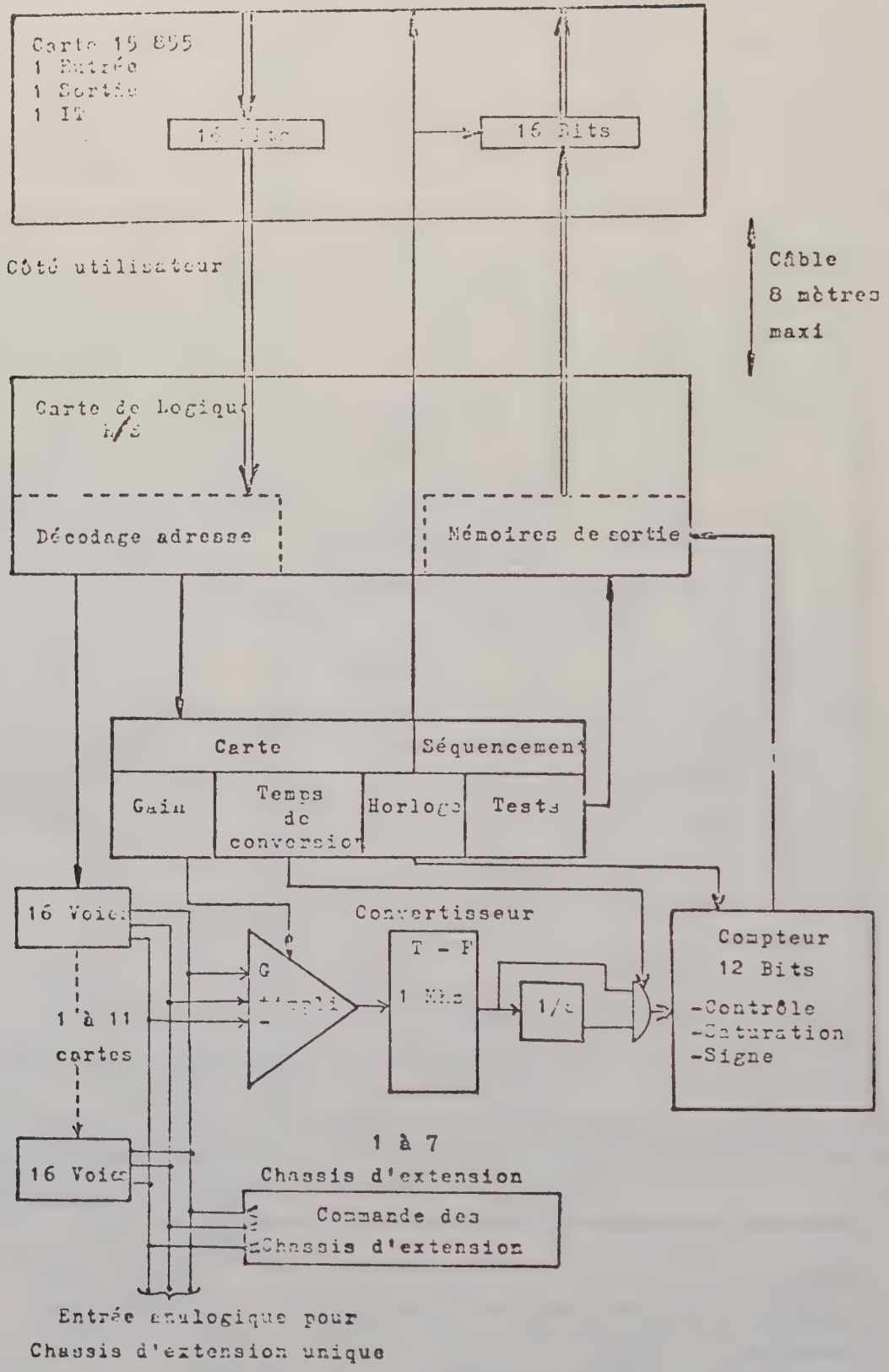


Côté Bus Mitra 15

Coupleur 1 interruption sur détection de changement d'état.

Synoptique du coupleur 15 883

Annexe 5 - Synoptique Carte EP 16.



Annexe 6 - Synoptique du chassis principal de la chaîne analogique.

```
                *********************************************************************
                *********************************************************************
                *
                * DEMANDES AU NIVEAU DE L'EXPERIMENTATEUR
                *
                *
                *          VERSION DU 5 AOUT 1974
                *
                *********************************************************************
                *********************************************************************
                *
DEMEXP    CDS
      0000      TWB       EQU       *
0000            PNG       DFS       1
0002            LNG       DFS       1
0004            IND       DFS       1
0006            AZC       DFS       1
0008            T0        DFS       1
000A            T1        DFS       1
000C            T2        DFS       1
000E            T3        DFS       1
0010            T4        DFS       1
0012            T5        DFS       1
0014            T6        DFS       1
0016            T7        DFS       1
0018            N3        DFS       1
001A            N2        DFS       1
001C            N1        DFS       1
001E            N0        DFS       1
0020                      DFS       16        * SIMULATION FDV.FMU     M:DCVF
                *
                *
0040            AZCU      DFS       1         *PT. ZCU
                *
                *
0042            DFS:1     DFS       1         *PTSM     PAR EQU
0044            DFS:2     DFS       1         *FINTM    PAR EQU
0046            DFS:3     DFS       1         *PTSL     PAR EQU
                *
                *
0048            M0        DFS       1         *Z        T
004A            M1        DFS       1         * O       R
004C            M2        DFS       1         *  N        A          M
004E            M3        DFS       1         *   F        V    M     :
0050            M4        DFS       1         *    S         A   :     D
0052            M5        DFS       1         *                I  E     E
0054            R1        DFS       1         *       D       L  C     C
0056            R0        DFS       1         *        E          H     H
                *
                *
```

Annexe 7 - TWB des modules moniteurs d'APIS.

```
                        DPGE
                  *
                  ************************************************************
                  *
                  * VARIABLES EN ZCU ET STRUCTURES
                  *
                  ************************************************************
                  *
                  * PARTIE COMMUNE
                  *
                  *
                  * DESCRIPTION STRUCTURE DES TABLES PAR "IDS DUM "
                  *
                  *         TABLE      EXPERIENCE
                  *
                  TTE       IDS        DUM
0000              NEXP      DFS        1
0002              NUMEXP    DFS        1
0004              DU        DFS        1
0006              ECOU      DFS        1
0008              DGOP      DFS        1
000A              [illegible] DFS,1    1
000B              [illegible] DFS,1    1
000C              [illegible] DFS,1    1
000D              [illegible] DFS,1    1
000E              [illegible] DFS,1    1
000F              TSIUM     DFS,1      1
0010                        DFS,1      1
0011                        DFS,1      1
      0012        LSTTE     EQU        $          *NR. OCTETS STRUCTURE
                            FIN
                  *
                  *         TABLE      MESURE
                  TTM       IDS        DUM
0000              NEM       DFS        1
0002              PACO      DFS        1
0004              PTDTM     DFS        1
0006              TDTM      DFS        1
0008              MSEUIL    DFS        1
000A              [illegible] DFS,1    1
000B              [illegible] DFS,1    1
000C              [illegible] DFS      1
000E              [illegible] DFS,1    1
000F              [illegible] DFS,1    1
0010              [illegible] DFS,1    1
0011              [illegible] DFS,1    1
0012              [illegible] DFS      1
0014              VP        DFS        1
      0016        LSTTM     EQU        $          *NR. OCTETS STRUCTURE
                            FIN
                  *
                  *         TABLE      GDU
                  *
                  TGDU      IDS        DUM
0000              MEGDU     DFS,1      1
0001              NC        DFS,1      1
0002              TOTGDU    DFS        1
0004              UGDU      DFS        1
0006              VEGDU     DFS        1
0008                        DFS        1
      000A        LSTGDU    EQU        $          *NR. OCTETS STRUCTURE
                            FIN

                  *
                  *         TABLE      GDP
                  *
                  TGDP      IDS        DUM
                  LEGDP     DFS        1
0002              TOTGDP    DFS        1
0004              GSEUIL    DFS        1
0006              UGDP      DFS,1      1
0007              OCTGDP    DFS,1      1
0008              G1        DFS,1      1
0009              G2        DFS,1      1
000A              G3        DFS,1      1
000B              G4        DFS,1      1
000C              VEGDP     DFS        1
000E                        DFS        1
      0010        LSTGDP    EQU        $          *NR. OCTETS STRUCTURE
                            FIN
                  *
                  *         TABLE      TN1
                  *
                  TTN1      IDS        DUM
0000              ADLIGN    DFS        1
0002              ETACT     DFS        1
0004              DETACT    DFS        1
0006              ETAPT     DFS        1
0008              TNHIR     DFS        1          *PERIT.PVRIT
000A              METCE     DFS        1
      000C        LSTTN1    EQU        $          *NR. OCTETS STRUCTURE
                            FIN
                  *
                  *         TABLE      TN2
                  *
                  TTN2      IDS        DUM
0000              ACHAIN    DFS        1
0002              TOTN      DFS        1
0004              TANA      DFS,1      1
0005              L1        DFS,1      1
0006              L2        DFS,1      1
0007              L3        DFS,1      1
      0008        LSTTN2    EQU        $          *NR. OCTETS STRUCTURE
                            FIN
                  *
                  *         TABLE      DES SEUILS
                  *
                  TSEUIL    IDS        DUM
0000              NSL       DFS,1      1
0001              NSA       DFS,1      1
                            FIN
                  *
                  *         TABLES     DES        GAINS
                  *
                  TGAINE    IDS        DUM
      000A                  DO         10         *CHAINE 10 GAINS
0000                        DFS        1
0002
0004
0006
0008
000A
000C
000E
0010
0012
      0014        LSTGE     EQU        $
                            FIN
                  *
                  TGAINE    IDS        DUM
      000A                  DO         10         *CHAINE 10 GAINS
0000                        DFS        2
0004
0008
000C
0010
0014
0018
001C
0020
0024
      0028        LSTGE     EQU        $
```

Annexe 8 - Structure des tables en IDS DUM.

```
****************************************************************************** 008A
* DESCRIPTION DE LA ZCU                                                        008C
****************************************************************************** 008E
ZZCU      IDS       DUM                                                        0090
*     VARIABLES NECESSAIRES A LA DATE                                          0092
ANNEE     RES       2                                                          0094
JOUR      RES,1     1                                                          0096
HEURE     RES,1     1                                                          0098
MIN       RES,1     1                                                          009A
SEC       RES,1     1                                                          009C
DIZS2     RES,1     1
*     INDICES POUR L'HEURE DES MESSAGES
ISEC      RES,1     1                                                          009E
IDIZS2    RES,1     1                                                          00A0
*     VAR. ET IND. NECESS. A HLGE ET ACQTIM
PHASE     RES,1     1                                                          00A2
C3S       RES,1     1                                                          00A4
C15S      RES,1     1                                                          00A6
C10MS     RES       1
C150MS    RES       1                                                          00A8
CSEC      RES       1                                                          00A9
          RES,1     1                                                          00AA
*     OCTETS INDICANT L'ETAT D'UNE TACHE EN COURS OU NON                       00AB
CCCCAD    RES,1     1
CCCC33    RES,1     1                                                          00AC
CCCCAP    RES,1     1                                                          00AE
* OCTETS INDIC. L'ACTIV. EFFECTIVE D'UNE TACHE                                 00B0
ATCE      RES,1     1                                                          00B2
IACT      RES,1     1                                                          00B4
ICCAD     RES,1     1                                                          00B6
          RES,1     1                                                          00B8
* VARIABLE NEC. EN PLUS OCA33 POUR DEM. A ORDA33                               00BA
DEMTST    RES       1                                                               00BA
* VAR. NECESS. A LA SURV. MAN. POUR ACQTIM . ORDA33 . DEXP
ELSVM6    RES       1                                                          00BC
IPLUS     RES       1                                                          00BE
* VAR. NECESS. A LA SURV. MAN. POUR ORDA33 . DEXP                              00C0
DEVSVI    DATA      0
* VAR. NECESSAIRES A SV MAN. POUR ACQTIM.GD60                                  00C2 000CA
ICMM      RES       1                                                          00C4 000C5
*     VARIABLES NECESSAIRES A L'APPEL INDIVIDUEL POUR ORDA33 DEXP              00C6 0000A
ADIIND    RES       1                                                          00C8 002A
IAPPEP    RES       1
IMESSN    RES       1                                                          00CA
*     VARIABLES NECESSAIRES AUX SORTIES STAT. POUR ACQTIM ORDA33               00CC
ST        RES,1     1
CPTEST    RES,1     1                                                          00CE
FEUST     RES       1                                                               00CF
*     VARIABLES NECESSAIRES AUX TRAV. DIVERS POUR TETOR ORDA33 DEXP ACQT       00D0
NCTRAV    RES       1                                                          00D2
DENN      RES       1
FLAGL     RES       1                                                          00D4
*     VARIABLES NECESSAIRES A L'ACQUISITION ANALOGIQUE POUR ACQTIM CHANA       00D6
VALEUR    RES       1                                                          00D8
CITENA    RES,1     1                                                          00DA
IFACQ     RES,1     1          * IND. POS. PAR ACQTIM POUR RELANCE GD60        00DC
*     TABLEAU DES GAINS DE LA CHAINE ANALOGIQUE                                00DE
*     VALEURS ENTIERES
GAINE     RES       10                                                         00E0
*     VALEURS FLOTTANTES                                                       00F2
GAINF     RES       20
*     TABLEAU DES ZEROS A DIFFERENTS GAINS POUR LA VOIE NO 0                   00FC 0000
ZEROA     RES       10
                                                                               00FE 0000
```

```
*     INFO. POUR TABLES GENE. NOTAMMENT LES POINTEURS EN D/ZCU
NEXP      RES       1
DTE       RES       1             * TABLE EXPERIENCES
DTM       RES       1             * TABLE MESURES
DTGDU     RES       1             * TABLE GRAND. DEDUITES D'UNE MESURE
DTGDP     RES       1             * TABLE GRAND. DEDUITES DE PLUSIEURS MES.
NLCHET    RES       1             * NBRE DE LIGNES ACQ. SUR CHANGT. D'ETAT
NLSCRC    RES       1             * NBRE DE LIGNES ACQ. SUR SCRUT. AVEC CDE
NLSCR     RES       1             * NBRE DE LIGNES ACQ. SUR SCRUT. SANS CDE
DTN1      RES       1             * TABLE DES LIGNES 16 BITS ETOT
DTN2      RES       1             * TABLE DES BITS ETOR
**  ?  ATTENTION LES TAB. DES SORTIES NUM. SONT ABSENTES
*     TABLE DES UNITES POUR LES GRANDEURS PHYSIQUES
NUNIT     RES       1
DTUNIT    RES       1
      RELAIS INDICATEURS POUR GD60 DS LES TRAV. GX PREP. PAR ACQTIM GD60
DSVM      RES       1
DSTAT     RES       1
DAGL      RES       1
*     OCTETS INDICATEURS DE LA DERN. TAB. D'ATTENTE  CHARGEE
DCHSVA    RES,1     1
DCHSVM    RES,1     1
DCHSTA    RES,1     1
DCHDIV    RES,1     1
*     LES POINTEURS(D/ZCU) DES TABLES D'ATTENTE EN BASCULE
DSVA1     RES       1             * SURVEILLANCE AUTOMATIQUE
DSVA2     RES       1
DSVM1     RES       1             * SURVEILLANCE MANUELLE
DSVM2     RES       1
DSTAT1    RES       1             * SORTIES STATISTIQUES
DSTAT2    RES       1
DTDIV1    RES       1             * TRAV. DIVERS DONT APGL 1 TABLE SEULT.
DTDIV2    RES       1
DAPGLT    EQU       DTDIV1
* LES FILES D'ATTENTE TOURNANTES
DTFAAT    RES       1             * APPELS INDIVIDUELS
DTFAA     RES       1             * MESSAGES ANALOGIQUES
DTFAN     RES       1             * MESSAGES NUMERIQUES
* LES  PILES ALTERNATIV. ATTRIBUEES A ITCHET PAR TETOR
DPILE1    DATA      PILE1
DPILE2    DATA      PILE2
DPILE     DATA      PILE1
LPILE     DATA      42
*     TABLES GENERALES ARGUMENTS ET SEUILS
DTARG     RES       1
DSEUIL    RES       1
* DEPLACEMENTS DANS LES TABLES DE CONSTANTES DE FONCTION
TF        RES       1
NF        EQU       TF
          RES       1
          RES       1
* VARIABLES NECESSAIRES AUX TIME_OUT
VISAR     RES       1
ADCR      RES       1
PCTXTY    RES       1
GH2TY     RES       1
LH2TY     RES       1
PH2TY     RES       1
*     TABLE DES LIBELLES POUR MESSAGES ANALOGIQUES
NLIB      RES       1
LIBMES    RES       5
* VAR. NECESS. A LA SURV. AUTO POUR ORDA00 ET ACQTIM
SVAUTO    DATA      0
* VAR. NECESS. A LA SURV. MAN POUR ORDA33 ET GD60 (PROV. ACQTIM)
SVMAN     DATA      0
          FIN
```

Annexe 9 - Description de la ZCU en IDS DUM.

Annexe 10.1 - Codification des erreurs (DEMEXP) (1/2).

CODIFICATION DES ERREURS AU NIVEAU

DE L'ENTREE DES COMMANDES

0 - La Commande n'existe pas
(Recherche du type de commande)

1 - La Commande comporte un blanc ou le caractère d'annulation
' ← ' (Recherche du Nombre d'Arguments)

2 - Le séparateur ',' (virgule) est absent ou mal placé
(Position de la virgule dans un cadrage imposé)

3 - Erreur de séparateur "," ou "RC"
(Clôture d'une Commande)

4 - Erreur syntaxique notamment nombre d'arguments incompatible avec la commande

5 - Libellé d'Entrée Numérique inexistant

7 - Libellé ou numéro d'expérience inexistant

8 - Libellé inexistant

9 - Libellé complémentaire d'une GDU inexistant

.../...

C - La commande ne comporte pas le nombre d'arguments prévu

D - Une fonction prévue dans les Travaux Divers est en cours il faut attendre qu'elle soit terminée

E - Sur ØS le numéro de seuil n'existe pas

F - Sur ØH on redonne des arguments alors que l'initialisation a déjà été effectuée

G - Sur ØH ou ØT la valeur des arguments est incorrecte

ex : 25 pour l'heure

04 au lieu de 03 sur ØT

H - Mauvaise position de la ',' ou du 'RC'

I - (En Réserve)

J - L'Expérience est éliminée donc inutile d'appeler les valeurs par Ø+, Ø- ou de vouloir l'annuler à nouveau

K - Mesure, GDU ou GDF déjà éliminée . Contact logique éliminé

L - On demande plus de 6 grandeurs en Surveillance Manuelle

M - La mesure est déjà en Surveillance Manuelle

N - L'inhibition de la sortie en Surveillance Manuelle ou Automatique est déjà faite

Ø - Le nombre d'appels répétés demandé n'est pas revenu à 0. Appel répété déjà en cours.

P - L'appel individuel est déjà demandé

Annexe 10.2 - Codification des erreurs (DEMEXP) (2/2).

Q - L'entrée Numérique n'appartient pas à l'expérience (%E , %V)

R - On veut valider une grandeur, ou un contact logique, qui n'est pas éliminée

S - On veut valider une expérience qui n'est pas éliminée

T - Sur %P complété par le n° de l'expérience et le libellé d'une mesure on ne trouve pas le caractère + ou - avant le RC

U - La mesure est déjà Prioritaire

V - L'ensemble des mesures prioritaires est vide (0) ou plein (18)

W - La mesure n'est pas prioritaire

X - Frappe de %% alors que l'on ne se trouve pas en phase de confirmation sur %S ou %G

Y - Il n'y a pas de GDP - Erreur dans le libellé

Z - Il n'y a pas de GDU - Erreur dans le libellé

? - Il n'y a pas de Seuil

: - La valeur du gain ne correspond pas à celles connues de la chaîne analogique

- L'élimination de la voie de référence 0 entraînera l'élimination de la voie de référence 1 (Structure de la chaîne)

@ - Appel individuel d'une Mesure alors que l'on est en appel Répété

- Suppression appel répété alors qu'il n'est pas en cours

$ - Seules les Mesures et les GDP sont prévues en appel individuel

* - Chiffre présent en tête d'un libellé ou numéro de bit présent dans une commande différente de %E, %V.

& - On veut annuler un appel répété qui n'est pas prévu

> - On sort du champ d'application de la fonction prévue pour la conversion

] - Pas de voie Numérique associée sur %N suivi du numéro d'une expérience.

Configuration hexadécimale du Mot d'Erreur

- Absence de carte à relais sur numéro demandé	0 0 0 9
- Appel de la voie 1 refusé (voie 0 non commandée)	0 0 1 1
- Fonctionnement du Watch - Dog	0 0 2 1
- Rupture de ligne	0 0 4 1
- Saturation de l'Amplificateur	0 0 8 1
- Relais de voie non collé	0 1 0 1
- Relais de groupe non collé	0 2 0 1
- Relais de panier non collé	0 4 0 1
- Plusieurs relais de voies collés sur carte appelée	0 8 0 1
- Plusieurs relais de groupes collés	1 0 0 1
- Relais de test " rupture de ligne " collé	8 0 0 1

Ces erreurs peuvent être combinées

ex : 0 7 0 1 Relais de voie, de groupe, de panier non collés.

Annexe 11 - Les différents erreurs au niveau de la chaîne analogique.

①

[$]

Le teletype est en attente d'une commande

---

②

[$M]
EX-0

La commande est refusée si sa frappe dure plus de 30 sec.

---

③

[$1,913-]
$

Rôle de ← pour annuler une commande en cours de frappe

---

④

[$H]
TD* APIS 5 15 42 28

Demande de l'heure

---

⑤

[$*,AVLL] [$*,-1LP]

[$H,APIS,06,14,13,03]

[$*,XLOD] [$*,+1LP]

Commandes reservées à l'opérateur.

---

⑥

SORTIE STAT

Information sortie aux heures paires.

⑦

L'appel général des Mesures, des entrées Numériques liées à une expérience.

[$M,01 !]

```
TD  APIS  5 15 16 E 12  ST60  OC   30.15
TD  APIS  5 15 16 E 12  ST61  OC   369.A
TD  APIS  5 15 16 E 12  ST62  OC   301.
TD  APIS  5 15 16 E 12  ST63  OC   1000.
TD  APIS  5 15 16 E 12  ST64  OC   765.3
TD* APIS  5 15 16 E 12  ST65  MV   7052.
```

[$N,012]

```
TD 15 18 32  4 E 12 N09   0
TD 15 18 32  4 E 12 ST63  S>2   N
TD 15 18 32  4 E 12 ST64  S>2   N
TD 15 18 32  4 E 12 N10   0
TD 15 18 32  4 E 12 N11   0
TD*15 18 32  4 E 12 N12   0
```

$N,012

```
TD 15 19 51  2 E 12 N09   0
TD 15 19 51  2 E 12 ST63  S>2   N
TD 15 19 51  2 E 12 ST64  S>2   N
TD 15 19 51  2 E 12 N10   0 I
TD 15 19 51  2 E 12 N11   0
TD*15 19 51  2 E 12 N12   0 I
```

(dº 2 entrées inhibées)

Autres appels généraux

```
$M,010
TD  APIS   6 14 20 E 10  CL20  MV    1.163
TD  APIS   6 14 20 E 10  CL21  MV    14.81
TD  APIS   6 14 20 E 10  CL22  MV    10.88
TD  APIS   6 14 20 E 10  CL23  MV    39.28
TD  APIS   6 14 20 E 10  CL24  MV    30.79
TD* APIS   6 14 20 E 10  CL25  MV    7072.
$M,010
TD 14 20 33   0 E 10 N01   0
TD*14 20 33   0 E 10 N02   0
$M,011
TD  APIS   6 14 21 E 11  ST40  MV    1.179
TD  APIS   6 14 21 E 11  ST41  MV    14.82
TD  APIS   6 14 21 E 11  ST42  MV    10.8
TD  APIS   6 14 21 E 11  ST43  MV    39.28
TD  APIS   6 14 21 E 11  ST44  MV    30.39
TD* APIS   6 14 21 E 11  ST45  MV    7076.
$M,011
TD 14 21 32   4 E 11 N05   F
TD 14 21 32   4 E 11 N06   F
TD 14 21 32   4 E 11 N07   F
TD*14 21 32   4 E 11 N08   F
$M,013
TD  APIS   6 14 22 E 13  CL70  MV    1.175
TD  APIS   6 14 22 E 13  CL71  MV    14.82
TD  APIS   6 14 22 E 13  CL72  MV    10.84
TD  APIS   6 14 22 E 13  CL73  MV    39.35
TD  APIS   6 14 22 E 13  CL74  MV    30.79
TD* APIS   6 14 22 E 13  CL75  MV    7072.
$M,013
TD 14 22 33   6 E 13 N13   F
TD 14 22 33   6 E 13 N14   F
TD 14 22 33   6 E 13 N15   F
TD*14 22 33   6 E 13 N16   F
$M,014
TD  APIS   6 14 23 E 14  MG30  MV    1.191
TD  APIS   6 14 23 E 14  MG31  MV    14.81
TD  APIS   6 14 23 E 14  MG32  MV    10.84
TD  APIS   6 14 23 E 14  MG33  MV    39.28
TD  APIS   6 14 23 E 14  MG34  MV    30.39
TD* APIS   6 14 23 E 14  MG35  MV    7072.
$M,014
TD 14 23 33   0 E 14 N17   0
TD 14 23 33   0 E 14 N18   F
TD 14 23 33   0 E 14 N19   F
TD*14 23 33   0 E 14 N20   F
```

⑦ Appel général particulier sur l'ensemble des voies propres à une station d'acquisition [n° 6] ⑦

```
$M,006

TD  APIS   5 15 17 E  6  VB03  MV    0
TD  APIS   5 15 17 E  6  VB15  MV    0
TD  APIS   5 15 17 E  6  VR06  MV    .1200E-1
TD  APIS   5 15 17 E  6  VR16  MV    8.18
TD  APIS   5 15 17 E  6  VR05  MV    .7999E-2
TD  APIS   5 15 17 E  6  VR15  MV    16.03
TD  APIS   5 15 17 E  6  VR04  MV    0
TD  APIS   5 15 17 E  6  VR14  MV    80.03
TD  APIS   5 15 17 E  6  VR03  MV    0
TD  APIS   5 15 17 E  6  VR13  MV    160.
TD  APIS   5 15 17 E  6  VR02  MV    0
TD  APIS   5 15 17 E  6  VR12  MV    800.
TD  APIS   5 15 17 E  6  VR01  MV    0
TD  APIS   5 15 17 E  6  VR11  MV    7992.
TD* APIS   5 15 17 E  6  VB60  MV    0
```

Appels individuels groupés sur plusieurs voies

Role du ;

(8)

```
$M,010,CL24;
$M,011,ST45;
$M,012,ST64;
$M,012,ST65;
$M,014,MG35
```

```
I 15 46  0 E 10 CL24  MV   30.79
I 15 46  0 E 11 ST45  MV   7052.
I 15 46  0 E 12 ST64  OC   766.
I 15 46  0 E 12 ST65  MV   7052.
I 15 46  0 E 14 MG35  MV   7056.
```

Appel individuel simple

(9)

```
$M,014,MG34
```

```
I 15 47  0 E 14 MG34  MV   30.79
```

Appels individuels groupés sur plusieurs voies acquises à des périodes différentes.

(10)

```
$M,010,CL24;
$M,011,ST45;
$M,012,ST61;
$M,012,ST63
I 15 47 27 E 12 ST61  OC   369.
I 15 47 30 E 12 ST63  OC   1000.
I 15 48  0 E 10 CL24  MV   31.19
I 15 48  0 E 11 ST45  MV   7056.
```

Fonction suiveur - Appel individuel repeté

(11)

```
$M,012,ST61,06
I 15 53 27 E 12 ST61  OC   369.
I 15 53 30 E 12 ST61  OC   368.9
I 15 53 33 E 12 ST61  OC   368.9
I 15 53 36 E 12 ST61  OC   369.
I 15 53 39 E 12 ST61  OC   368.9
I 15 53 42 E 12 ST61  OC   368.9
```

Annulation de l'appel repeté

(12)

```
$M,012,ST62,05
I 15 55 30 E 12 ST62  OC   300.2
I 15 55 45 E 12 ST62  OC   300.6
I 15 56  0 E 12 ST62  OC   300.9
$M,012,ST62,00
```

Appel répété et appel individuel ne peuvent être simultanés.

(13)

```
$M,012,ST62,06
I 15 56 30 E 12 ST62  OC   300.5
$M,012,ST61
EX-0
I 15 56 45 E 12 ST62  OC   300.7
I 15 57  0 E 12 ST62  OC   301.2
I 15 57 15 E 12 ST62  OC   300.5
I 15 57 30 E 12 ST62  OC   300.1
I 15 57 45 E 12 ST62  OC   300.5
```

[Rôle des voies banalisées VB 03 , VB 15, VB 60]

Transfert d'une voie quelconque sur VB 03 scrutée toutes les 3 sec. (14)

```
$M,014,HG35
I 15 59  0 E 14 HG35  MV   7052.
```

```
$T,014,HG35,03
```

```
$M,006,VB03,04
I 15 59 39 E  6 VB03  MV   7052.
I 15 59 42 E  6 VB03  MV   7052.
I 15 59 45 E  6 VB03  MV   7052.
I 15 59 48 E  6 VB03  MV   7052.
```

Transfert d'une voie quelconque sur VB 15 scrutée toutes les 15 sec. (15)

```
$T,014,HG35,15

$M,006,VB15,06
I 16  0 45 E  6 VB15  MV   7052.
I 16  1  0 E  6 VB15  MV   7120.
I 16  1 15 E  6 VB15  MV   7028.
I 16  1 30 E  6 VB15  MV   7112.
I 16  1 45 E  6 VB15  MV   7112.
I 16  2  0 E  6 VB15  MV   7112.
```

Transfert dans le cas particulier d'une soudure froide (16)

```
$T,012,ST60,03!
$T,012,ST64,15!
$M,006,VB15,08
I 16  6  0 E  6 VB15  OC   736.8
I 16  6 15 E  6 VB15  OC   736.8
I 16  6 30 E  6 VB15  OC   736.8
I 16  6 45 E  6 VB15  OC   737.7
I 16  7  0 E  6 VB15  OC   736.8
I 16  7 15 E  6 VB15  OC   736.8
I 16  7 30 E  6 VB15  OC   736.8
I 16  7 45 E  6 VB15  OC   736.8
```

Commandes d'élimination à exécuter par consigne (17)

```
$E,006,VB03!
$E,006,VB15
```

Transfert d'une voie quelconque sur la voie de contrôle VB 60 (15)

```
$T,012,ST64
$M,006,VB60
I 16  9  0 E  6 VB60  MV   30.64
```

Transfert avec test de coupure (13)

```
$T,012,ST64,C
?SANS FILTRE
$JE NE PENSE PAS
EX-0
```

Les Messages Numériques

Cas des contacts d'état (20)

```
I 15 21 36 6 E 12 N11   F
I 15 21 38 0 E 12 N11   0
```

Cas des seuils externes (21)

```
I 15 22  9 2 E 12 ST04  S>2   A
I 15 22  9 8 E 12 ST04  S>2   N
```

Avalanches de messages (22)

```
I 15 22 51 4 E  6 N32   F
I 15 22 51 8 E 10 N01   F
I 15 22 53 8 E  6 N31   F
I 15 22 54 2 E 10 N02   F
I 15 23  0 6 E 10 N02   0
I 15 23  1 6 E  6 N31   0
I 15 23  4 0 E 10 N01   0
I 15 23  4 2 E  6 N32   0
```

```
I 15 26 28 6 E 11 N07   0
I 15 26 29 2 E 11 N08   F
I 15 26 29 6 E 12 N09   0
I 15 26 30 4 E 12 N11   0
I 15 26 31 2 E 13 N13   0
I 15 26 32 4 E 13 N14   F
I 15 26 32 8 L  0 0002
I 15 26 33 8 L  0 0001
I 15 26 34 4 L  1 0001
I 15 26 34 8 L  1 0002
I 15 26 38 4 L  1 0010      FN
```

Les messages en provenance de mesures [analogiques].

(23)

```
I 14 58 30 2 E 13 CL72  S>    N
I 14 58 30 2 E 14 MG32  S<    A
I 14 58 30 2 E 14 MG32  S>    N
I 14 58 45 0 E 10 CL23  S>    N
I 14 58 45 0 E 11 ST43  S>    N
I 14 58 45 0 E 12 ST63  S>1   N
I 14 58 45 2 E 13 CL73  S>    N
I 14 58 45 2 E 14 MG33  S>    N
I 14 58 57 0 E 10 CL20  S<    N
I 14 58 57 0 E 10 CL20  S>    A
I 14 58 57 0 E 11 ST40  S<    N
I 14 58 57 0 E 11 ST40  S>    A
I 14 59  6 0 E 10 CL21  S<    A
I 14 59  6 0 E 11 ST41  S<    A
I 14 59 27 0 E 11 ST41  S<    A
I 14 59 27 2 E 13 CL71  S<    A
I 14 59 30 0 E 11 ST41  S<    N FA
```

Le role de l'élimination et de la validation

Au niveau d'une mesure (24)

```
$M,012
TD  APIS  5 15 35 E 12  ST60  OC   30.15
TD  APIS  5 15 35 E 12  ST61  OC   369.6
TD  APIS  5 15 35 E 12  ST62  OC   301.
TD  APIS  5 15 35 E 12  ST63  OC   1001.
TD  APIS  5 15 35 E 12  ST64  OC   765.3
TD* APIS  5 15 35 E 12  ST65  MV   7052.

$E,012,ST61

$M,012
TD  APIS  5 15 36 E 12  ST60  OC   30.05
TD  APIS  5 15 36 E 12  ST61  OC   0
TD  APIS  5 15 36 E 12  ST62  OC   301.3
TD  APIS  5 15 36 E 12  ST63  OC   1000.
TD  APIS  5 15 36 E 12  ST64  OC   765.1
TD* APIS  5 15 36 E 12  ST65  MV   7052.

$V,012,ST61

$M,012
TD  APIS  5 15 37 E 12  ST60  OC   30.05
TD  APIS  5 15 37 E 12  ST61  OC   369.3
TD  APIS  5 15 37 E 12  ST62  OC   301.1
TD  APIS  5 15 37 E 12  ST63  OC   1001.
TD  APIS  5 15 37 E 12  ST64  OC   766.
TD* APIS  5 15 37 E 12  ST65  MV   7052.
```

Au niveau d'une expérience. (25)

```
$E,012

$M,012
EX-J

$M,012
TD 15 37 47  2 E 12 N09   F I
TD 15 37 47  2 E 12 ST63  S>2  N I
TD 15 37 47  2 E 12 ST64  S>2  N I
TD 15 37 47  2 E 12 N10   F I
TD 15 37 47  2 E 12 N11   F I
TD*15 37 47  2 E 12 N12   F I
```

Appel global de l'état des lignes numériques et des inhibitions (26)

```
$N
TD*15 27 41  4  1 0FFD 0050  2 FFFF 0000
```

Elimination [inhibition] au niveau d'une voie numérique. (27)

```
$E,010,001J      ou      $E,010,N01J
$E,014,017               $E,014,N17
```

```
$N
TD*15 32 44  0  1 8FFD 8050  2 7FFF 6000
```

```
$N,010
TD 15 33  5  8 E 10 N01   F I
TD*15 33  5  8 E 10 N02   0

$N,011
TD 15 33 20  2 E 14 N17   0 I
TD 15 33 20  2 E 14 N18   F
TD 15 33 20  2 E 14 N19   F
TD*15 33 20  2 E 14 N20   F
```

Le travail sur les seuils internes

Au niveau de la consultation.

(28)

```
$S,012,ST60,1
EX-1


$S,012,ST61,1
TD*E 12 ST61  OC   499.9


$S,012,ST62,1
TD*E 12 ST62  OC   249.9
$S,012,ST62,2
TD*E 12 ST62  OC   399.9


$S,012,ST63,1
TD*E 12 ST63  OC   1349.
$S,012,ST63,2
EX-E


$S,012,ST64,1
TD*E 12 ST64  OC   599.9
$S,012,ST64,2
TD*E 12 ST64  OC   909.9
```

Au niveau de la modification.

(29)

```
$S,012,-
$S,012,ST64,2,950.0
?S,012,ST64,2,950.0
10

$S,012,ST64,2
TD*E 12 ST64  OC   949.7


$S,012,ST64,2,900.0
?S,012,ST64,2,900.0
$PAS
EX-3
$S,012,ST64,2,900.0
?S,012,ST64,2,900.0
10
```

La surveillance automatique.

(30)

Inhibition de la surveillance sur retour à la normale.

```
I 16 33  0 0 E 12 ST62  S<   A
A 16 33  1/ E 12  ST62  OC
 1/209.1
I 16 34  0 0 E 12 ST64  S>1  A
A 16 34  2/ E 12  ST64  OC
 1/209.2      2/1066.
A 16 35
 1/209.2      2/1066.
I 16 35 30 0 E 12 ST62  S<   N
A 16 36
              2/1064.
A 16 37
              2/1066.
A 16 38
              2/1064.
```

Inhibition volontaire de la surveillance.

(31)

```
I 16 39  0 0 E 12 ST62  S>   A
A 16 39  3/ E 12  ST62  OC
                        3/468.7
A 16 40
                        3/468.9
A 16 41
                        3/468.7
$-,012,ST62
```

Entrelacement de messages avec la surveillance d'une voie en évolution. (32)

```
I 16 14  0 0 E 12 ST64  S<   A
A 16 14  1/ E 12  ST64  OC
 1/581.
I 16 15  0 0 E 12 ST64  S<   N
I 16 16  0 0 E 12 ST64  S>1  A
A 16 16  1/ E 12  ST64  OC
 1/1166.
I 16 16 20 2 E 12 ST64  S>2  A
I 16 16 31 2 E 12 ST64  S>2  N
I 16 17  0 0 E 12 ST64  S>1  N

I 16 18  0 0 E 12 ST64  S<   A
A 16 18  1/ E 12  ST64  OC
 1/506.7
I 16 18 30 2 E 12 ST64  S>2  A
I 16 19  0 0 E 12 ST64  S<   N
I 16 19  0 0 E 12 ST64  S>1  A
A 16 19
 1/1102.
A 16 20
 1/1102.
I 16 20 41 2 E 12 ST64  S>2  N
A 16 21
 1/975.4
A 16 22
 1/976.4
```

Avec entrelacement de l'appel répété. (33)

```
I 16 28 15 0 E 12 ST62  S<   A
A 16 29  1/ E 12  ST62  OC
 1/235.1
$M,012,ST62,20
I 16 29 15 E 12 ST62  OC    235.1
I 16 29 30 E 12 ST62  OC    228.2
I 16 29 45 0 E 12 ST62  S<    N
I 16 29 45 E 12 ST62  OC    340.1
I 16 30  0 0 E 12 ST62  S>    A
I 16 30  0 E 12 ST62  OC    405.1
A 16 30
 1/405.1
I 16 30 15 E 12 ST62  OC    459.5
I 15 30 30 0 E 12 ST62  S>    N
I 16 30 30 E 12 ST62  OC    300.2
I 16 30 45 E 12 ST62  OC    309.8
I 16 31  0 E 12 ST62  OC    315.6
I 16 31 15 E 12 ST62  OC    314.8
I 16 31 30 E 12 ST62  OC    314.9
I 16 31 45 E 12 ST62  OC    315.
$M,012,ST62,00
```

La surveillance manuelle [volontaire]
[avec entrelacement de l'appel répété en cours d'évolution. (34)

```
$+,012,ST62;
$+,012,ST64;
$+,010,CL20;
$+,''1,ST41;
M 16 48 19/ E 12  ST62  OC   20/ E 12 ST64  OC
 19/468.      20/1064.
$+,014,HG34;
$+,013,CL72
EX-K
$+,013,CL75
$+,011,ST43
M 16 49 21/ E 10  CL20  MV   22/ E 11 ST41  MV   23/ E 13 CL75  MV
EX-L .
M        24/ E 14  HG34  MV
 19/468.5     20/1066.     21/1.191    22/13.86    23/7112.    24/42.79
M 16 50
 19/468.6     20/1065.     21/1.191    22/13.87    23/7112.    24/42.79
$-,011,ST41;
$+,010,CL21
M 16 51
 19/468.6     20/1066.     21/1.191                23/7112.    24/42.79
M 16 52 22/ E 10  CL21  MV
 19/467.°     20/1064.     21/1.183    22/14.2     23/7112.    24/42.79
M 16 53
 19/468.4     20/1066.     21/1.187    22/14.19    23/7112.    24/42.79
M 16 54
 19/468.      20/1064.     21/1.183    22/14.19    23/7112.    24/42.79
M 16 55
 19/468.4     20/1066.     21/1.187    22/14.19    23/7112.    24/42.79
$M,012,ST62,20
I 16 55 45 E 12 ST62  OC    467.8
I 16 56  0 E 12 ST62  OC    468.6
M 16 56
 19/468.6     20/1065.     21/1.187    22/14.18    23/7112.    24/42.79
I 16 56 15 E 12 ST62  OC    468.1
I 16 56 30 E 12 ST62  OC    467.9
I 16 56 45 E 12 ST62  OC    467.8
I 16 57  0 E 12 ST62  OC    465.3
M 16 57
 19/465.3     20/1065.     21/1.183    22/14.2     23/7112.    24/42.39
I 16 57 15 0 E 12 ST62  S>    N
I 16 57 15 E 12 ST62  OC    329.
I 16 57 30 E 12 ST62  OC    295.4
I 16 57 45 E 12 ST62  OC    295.7
I 16 58  0 E 12 ST62  OC    296.3
M 16 58
                           21/1.191    22/14.18    23/7112.
I 16 58 15 E 12 ST62  OC    295.3
I 16 58 30 E 12 ST62  OC    295.6
I 16 58 45 E 12 ST62  OC    295.3
I 16 59  0 E 12 ST62  OC    296.2
M 16 59
                                       22/14.18
I 16 59 15 E 12 ST62  OC    295.6
$M,012,ST62,00
M 17  0
                                       22/14.19
M 17  1
                                       22/14.18
```

Déclaration de voies prioritaires pour la sortie en surveillance automatique

(35)

```
SP
TD E 10 CL24  CL25
TD E 11 ST44  ST45
TD E 12 ST62  ST64  ST65
TD E 13 CL74  CL75
TD*E 14 HG34  HG35
SP,012,ST62,-
SP
TD E 10 CL24  CL25
TD E 11 ST44  ST45
TD E 12 ST64  ST65
TD E 13 CL74  CL75
TD*E 14 HG34  HG35
SP,013,CL73+
EX-Z
SP,013,CL73,+
SP
TD E 10 CL24  CL25
TD E 11 ST44  ST45
TD E 12 ST64  ST65
TD E 13 CL73  CL74  CL75
TD*E 14 HG34  HG35
```

(36)

```
SP
TD E 10 CL20  CL22  CL24  CL25
TD E 11 ST40  ST41  ST44  ST45
TD E 12 ST60  ST64  ST65
TD E 13 CL70  CL73  CL74  CL75
TL*E 14 HG30  HG34  HG35
SP,012,ST63,+
EX-V
```

(37)

```
SP
TD*E 14 HG35
SP,014,HG35,-J
SP
EX-V
```

Enchainement montrant le jeu des voies prioritaires. (38)

```
I 14 26  3 0 E 10 CL20  S>   A
I 14 26  3 0 E 11 ST40  S>   A
I 14 26  3 2 E 13 CL70  S>   A
I 14 26  3 2 E 14 HG30  S>   A
I 14 26 15 0 E 10 CL21  S>   A
I 14 26 15 0 E 11 ST41  S>   A
I 14 26 15 0 E 12 ST61  S>   A
I 14 26 15 2 E 13 CL71  S>   A
I 14 26 15 2 E 14 HG31  S>   A
I 14 26 30 0 E 10 CL22  S>   A
I 14 26 30 0 E 11 ST42  S>   A
I 14 26 30 0 E 12 ST62  S>   A
I 14 26 30 2 E 13 CL72  S>   A
I 14 26 30 2 E 14 HG32  S>   A
I 14 26 45 0 E 10 CL23  S>   A
I 14 26 45 0 E 11 ST43  S>   A
I 14 26 45 0 E 12 ST63  S>I  A
I 14 26 45 2 E 13 CL73  S>   A
I 14 26 45 2 E 14 HG33  S>   A
A 14 27   1/ E 13  CL73  MV    2/ E 14 HG30  MV    3/ E 10 CL20  MV
A         4/ E 11  ST40  MV    5/ E 12 ST61  OC    6/ E 13 CL70  MV
A         7/ E 14  HG31  MV    8/ E 10 CL21  MV    9/ E 11 ST41  MV
A        10/ E 12  ST62  OC   11/ E 13 CL71  MV   12/ E 14 HG32  MV
A        13/ E 10  CL22  MV   14/ E 11 ST42  MV   15/ E 12 ST63  OC
A        16/ E 13  CL72  MV   17/ E 14 HG33  MV   18/ E 10 CL23  MV
 1/62.31      2/1.759      3/1.735      4/1.755      5/523.2      6/1.755
 7/19.83      8/19.83      9/19.83     10/480.9     11/19.82     12/18.
13/18.03     14/18.03     15/1589.     16/18.03     17/62.31     18/62.31
A 14 28
 1/62.39      2/1.759      3/1.735      4/1.755      5/523.2      6/1.755
 7/19.83      8/19.83      9/19.83     10/480.6     11/19.83     12/18.
13/18.03     14/18.03     15/1588.     16/18.       17/62.31     18/62.39
I 14 29  0 0 E 10 CL24  S>   A
I 14 29  0 0 E 10 CL25  S>   A
I 14 29  0 0 E 11 ST44  S>   A
I 14 29  0 0 E 11 ST45  S>   A
I 14 29  0 0 E 12 ST64  S>I  A
I 14 29  0 0 E 12 ST65  S>   A
I 14 29  0 2 E 13 CL74  S>   A
I 14 29  0 2 E 13 CL75  S>   A
I 14 29  0 2 E 14 HG34  S>   A
I 14 29  0 2 E 14 HG35  S>   A
A 14 29   9/ E 10  CL24  MV   10/ E 10 CL25  MV   11/ E 11 ST44  MV
A        12/ E 11  ST45  MV   13/ E 12 ST64  OC   14/ E 12 ST65  MV
A        15/ E 13  CL74  MV   16/ E 13 CL75  MV   17/ E 14 HG34  MV
A        18/ E 14  HG35  MV
 1/62.39      2/1.755      3/1.727      4/1.747      5/523.2      6/1.747
 7/19.84      8/19.84      9/48.79     10/8228.     11/48.79     12/8228.
13/1237.     14/8228.     15/48.79     16/8228.     17/48.79     18/8228.
A 14 30
 1/62.31      2/1.759      3/1.735      4/1.755      5/523.5      6/1.755
 7/19.83      8/19.84      9/48.79     10/8228.     11/48.79     12/8228.
13/1237.     14/8228.     15/48.79     16/8228.     17/48.79     18/8228.
A 14 31
 1/62.31      2/1.759      3/1.731      4/1.755      5/523.2      6/1.755
 7/19.83      8/19.83      9/48.79     10/8232.     11/48.79     12/8228.
13/1230.     14/8228.     15/48.79     16/8228.     17/48.79     18/8228.
```

```
A 14 32
                                9/48.79     10/8228.     11/48.79     12/8228.
13/1237.      14/8228.      15/48.79     16/8224.     17/48.79     18/8228.
A 14 33   1/ E 14  HG32  MV     2/ E 10 CL22  MV     3/ E 11 ST41  MV
A         4/ E 12  ST62  OC     5/ E 13 CL71  MV     6/ E 14 HG33  MV
A         7/ E 10  CL23  MV     8/ E 11 ST42  MV
 1/18.        2/18.03      3/19.84      4/480.5      5/19.83      6/62.31
 7/62.39      8/18.03      9/48.79      10/8228.     11/48.79     12/8228.
13/1237.      14/8228.     15/48.79     16/8224.     17/48.79     18/8228.
A 14 34
 1/18.        2/18.03      3/19.83      4/480.5      5/19.83      6/62.31
 7/62.31      8/18.
A 14 35   9/ E 12  ST63  OC    10/ E 13 CL72  MV     11/ E 11 ST43  MV
 1/18.        2/18.        3/19.83      4/480.4      5/19.83      6/62.31
 7/62.31      8/18.        9/1588.      10/18.       11/62.31
A 14 36
 1/18.        2/18.03      3/19.83      4/480.5      5/19.83      6/62.31
 7/62.39      8/18.03      9/1588.      10/18.       11/62.31
A 14 37
 1/18.        2/18.03      3/19.83      4/480.6      5/19.83      6/62.31
 7/62.31      8/18.03      9/1589.      10/18.       11/62.31
A 14 38
                           9/1588.      10/18.       11/62.39
A 14 39
                           9/1589.      10/18.       11/62.31
```

Travail sur les gains

Au niveau de la consultation (39)

```
$G,014,HG35
TD*E 14 HG35
```

Au niveau de la modification (40)

```
$G,014,HG35,0010
?G,014,HG35,0010
$0
$G,014,HG35
TD*E 14 HG35      10

$G,014,HG35,0050
?G,014,HG35,0050
$0
$G,014,HG35
TD*E 14 HG35      50

$G,014,HG35,0100
?G,014,HG35,0100
$0
$G,014,HG35
TD*E 14 HG35     100

$G,014,HG35,0500
?G,014,HG35,0500
$0
$G,014,HG35
TD*E 14 HG35     500

$G,014,HG35,1000
?G,014,HG35,1000
$0
$G,014,HG35
TD*E 14 HG35    1000
```

Les messages en provenance d'une anomalie détectée au niveau de la chaine analogique d'acquisition

Provocation d'un message saturation par modification du gain.

(41)

```
SF,014,MG35
SG,014,MG35,0010
SC,014,MG35,0010
SO
SM,014,MG35,03
EX-K
SV,014,MG35
SM,014,MG35,03
```

```
I 17 20  0 E 14 MG35  MV   0
```

```
I 17 21  0 E 14 MG35  MV   0
I 17 21  0 A E 14 MG35  0081
```

Plusieurs erreurs la dernière porte sur CL22 il s'agit d'une saturation

```
I 16 13 30 A E 10 CL22  0081   P
```

Erreur de temps sur CL 24

```
I 11 28 48 A E 10 CL24  0000   T
```

Autre réponse à une demande d'appel général sur une expérience comportant des grandeurs déduites des mesures, du type U et P

(42)

```
SM,012
TD  GD60  6 17 48 E 12  ST60  OC    30.45
TD  GD60  6 17 48 E 12  ST61  OC    159.8
TD  GD60  6 17 48 E 12  ST62  OC    373.5
TD  GD60  6 17 48 E 12  ST63  OC    468.2
TD  GD60  6 17 48 E 12  ST64  OC    758.9
TD  GD60  6 17 48 E 12  ST65  MV    7020.
TD  GD60  6 17 48 E 12  QSOD  KG/S  .2758
TD  GD60  6 17 48 E 12  QSOD> KG/S  .6454
TD  GD60  6 17 48 E 12  QSOD< KG/S  .2758
TD  GD60  6 17 48 E 12  QSODM KG/S  .6077
TD  GD60  6 17 48 E 12  TESO  OC    371.9
TD  GD60  6 17 48 E 12  TESO> OC    373.1
TD  GD60  6 17 48 E 12  TESO< OC    303.4
TD  GD60  6 17 48 E 12  TESOM OC    310.5
TD  GD60  6 17 48 E 12  TSSO  OC    467.2
TD  GD60  6 17 48 E 12  TSSO> OC    1010.
TD  GD60  6 17 48 E 12  TSSO< OC    467.2
TD  GD60  6 17 48 E 12  TSSOM OC    954.6
TD  GD60  6 17 48 E 12  PAIG  WATT  .3359E+5
TD  GD60  6 17 48 E 12  PFMX  WATT  923.9
TD* GD60  6 17 48 E 12  TGMX  OC    1488.
```

(43)

```
SM,011
TD  GD60  6 18 44 E 11  ST40  MV    1.227
TD  GD60  6 18 44 E 11  ST41  MV    5.471
TD  GD60  6 18 44 E 11  ST42  MV    14.12
TD  GD60  6 18 44 E 11  ST43  MV    0
TD  GD60  6 18 44 E 11  ST44  MV    30.39
TD  GD60  6 18 44 E 11  ST45  MV    7016.
TD* GD60  6 18 44 E 11  MOHV  MV    6.938
SM,010
TD  GD60  6 18 45 E 10  CL20  MV     .195
TD  GD60  6 18 45 E 10  CL21  MV    5.471
TD  GD60  6 18 45 E 10  CL22  MV    14.12
TD  GD60  6 18 45 E 10  CL23  MV    0
TD  GD60  6 18 45 E 10  CL24  MV    30.39
TD  GD60  6 18 45 E 10  CL24> MV    30.79
TD  GD60  6 18 45 E 10  CL24< MV    0
TD  GD60  6 18 45 E 10  CL24M MV    30.53
TD* GD60  6 18 45 E 10  CL25  MV    7020.
```

Travail sur les seuils associés aux grandeurs déduites de plusieurs mesures.

Le cas des mesures [déjà vu]. (44)

```
$S,012,QSOD,1;
TD*E 12 QSOD  KG/S .0846
$S,012,QSOD,2;
TD*E 12 QSOD  KG/S .4199
$S,012,TESO,1;
TD*E 12 TESO  OC   349.9
$S,012,TESO,2;
TD*E 12 TESO  OC   449.8
$S,012,TSSO,1;
TD*E 12 TSSO  OC   449.8
$S,012,TSSO,2
TD*E 12 TSSO  OC   649.9
```

Le cas des GDP [identique au précédent]
PAIG [QSØD, TESØ, TSSØ] TGMX [QSØD, TESØ, TSSØ] (45)

```
$S,012,PAIG,1
TD*E 12 PAIG  VATT .5500E+5
$S,012,TGMX,1
TD*E 12 TGMX  OC   1500.
```

Les messages associés aux GDP
ici TGMX , PAIG

```
! 17 41  0 2 E 12 QSOD  S>   N
! 17 41  0 2 E 12 TSSO  S>   N
```

---

(46)

```
! 17 41  0 2 E 12 TGMX  S>   N
```

```
! 17 46  0 2 E 12 TESO  S<   N
```

---

(47)

```
! 17 46  0 2 E 12 PAIG  S>   N
```

Enchainement type sur l'évolution de mesures, de GDV et GDP.

```
SORTIE STAT
$M,012
TD  GD60  6 18  4 E 12  ST60  OC    30.45
TD  GD60  6 18  4 E 12  ST61  OC    165.9
TD  GD60  6 18  4 E 12  ST62  OC    376.
TD  GD60  6 18  4 E 12  ST63  OC    469.1
TD  GD60  6 18  4 E 12  ST64  OC    758.9
TD  GD60  6 18  4 E 12  ST65  MV    7016.
TD  GD60  6 18  4 E 12  QSOD  KG/S .2852
TD  GD60  6 18  4 E 12  QSOD> KG/S .2854
TD  GD60  6 18  4 E 12  QSOD< KG/S .2852
TD  GD60  6 18  4 E 12  QSODM KG/S .2853
TD  GD60  6 18  4 E 12  TESO  OC    375.7
TD  GD60  6 18  4 E 12  TESO> OC    375.7
TD  GD60  6 18  4 E 12  TESO< OC    375.7
TD  GD60  6 18  4 E 12  TESOM OC    375.7
TD  GD60  6 18  4 E 12  TSSO  OC    469.1
TD  GD60  6 18  4 E 12  TSSO> OC    469.1
TD  GD60  6 18  4 E 12  TSSO< OC    467.2
TD  GD60  6 18  4 E 12  TSSOM OC    468.2
TD  GD60  6 18  4 E 12  PAIG  WATT .3503E+5
TD  GD60  6 18  4 E 12  PFMX  WATT 963.3
TD* GD60  6 18  4 E 12  TGMX  OC    1488.
$E,012,TGMX
$+,012,QSOD;
$+,012,TESO;
$+,012,TSSO;
$+,012,PAIG;
$+,012,PFMX
M 18 10 19/ E 12  QSOD  KG/S 20/ E 12 TESO  OC   21/ E 12 TSSO  OC
M       22/ E 12  PAIG  WATT 23/ E 12 PFMX  WATT
19/.2851     20/375.7    21/467.2    22/.3455E+5 23/950.2
M 18 11
19/.2859     20/375.7    21/467.2    22/.3503E+5 23/963.3
M 18 12
19/.2852     20/374.5    21/466.8    22/.3503E+5 23/963.3
M 18 13
19/.2096     20/399.3    21/548.4    22/.4219E+5 23/1160.
M 18 14
19/.1195     20/421.2    21/607.     22/.2629E+5 23/723.2
M 18 15
19/.1031     20/421.     21/607.     22/.2283E+5 23/627.9
I 18 16  0 0 E 12 ST62  S>    A
I 18 16  0 2 E 12 QSOD  S<    A
I 18 16  0 2 E 12 TESO  S>    A
I 18 16  0 2 E 12 TSSO  S>    A
A 18 16  3/ E 12  ST62  OC    4/ E 12 QSOD  KG/S  5/ E 12 TESO  OC
A        6/ E 12  TSSO  OC
                          3/477.1     4/.0727     5/475.7     6/735.3
M 18 16
19/.0727     20/475.7    21/735.3    22/.2301E+5 23/632.9
$-,012,ST62;
$-,012,TESO;
$-,012,QSOD;
$-,012,TSSO
M 18 17

19/.0724     20/475.7    21/720.2    22/.2301E+5 23/632.9
```

(48)

```
I 18 18  0 2 E 12 QSOD  S<    N
M 18 18
                                          22/.4559E+5 23/1253.
I 18 18 30 0 E 12 ST62  S>    N
$+,012,QSOD;
I 18 19  0 2 E 12 TESO  S<    A
I 18 19  0 2 E 12 TESO  S>    N
I 18 19  0 2 E 12 TSSO  S>    N
$+,012,TESO
M 18 19
                                          22/.4438E+5 23/1220.
$+,012,TSSO
M 18 20 .// E 12  QSOD  KG/S 20/ E 12 TESO  OC   21/ E 12 TSSO  OC
19/.2731     20/334.7    21/463.5
$+,012,PAIG;
$+,012,PFMX
$-,012,TESO
M 18 21 22/ E 12  PAIG  WATT 23/ E 12 PFMX  WATT
19/.2732                 21/463.5    22/.4438E+5 23/1220.
M 18 22
19/.2729                 21/461.6    22/.4438E+5 23/1220.
M 18 23
19/.2724                 21/463.     22/.4438E+5 23/1220.
$+,012,TESO
M 18 24 20/ E 12  TESO  OC
19/.2736     20/333.7    21/463.5    22/.4502E+5 23/1238.
I 18 25  0 2 E 12 PAIG  S>    A
M 18 25
19/.2732     20/334.7    21/648.5    22/.1095E+6 23/3011.
I 18 26  0 2 E 12 TESO  S<    N
M 18 26
19/.2829     20/375.4    21/648.     22/.9689E+5 23/2664.
I 18 27  0 2 E 12 PAIG  S>    N
M 18 27
19/.2837     20/375.7    21/463.5    22/.2883E+5 23/792.8
$-,012,TESO;
$-,012,TSSO;
$-,012,QSOD;
$-,012,PAIG;
$-,012,PFMX
$M,012
TD  GD60  6 18 30 E 12  ST60  OC    30.45
TD  GD60  6 18 30 E 12  ST61  OC    164.3
TD  GD60  6 18 30 E 12  ST62  OC    376.5
TD  GD60  6 18 30 E 12  ST63  OC    0
TD  GD60  6 18 30 E 12  ST64  OC    0
TD  GD60  6 18 30 E 12  ST65  MV    7016.
TD  GD60  6 18 30 E 12  QSOD  KG/S .2832
TD  GD60  6 18 30 E 12  QSOD> KG/S .2859
TD  GD60  6 18 30 E 12  QSOD< KG/S .0724
TD  GD60  6 18 30 E 12  QSODM KG/S .2465
TD  GD60  6 18 30 E 12  TESO  OC    376.5
TD  GD60  6 18 30 E 12  TESO> OC    476.7
TD  GD60  6 18 30 E 12  TESO< OC    333.5
TD  GD60  6 18 30 E 12  TESOM OC    330.2
TD  GD60  6 18 30 E 12  TSSO  OC    463.5
TD  GD60  6 18 30 E 12  TSSO> OC    735.3
TD  GD60  6 18 30 E 12  TSSO< OC    461.6
TD  GD60  6 18 30 E 12  TSSOM OC    519.3
TD  GD60  6 18 30 E 12  PAIG  WATT .2883E+5
TD  GD60  6 18 30 E 12  PFMX  WATT 792.8
TD* GD60  6 18 30 E 12  TGMX  OC    0
```

Annexe du Chapitre 5

Liaison rapide entre les MITRA 15 du système APIS

Annexe 1 : Straps de fonctionnement pour l'AMC " 0 ".

Annexe 2 : Exploitation programme "AMCSER".

Annexe 3 : Exploitation programme "SUFIFO".

Annexe 4.1 : Chargement et mise en oeuvre ("SUFIFO").

Annexe 4.2 : Les messages sur erreurs (provoquées) ("SUFIFO").

Annexe 4.3 : Edition des tables sur erreurs (provoquées) ("SUFIFO").

Annexe 5.1 : Exploitation programme "CENSUS".

Annexe 5.2 : Chargement et mise en oeuvre ("CENSUS").

Annexe 5.3 : Les messages sur erreurs (provoquées) ("CENSUS").

Annexe 5.4 : Edition des tables sur erreurs (provoquées) ("CENSUS").

Annexe 6.1 : Exploitation programme "SATSUS".

Annexe 6.2 : Les messages sur erreurs (provoquées) (SATSUS).

Annexe 7 : Exploitation programme "SASUSM".

Annexe 8.1 : Exploitation "VIAMCC" et "AMCR 10".

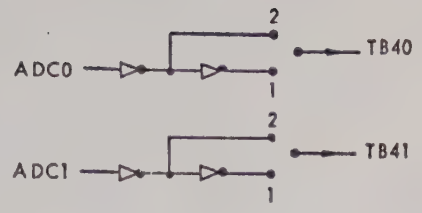
Annexe 8.2 : Chargement "VIAMCC" et "AMCR 10".

Annexe 8.3 : Les messages sur l'Iriscope ("VIAMCC").

Straps de fonctionnement 1562

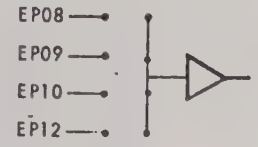
1) Adresse AMC (2 straps)

Numéro AMC	Strap ADC0	Strap ADC1
0	[TB40-1]	[TB41-1]
1	TB40-1	TB41-2
2	TB40-2	TB41-1
3	TB40-2	TB41-2



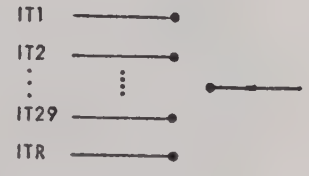
2) Bit de commande de l'interruption (1 strap)

	AMC0	AMC1	AMC2	AMC3
Bit commande	NEP8	NEP9	NEP10	NEP12
Strap	[TB34-1]	TB14-2	TB14-1	TB34-2



3) Choix niveau de l'interruption (1 strap)

Rang	Strap	Rang	Strap
IT1	TB5-1	IT16	TB30-1
IT2	TB5-2	IT17	TB30-2
IT3	TB31-1	IT18	TB26-2
IT4	TB28-1	IT19	TB26-1
IT5	TB28-2	IT20	TB3-2
IT6	TB31-2	IT21	TB3-1
IT7	TB29-1	IT22	TB25-1
IT8	TB32-1	IT23	TB27-2
IT9	TB29-2	IT24	TB24-2
IT10	TB32-2	IT25	TB27-1
IT11	TB33-1	IT26	TB24-1
IT12	TB33-2	IT27	[TB2-2]
IT13	TB4-1	IT28	TB1-2
IT14	TB4-2	IT29	TB1-1
IT15	TB25-2		

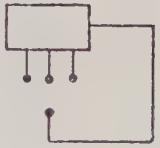


4) Numéro de la suspension (1 strap)

Numéro AMC	Strap
0	[TB6-2]
1	TB7-1
2	TB7-2
3	TB6-1

5) Retard de l'envoi des signaux valid info et commande (2 straps)

Retard	Strap Valid info	Strap Valid commande
100 ns	[TB8-2]	TB10-2
200 ns	TB9-2	TB11-1
500 ns	TB9-1	[TB10-1]



6) Choix niveau actif signaux demande et acquisition (3 straps)

Niveau actif	Strap demande sortie	Strap demance entrée	Strap acquisition sortie
0	TB13-1	TB12-1	TB21-1
+ 5	[TB13-2]	[TB12-2]	[TB21-2]

7) Choix niveau actif des quatre entrées dialogue (4 strap)

Niveau actif	Strap dialogue 1 sortie	Strap dialogue 2 sortie	Strap dialogue 1 entrée	Strap dialogue 2 entrée
0	TB15-1	TB39-1	TB38-1	TB37-1
+ 5	[TB15-2]	[TB39-2]	[TB38-2]	[TB37-2]

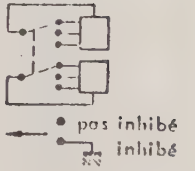
8) Déclenchement ou non de l'interruption par les entrées dialogue (4 straps)

	Strap dialogue 1 sortie	Strap dialogue 2 sortie	Strap dialogue 1 entrée	Strap dialogue 2 entrée
IT	TB17-2	TB16-1	[TB35-1]	TB36-2
Pas IT	[TB17-1]	[TB16-2]	TB35-2	[TB36-1]

9) Durée et inhibition watch-dog (3 straps)

	Durée 32 µs	Durée 64 µs	Durée 128 µs	Inhibé	Pas inhibé
Straps	TB19-1	TB23-1	[TB19-2]	TB20-2	[TB20-1]
	TB18-1	TB22-1	[TB18-2]		

* C44 = C45 = 22000 pF
Durée 16 msec.



```
*
*=============================================================================
*
* TEST INTERFACE AMC.E/R EN MODE PROGRAMME
*
*=============================================================================
*
*         AMCSER
*
*
*CLE 0==>BOUCLAGE SUR LE MOT SI ERREUR (AVEC INIT)
*CLE 1==>BOUCLAGE SUR LE MOT
*CLE 2==>CAS D'AFFICHAGE DES SRVOY AUX VOYANTS
*CLE 8==>CAS DE NO INIT (MEME SI CLE 13)
*CLE 9==>CAS DE TEST ALARME
*CLE10==>CAS DE TEST PRP
*CLE11==>CAS DE TEST DEV
*CLE12==>ECRITURE DE MOTS A L'ASR33
*CLE13==> 0 INIT A CHAQUE MOT
*CLE14==>CAS D'EDITION
*CLE15==>BOUCLAGE ATTENTE
*
    %C/AMCSER/


    AMCSER
      8000 8004 81E2

            TEST INTERFACE AMC.E/R EN MODE PROGRAMME



    NB. ATTENDU: &0000 NB. RECU: &FFFF MOT D ETAT: &0400

    * ALARME ?
    NB. ATTENDU: &6245 NB. RECU: &6245 MOT D ETAT: &0300

    *EMIS: &AAAA

    NB. ATTENDU: &4B3E NB. RECU: &4B1E MOT D ETAT: &0600

    NB. ATTENDU: &4B3F NB. RECU: &FFFF MOT D ETAT: &0400

    NB. ATTENDU: &C7FA NB. RECU: &C7F9 MOT D ETAT: &0000
```

```
================================================================================

 TEST LIAISON BOUCLEE EN MODE MICROPROGRAMME: E/R MEMOIRE FIFO

================================================================================


 EMISSION-RECEPTION COTE CENTRAL OU SATELLITE

 EMISSION D'UNE TABLE DE 2 MOTS DANS LA MEMOIRE TAMPON TYPE "FIFO"
 (FIRST IN-FIRST OUT) DES 2 REGISTRES DES E/R


 TEMPORISATION ET HEURE PAR HTR NIVEAU 24


CLE 15 : TOP A L'INIT DE HTR
CLE 1=1==>PAS D'IMPRESSION DE L'HEURE SUR M:OC

SI NIVEAU 24 ==> TEMPORISATION POSSIBLE SUIVANT CLES 2 A 5
CLES 2 A 5 =0 ==> PAS DE TEMPO. HORLOGE

CLE 2=1==>TEMPO. 10MSEC.
CLE 3=1==>TEMPO. 100MSEC.
CLE 4=1==>TEMPO. 1SEC.
CLE 5=1==>TEMPO. 10SEC.

CLE 6=1==>BOUCLAGE SUR TABLE INCORRECTE
CLE 6=1==>REINITIALISATION MEMIS
CLE 7=1==>BOUCLAGE SUR MEMIS
CLE 8=1==>PAS DE MD INIT
CLE 11=1==>PAS D'EDITION SUR M:LO
CLE 12=1==>AFFICHAGE DE L'HEURE AUX VOYANTS
CLE 13=1==>PAS D'AFFICHAGE DE SPVOY AUX VOYANTS
CLE 14=1==>PAS D'EDITION
CLE 15=1==>ATTENTE (AVEC TEMPO.)


MOT D'ETAT==>VOYANTS ADR.
DERNIER MOT RECU==>VOYANTS DON.

********************************************************************************
```

Annexe 3 - Exploitation programme "SUFIFO".

```
%FO;
%L,F;
SUFIFO
   3BC6 3BDE 47FE
%R,N27;
%IT,N27;
%AC,N27

EMISSION.RECEPTION D'UNE TABLE DE DEUX MOTS EN MODE MICROPROGRAMME

** AMCO NIVEAU D'IT:   27

* RECEPTEUR NON PRET

* RECEPTEUR NON PRET

       *** PROGRAMME HORLOGE D'IMPRESSION DE L'HEURE SUR M:OC ***



ENTREZ LA FREQUENCE D'IMPRESSION (SUR M:OC EN MINUTES)
DE L'HEURE ET DES MINUTES: XX,YY SERONT
SUR LES VOYANTS ADRESSES,ZZ SUR LES
VOYANTS DONNEES A RAISON DE UN
CHIFFRE DECIMAL PAR QUARTET:
XXYY
00ZZ

**CLE 1 LEVEE: SUPPRESSION MOMENTANEE DE L'IMPRESSION SUR M:OC
**FF=0 :  PAS D'IMPRESSION SUR M:OC

?FF     (FFMN.=<60)
?05


ENTREZ L'HEURE :  XX POUR H.,YY POUR MN. ET ZZ POUR SC.

*****> QUAND LES VOYANTS SERONT TOUS ALLUMES
LEVEZ LA CLE 15 POUR DONNER LE TOP.

?XX,YY,ZZ    (XX<24,YY ET ZZ<60)

?09,04,00
**TEST DU WATCH-DOG

WATCH-DOG PRESENT MET: &BC00
TEMPO. HTR SUR TRANSFERT EN SORTIE MET: &BC00
TEMPO. HTR SUR TRANSFERT EN SORTIE MET: &BC00
TEMPO. HTR SUR TRANSFERT EN SORTIE MET: &BC00
TEMPO. HTR SUR TRANSFERT EN SORTIE MET: &BC00



*** IL EST 09H. 05MN. ***



*** IL EST 09H. 10MN. ***


* ALARME
NB. ATTENDU: &0004 NB. RECU: &FFFF MOT D ETAT: &DC00

* ALARME
NB. ATTENDU: &0005 NB. RECU: &FFFF MOT D ETAT: &DC00

* ALARME
NB. ATTENDU: &0006 NB. RECU: &FFFF MOT D ETAT: &DC00
```

```
NB. ATTENDU: &0010 NB. RECU: &0000 MOT D ETAT: &D400


NB. ATTENDU: &5D9E NB. RECU: &A2AA MOT D ETAT: &D400


IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &9400
IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &9400
IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &9400
NB. ATTENDU: &5DA2 NB. RECU: &A2AA MOT D ETAT: &D400


TEMPO. HTR SUR TRANSFERT EN ENTREE MET: &9400
IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &9400
TEMPO. HTR SUR TRANSFERT EN ENTREE MET: &9400
WATCH-DOG EN EMISSION MET: &3400
WATCH-DOG EN EMISSION MET: &3400
WATCH-DOG EN EMISSION MET: &3400
WATCH-DOG EN EMISSION MET: &3400
WATCH-DOG EN EMISSION MET: &3400
WATCH-DOG EN EMISSION MET: &3400
WATCH-DOG EN EMISSION MET: &3400
IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &9400
NB. ATTENDU: &5DAB NB. RECU: &A2AA MOT D ETAT: &D400


TEMPO. HTR SUR TRANSFERT EN ENTREE MET: &9400

 MEMIS:&FFFF
NB. ATTENDU: &FFFF NB. RECU: &A2AA MOT D ETAT: &D400


TEMPO. HTR SUR TRANSFERT EN ENTREE MET: &9400
IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &9400


*** IL EST 15H. 05MN. ***


TEMPO. HTR SUR TRANSFERT EN ENTREE MET: &9400
IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &9400
TEMPO. HTR SUR TRANSFERT EN ENTREE MET: &9400
IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &9400
IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &9400
IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &9400
IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &9400
IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &9400
NB. ATTENDU: &FFFF NB. RECU: &A2AA MOT D ETAT: &D400


NB. ATTENDU: &FFFF NB. RECU: &A2AA MOT D ETAT: &D400


NB. ATTENDU: &FFFF NB. RECU: &A2AA MOT D ETAT: &D400


NB. ATTENDU: &FFFF NB. RECU: &A2AA MOT D ETAT: &D400
```

Annexe 4.2 - Les messages sur erreurs (provoquées).

Annexe 4.3 - Edition des tables sur erreurs (provoquées).

```
** 15H. 00MN. 28SC. MOT D'ETAT: &DC00
TABLE ATTENDUE: 0004 FFFC
TABLE RECUE   : 0000 0000

** 15H. 01MN. 00SC. MOT D'ETAT: &DC00
TABLE ATTENDUE: 0009 FFF7
TABLE RECUE   : 0000 0000

** 15H. 01MN. 07SC. MOT D'ETAT: &DC00
TABLE ATTENDUE: 000A FFF6
TABLE RECUE   : 0000 0000

** 15H. 01MN. 15SC. MOT D'ETAT: &DC00
TABLE ATTENDUE: 000B FFF5
TABLE RECUE   : 0000 0000

** 09H. 24MN. 47SC. MOT D'ETAT: &D400
TABLE ATTENDUE: 0010 FFF0
TABLE RECUE   : 0000 0000

** 09H. 24MN. 48SC. MOT D'ETAT: &D400
TABLE ATTENDUE: 0010 FFF0
TABLE RECUE   : 0000 0000

** 09H. 24MN. 55SC. MOT D'ETAT: &D400
TABLE ATTENDUE: 0010 FFF0
TABLE RECUE   : 0000 0000
```

```
**TEST DU WATCH-DOG

WATCH-DOG ABSENT MET: &DC00
* ALARME
NB. ATTENDU: &0000 NB. RECU: &0000 MOT D ETAT: &DC00


IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &9C00
TEMPO. HTR SUR TRANSFERT EN ENTREE MET: &9C00
TEMPO. HTR SUR TRANSFERT EN ENTREE MET: &9C00
* ALARME
NB. ATTENDU: &0004 NB. RECU: &0000 MOT D ETAT: &DC00


IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &9C00
IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &9C00
IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &9C00
IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &9C00
* ALARME
NB. ATTENDU: &0009 NB. RECU: &0000 MOT D ETAT: &DC00


* ALARME
NB. ATTENDU: &000A NB. RECU: &0000 MOT D ETAT: &DC00


* ALARME
NB. ATTENDU: &000B NB. RECU: &0000 MOT D ETAT: &DC00


* ALARME
NB. ATTENDU: &000C NB. RECU: &0000 MOT D ETAT: &DC00


NB. ATTENDU: &000D NB. RECU: &0000 MOT D ETAT: &D400


NB. ATTENDU: &000E NB. RECU: &0000 MOT D ETAT: &D400
```

```
*
*=============================================================================
*
* TEST LIAISON CENTRAL.SATELLITE EN MODE MICROPROGRAMME
*
*=============================================================================
*
*
* EMISSION.RECEPTION COTE CENTRAL
*
*
*
* TEMPORISATION ET HEURE PAR HTR NIVEAU 24
*
*
*CLE 15 : TOP A L'INIT DE HTR
*CLE 1=1==>PAS D'IMPRESSION DE L'HEURE SUR M:OC
*
*SI NIVEAU 24 ==> TEMPORISATION POSSIBLE SUIVANT CLES 2 A 5
*CLES 2 A 5 =0 ==> PAS DE TEMPO. HORLOGE
*
*CLE 2=1==>TEMPO. 10MSEC.
*CLE 3=1==>TEMPO. 100MSEC.
*CLE 4=1==>TEMPO. 1SEC.
*CLE 5=1==>TEMPO. 10SEC.
*
*CLE 0=1==>BOUCLAGE SUR TABLE INCORRECTE
*CLE 6=1==>REINITIALISATION DES NUMEROS DES SATELLITES
*CLE 11=1==>PAS D'EDITION SUR M:LO
*CLE 12=1==>AFFICHAGE DE L'HEURE AUX VOYANTS
*CLE 13=1==>PAS D'AFFICHAGE DE SPVOY AUX VOYANTS
*CLE 14=1==>PAS D'EDITION
*CLE 15=1==>ATTENTE (AVEC TEMPO.)
*
*
*MOT D'ETAT==>VOYANTS ADR.
*DERNIER MOT RECU==>VOYANTS DON.
*
*
*****************************************************************************
*
```

Annexe 5.1 - Exploitation programme "CENSUS".

```
%F0;
%L,F;
CENSUS
  3BC6 3BE2 4A78
%R,N27;
%IT,N27;
%AC,N27

RECEPTION.EMISSION CENTRAL==>SATELLITE==>CENTRAL EN MODE MICROPROGRAMME

** AMCO NIVEAU D'IT:   27

RECEPTION.EMISSION CENTRAL==>SATELLITE==>CENTRAL EN MODE MICROPROGRAMME

** AMCO NIVEAU D'IT:   27

       *** PROGRAMME HORLOGE D'IMPRESSION DE L'HEURE SUR M:OC ***



ENTREZ LA FREQUENCE D'IMPRESSION (SUR M:OC EN MINUTES)
DE L'HEURE ET DES MINUTES: XX,YY SERONT
SUR LES VOYANTS ADRESSES,ZZ SUR LES
VOYANTS DONNEES A RAISON DE UN
CHIFFRE DECIMAL PAR QUARTET:
XXYY
00ZZ

**CLE 1 LEVEE: SUPPRESSION MOMENTANEE DE L'IMPRESSION SUR M:OC
**FF=0 :  PAS D'IMPRESSION SUR M:OC

?FF      (FFMN.=<60)
?01


ENTREZ L'HEURE :  XX POUR H.,YY POUR MN. ET ZZ POUR SC.

****> QUAND LES VOYANTS SERONT TOUS ALLUMES
LEVEZ LA CLE IS POUR DONNER LE TOP.

?XX,YY,ZZ     (XX<24,YY ET ZZ<60)

?11,20,70




** ERREUR:

?XX,YY,ZZ     (XX<24,YY ET ZZ<60)

?11,22,00
**TEST DU WATCH-DOG

WATCH-DOG ABSENT MET: &9000 SAT. N. 0

N. SAT. A TESTER:
1
N. SAT. A TESTER:
4
N. SAT. A TESTER:
5
N. SAT. A TESTER:
3
N. SAT. A TESTER:
5
N. SAT. A TESTER:
6
N. SAT. A TESTER:
7
N. SAT. A TESTER:
0
TEMPO. HTR SUR TRANSFERT EN SORTIE MET: &9000 SAT. N. 1

TEMPO. HTR SUR TRANSFERT EN SORTIE MET: &9000 SAT. N. 2
```

```
TEMPO. HTR SUR TRANSFERT EN SORTIE MET: &9C00 SAT. N. 4
TEMPO. HTR SUR TRANSFERT EN SORTIE MET: &9C00 SAT. N. 5


*** IL EST 11H. 24MN. ***

PAS DE RAPPEL MET: &9C00 SAT. N. 6
PAS DE RAPPEL MET: &9C00 SAT. N. 7

* ALARME SAT. N. 1
NB. ATTENDU: &0081 NB. RECU: &0000 CHKSOM: &0000 MOT D ETAT: &DC00 S. 1

* ALARME SAT. N. 2
NB. ATTENDU: &0081 NB. RECU: &0000 CHKSOM: &00C0 MOT D ETAT: &DC00 S. 2


*** IL EST 11H. 45MN. ***

* CHKSOM SAT. N. 1
NB. ATTENDU: &FFFF NB. RECU: &FFFF CHKSOM: &FFEC MOT D ETAT: &D400 S. 1

TEMPO. HTR SUR TRANSFERT EN SORTIE MET: &9400 SAT. N. 4
* CHKSOM SAT. N. 7
NB. ATTENDU: &1440 NB. RECU: &EC40 CHKSOM: &7500 MOT D ETAT: &D400 S. 7

IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &0400 SAT. N. 7
IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &0400 SAT. N. 1
IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &0400 SAT. N. 2
* CHKSOM SAT. N. 4
NB. ATTENDU: &1408 NB. RECU: &EC08 CHKSOM: &70A0 MOT D ETAT: &D400 S. 4
PAS DE RAPPEL MET: &9C00 SAT. N. 7
PAS DE RAPPEL MET: &9C00 SAT. N. 8
PAS DE RAPPEL MET: &9C00 SAT. N. 1
IT PAR. SUR ATTENTE RAPPEL MET: &0C00 SAT. N. 2

IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &0C00 SAT. N. 3
IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &0C00 SAT. N. 4
```

Annexe 5.3 - Les messages sur erreurs (provoquées).

Annexe 5.4. - Edition des tables sur erreurs (provoquées).

```
** 11H. 43MN. 52SC.  SATELLITE NUMERO 7
TABLE ATTENDUE: 0000 0000 0001 0002 0004 0008 0010 0020 0040 0080 0100 0200 0400 0800 1000 2000 4000 8000 0000 0001
TABLE RECUE   : 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000


** 11H. 43MN. 53SC.  SATELLITE NUMERO 8
TABLE ATTENDUE: 0000 0000 0001 0002 0004 0008 0010 0020 0040 0080 0100 0200 0400 0800 1000 2000 4000 8000 0000 0001
TABLE RECUE   : 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000


** 11H. 44MN. 24SC.  SATELLITE NUMERO 1
TABLE ATTENDUE: 0001 0000 0001 0002 0004 0008 0010 0020 0040 0080 0100 0200 0400 0800 1000 2000 4000 8000 FFFF 0001
TABLE RECUE   : FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF


** 11H. 44MN. 25SC.  SATELLITE NUMERO 2
TABLE ATTENDUE: 0001 0000 0001 0002 0004 0008 0010 0020 0040 0080 0100 0200 0400 0800 1000 2000 4000 8000 FFFF 0001
TABLE RECUE   : 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000


** 11H. 44MN. 26SC.  SATELLITE NUMERO 4
TABLE ATTENDUE: 0001 0000 0001 0002 0004 0008 0010 0020 0040 0080 0100 0200 0400 0800 1000 2000 4000 8000 FFFF 0001
TABLE RECUE   : EC01 EC01 EC01 EC01 EC01 EC01 EC01 EC01 EC01 EC01 EC01 EC01 EC01 EC01 EC01 EC01 EC01 FC01 EC01 EC01


** 11H. 44MN. 27SC.  SATELLITE NUMERO 7
TABLE ATTENDUE: 0001 0000 0001 0002 0004 0008 0010 0020 0040 0080 0100 0200 0400 0800 1000 2000 4000 8000 FFFF 0001
TABLE RECUE   : 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000


** 11H. 44MN. 29SC.  SATELLITE NUMERO 1
TABLE ATTENDUE: 0002 0000 0001 0002 0004 0008 0010 0020 0040 0080 0100 0200 0400 0800 1000 2000 4000 8000 FFFE 0001
TABLE RECUE   : FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF FFFF
```

```
=============================================================================

 TEST LIAISON CENTRAL.SATELLITE EN MODE MICROPROGRAMME

=============================================================================


 RECEPTION.EMISSION COTE SATELLITE


EDITION A L'INSTANT T+1 : MRECU EST REEL.
  MEMIS(T+1)=MRECU(T) + 1


CLE 14=1==>PAS D'EDITION

MOT D'ETAT==>VOYANTS ADR.
DERNIER MOT RECU==>VOYANTS DON.

*****************************************************************************



%L,F;
SATSUS
  3BC6 3BD6 4188
%R,N27;
%IT,N27
%AC,N27

 RECEPTION.EMISSION CENTRAL==>SATELLITE==>CENTRAL EN MODE MICROPROGRAMME

 ** AMCO NIVEAU D'IT:   27

 * RECEPTEUR NON PRET

 * RECEPTEUR NON PRET

 * RECEPTEUR NON PRET

* EMETTEUR NON PRET

* EMETTEUR NON PRET

**TEST DU WATCH-DOG,%AC/N(AMC) SVP

WATCH-DOG PRESENT,%AC/N(AMC) INUTILE MET: &FE00

 **TEST DU WATCH-DOG,%AC/N(AMC) SVP

 %AC,N27

 WATCH-DOG ABSENT MET: &DEC0
```

Annexe 6.1 - Exploitation programme "SATSUS".

```
IT PARASITE SUR ATTENTE DIALE1 MET: &0E00


* ALARME
NB. ATTENDU: &0000 NB. RECU: &0000 CHKSOM: &0000 MOT D ETAT: &DE00?



* CHKSOM
* ALARME
NB. ATTENDU: &0000 NB. RECU: &FFFF CHKSOM: &FFFF MOT D ETAT: &DE00?



ERREUR ADRESSE POUR EMISSION MET: &9E00



ERREUR ADRESSE POUR RECEPTION MET: &9E0C
IT PARASITE SUR ATTENTE DIALE1 MET: &0E00
ERREUR ADRESSE POUR RECEPTION MET: &1E00


 IT PAR. EN ATTENTE FIN TRANSFERT EN RECEPTION MET: &1E00


 IT PAR. EN ATTENTE FIN TRANSFERT EN EMISSION MET: &0E0C


 WATCH-DOG EN EMISSION MET: &FE00


WATCH-DOG EN RECEPTION MET: &FE00


WATCH-DOG EN RECEPTION MET: &FE00
IT PARASITE SUR ATTENTE DIALE1 MET: &0E00
WATCH-DOG EN RECEPTION MET: &2E00
IT PARASITE SUR ATTENTE DIALE1 MET: &0E00
IT PAR. EN ATTENTE FIN TRANSFERT EN RECEPTION MET: &0E00
```

Annexe 6.2 - Les messages sur erreurs (provoquées).

```
*
*=====================================================================
*
* TEST LIAISON CENTRAL.SATELLITE EN MODE MICROPROGRAMME
*
* VERSION MINI. : PAS DE MESSAGE
*
*=====================================================================
*
*
* RECEPTION.EMISSION COTE SATELLITE
*
*
*MOT D'ETAT==>VOYANTS ADR.
*DERNIER MOT RECU==>VOYANTS DON.
*
*
**********************************************************************
*
```

```
%L,F,EP.SASUSM;
SASUSM
  4556 4562 4732
%R,N27;
%IT,N27;
%AC,N27

RECEPTION.EMISSION CENTRAL==>SATELLITE==>CENTRAL EN MODE MICROPROGRAMME

VERSION MINI. : PAS DE MESSAGE
```

Annexe 7 - Exploitation programme "SASUSM".

```
*
*=====================================================================
*
*          LIAISON CENTRAL.REACTEUR EN MODE MICROPROGRAMME
*
*=====================================================================
*
*          NIVEAU    AMC   COTE CENTRAL
*
*          MOT D'ETAT==>VOYANTS ADR.
*
*CODE FONCTION COTE REACTEUR==>CF
*
*LIAISON IMT REACTEUR==>CENTRAL (1200CTETS)
*CF=1:LECTURE 120 OCTETS AVEC FILTRAGE SUR M:RI
*CF=2:TRANSFERT EN SORTIE 62 MOTS
*CAS D'UN PUPAN BINAIRE REACTEUR==>CENTRAL
*CF=3:LECTURE 120 OCTETS SANS FILTRAGE
*LIAISON IMT OU DIVERS CENTRAL==>REACTEUR(AU MAXI 256 OCTETS)
*CF=4:TRANSFERT EN ENTREE DE 130 MOTS
*CF=5:ENVOI ACQUIT
*CF=6:SORTIE M:RO SI 1200CT.,SUR M:EO SI #120 DU NOMBRE REEL (1 A 256)
*CF=7:AVANCE BANDE SUR M:RO
*CF=8:%EOD SUR M:RO (==>120 OCTETS)
*LIAISON M:GI REACTEUR==>M:GO CENTRAL
*CF=9:LECTURE PREMIER SECTEUR DU FICHIER GI (ENTETE IMT)
*CF=10:TRANSFERT EN SORTIE DE 130 MOTS
*CF=11:LECTURE DU SECTEUR SUIVANT SUR M:GI
*LIAISON M:GI(CENTRAL)==>M:GO(REACTEUR)
*CF=12:ECRITURE SUR M:GO SECTEUR ENTETE
*CF=13:ECRITURE SUR M:GO SECTEUR SUIVANT
*CF=14:OCTET EVENEMENT DE M:GO EN COMPTE RENDU
*CF=15:FORCAGE COMMANDE PUPITRE REACTEUR
*CF=16:EDITION SUR ASR33 DU REACTEUR
*
*
*CODE TRAITEMENT COTE CENTRAL==>CT
*
*CT=1:M:RI/T:PP(120)REACTEUR==>M:RO/T:PT(120)CENTRAL
*CT=2:M:RI/T:PT(<257)CENTRAL==>M:RO(120) OU M:EO/T:PP (#120==>1 A 256)R
*CT=3:%EOD(120)M:RO/T:PP REACTEUR
*CT=4:AVANCE BANDE M:RO/T:PP(500) REACTEUR
*CT=5:M:GI REACTEUR==>M:GO CENTRAL
*CT=6:M:GI CENTRAL==>M:GO REACTEUR
*CT=7:FORCAGE D'UNE COMMANDE PUPITRE SUR LE CENTRAL
*CT=8:FORCAGE D'UNE COMMANDE PUPITRE SUR LE REACTEUR
*CT=9: :EDITION SUR ASR33 DU REACTEUR   APRES TRANSMISSION
*CT=10:EDITION SUR ASR33 DU CENTRAL


*                          *IRISCOPE 200 80 CARAC. 16 LIGNES
*
*        SUR STX   ENTREE DE LA COMMANDE
*        SUR RESET ELIMINATION DE LA COMMANDE ET ATTENTE ENTREE NOUVELLE
*        SUR RUB-OUT ELIMINATION DU DERNIER CARAC. FRAPPE
*
```

Annexe 8.1 - Exploitation "VIAMCC" et "AMCR 10".

```
CHARGEMENT/
SYSTEM MTRD  .5 READY

%IT,N24,I;
%L,F,EP.AMCR10;
AMCR10
  4556 45B6 4A6E
%F0,@&1000;
%R,N27;
%IT,N27;
%AC,N27
* NIVEAU DE L'AMC COTE REACTEUR

%AS/M:BI,T:PR;
%AS/M:BO,T:PP;
%AS/M:EO,T:PP,AN


* ERREUR CODE FONCTION
```

```
CHARGEMENT/
SYSTEM CEA155.3 READY

%L,F,EP.VIAMCC;
VIAMCC
  5388 5418 61D6
%R,N27;
%IT,N27;
%AC,N27;
* NIVEAU DE L'AMC COTE CENTRAL


%AS/M:BO,T:9T,D:1;
%AS/M:EO,T:9T,AN,D:1;
%AS/M:BI,T:9T,D:1,F;
%AS/M:BO,T:9T,D:1,F
```

Annexe 8.2 - Chargement "VIAMCC" et "AMCR 10".

```
HANDLER DE DEMONSTRATION ATTACHE AU NIVEAU DE L'AMC

****

GESTION DU RESEAU EN POINT A POINT AVEC LE SATELLITE REACTEUR

****

$*,FPUP,SC**** OU $*,FPUP,SR****        FORCAGE DE L'IT PUPITRE

$*,MESS,SC**** OU $*,MESS,SR****        EDITION D'UN MESSAGE SUR L'ASR33

$*,TIMT,RI/SR==>RO/SC                   M:RI(REACTEUR)==>M:RO(CENTRAL)

$*,TIMT,RI/SC==>RO:EO/SR                SORTIE M:RO(120) OU M:EO(#120) REACTEUR

$*,AVRO,RO/SR OU  $*,REOD,RO/SR         AVANCE BANDE OU REOD (REACTEUR)

$*,TIMT,GI/SR==>GO/SC                   M:GI(REACTEUR)==>M:GO(CENTRAL)

$*,TIMT,GI/SC==>GO/SR                   M:GI(CENTRAL)==>M:GO(REACTEUR)


RAPPEL PAR ST#

$*,FPUP,SR,C/BIB/INCLUDE,GI.EP

$$FIN DU TRAITEMENT


ABANDON DU TRAITEMENT: CT=08 CF=15 MET=&AE00 ALARME WATCH-DOG

OCTET EVENEMENT: &EE

MIRI > M:RO

ERREUR DE SYNTAXE

ENREGISTREMENT > 256 OCTETS
```

Annexe 8.3 - Les messages sur l'Iriscope.

BIBLIOGRAPHIE

I - APIS

II - MITRA 15

III - Le Temps Réel - Les Mini-Ordinateurs

IV - Les réseaux de transmission

V - Microprogrammation

VI - Hardware - AMC - Coupleurs

I - APIS

- Coupleur "ZOOMAX - MITRA 15"
  SES - PUB - SEG - 74-141.

- Gammamétrie sur OSIRIS
  CEN-S/SPS/OSI.

- Projet APIS
  CEN-S/SPS/72-108 - BS/jt - Mai 1972.

- Programme de dépouillement de la boucle IRENE 03
  APIS/TDMC n° 2.
  CEN-S/SPS/73-189 - JC/BTY/nh, Nov. 1973.

- Projet de liaison rapide entre les MITRA 15 du système APIS d'OSIRIS.
  CEN-S/SPS/DIR/74-115 - M. MESTRALLET, Avril 1974.

- Programme de pilotage de la boucle BANJO 2.
  APIS/TDMC n° 1.
  CEN-S/SPS/OSI/73-416 - JC/BTY/nh, Nov. 1973.

- Spécifications pour un ensemble de programmes et fichiers nécessaires à "GENTAB" dans APIS.
  CEN-S/SPS/DIR/74-219, BS/db, Juin 1974.

- Tome 1 APIS "Guide de l'utilisateur".
  CEN-S/SPS/DIR/74-029 - BS/db, Février 1974.

- Tome 2 APIS "Répertoire des commandes au niveau de l'Unité Satellite".
  CEN-S/SPS/DIR/74-029 - BS/db, Février 1974

- Tome 3 APIS "Conception du système APIS 0 1".
  CEN-S/SPS/DIR/74-29, BS/db, Juin 1974.

II - MITRA 15

- Affectation des adresses d'entrées-sorties aux différentes fonctions de couplage.
QO - BMD - UT - JMC - 1 - 1 (CAUSE), Janvier 1971.

- Bus périphérique. DOSI / DPOS.
Juin 1971.

- Chargeurs des programmes de test.
QO - 9 - 750 00 à 02.

- Coupleur MAE - ASR 33 - TEQ -
QO - BMD - MAE - SG 13 (SANAZINO), Janvier 1972.

- Cours MITRA 15.
1971.

- Cours MITRA 15 - Systèmes d'exploitation.
Avril 1972.

- Cours MTRD
1973 et 1974.

- Définition du traitement des E / S.
QO - BSD - ES - GK. 02 (G. KRYSTAL), Juillet 1971.

- Dialogue sur le bus E / S.
QO - TMD - E/S - JC - 11 (CEZARD), Novembre 1970.

- Les fonctions de couplage.
QO - BMD - UT - JMD - 33 - (DELATTRE), Octobre 1970.

- Manuel de référence MITRA 15.
4057 U 1 / FR, Mars 1973.

- Manuel de présentation hardware MITRA 15.
4029 P 2 / FR, 1973.

- Manuel de présentation MITRA 15.
4029 P 1 / FR, 1972.

- Mémoires de commande sur MITRA 15 Standard.
QO - BHD - SYS - DB - 02 - 02 (D. BOLATRE), Février 1973.

- Mini-programme de Test des IT temps réel.
MIT 08 - DPOAS/A (DUPEYRON), Mai 1973.

- Moniteur temps réel MTR - MTRE.
4111 E / FR.

- Moniteur temps réel disque MTRD - MTRDE
4117 U / FR.

- Mots DVT , MAS en standard.
MI - AP - 030.

- Notice récapitulative de positionnement des indicateurs de report et de débordement.
MI - AP - 010.

- Rapport de stage D.E.A. - Présentation MITRA 15
CEN-S/SPS/OSIRIS, Juin 1972 (M. MESTRALLET).

- Spécifications de réalisation des programmes de conversion Décimaux-Flottants.
QO - TSR - BM - FA 0 - 0 (G. ADELINE).

- Spécifications de réalisation des modules de chargement.
QO - TSR - GN - JS - O O (J. STAERCK).

- Spécifications de définition et d'utilisation du minibus périphérique MITRA 15.
QO - BHD - BUS - DB 11 (D. BOLATRE), Janvier 1972.

- Défaut secteur alimentation UFP 57.
  QO - BHD - ALIM - JFF 1 1 (C I I).

- Microprogramme de l'UEM.
  QO - BHD - UT - LC - 4 - 2 (C I I).

III - LE TEMPS REEL - LES MINI-ORDINATEURS

- A minicomputer data acquisition station.
  F.K. BENNETT - J.J. MAYERCAK - S. SCHWEITZER
  IEEE, U.S.A., vol. NS 18, n° 4.

- Analyse d'un système à partage de ressources.
  RAIRO - B 3, Octobre 1973.

- Common bus structure for minicomputers improves I / O. Flexibility (P. JANSON).
  Contr. Eng., U.S.A., vol. 18; ,° 1.

- Computer Design.
  U.S.A., Nov. 1972, n° 8.

- Cours D.E.A. - Traitement de l'Information. Le Temps Réel (SEGALAS).
  Faculté d'Orsay 1971-1972.

- Ecriture et mise au point de grosses applications sous des systèmes temps réel évolués (A. DINEUR).
  S E S A, 1973.

- La conception des systèmes informations en temps réel.
  (LE BIHAN - SARFATI - DU HENE - BENNETEAU).
  Institut Prive Control Data.

- Les applications des mini-ordinateurs dans la commande de processus (FRASER).
  Foxboro - Yoxall, 1973.

IV - LES RESEAUX DE TRANSMISSION

- An operating system for a communications control computer. (P.R. WILKINSON).
  National Physical Laboratory.

- A ressource allocation schema for multi-uses on line operation of a small computer (A. REITER).
  AFIPS, 1967.

- A ressource oriented time sharing monitor (A. REITER).
  Computer Science Department HAIFA, Vol. 2, 1972.

- Interlime Communication Reference Manual
  7th Meeting ATA/IATA Tokyo, 1969.

- Introduction à la téléinformatique.
  Ministère des Postes et Télécommunications - Direction Générale des Télécommunications - Sous-Direction de la Téléinformatique.

- Inter-Process Synchronisation in a multiprocessor System (L. POUZIN).
  SIMCA-CHRYSLER, France.

- Journée de Téléinformatique de SIS
  DCT/EP/PST/JPG/jb/3243.

- Le partage des ressources en transmission de données (B. QUIQUEMELE).
  SEMA, 1973.

- Méthode de réalisation et performances du moniteur de télétraitement STRATEGE (A. HAEFFNER / LE BARON).
  CAP et C II, 1973.

- Protocol for a computer network.
(D.B. Mc KAY - D.P. KARP)
I.B.M. System.

- Real Time Demands on a Multi Access System.
(J.N. HAMBURY).
University of Manchester.

- Réalisation d'un software de controle de gestion de terminaux.
(J.C. GUINVARCH)
SLI TRANS, 1973.

- Réseau d'acquisition de données et de télétraitement géré par un petit ordinateur.
(M. LE SOURNE - J.J. GIROD)
RAIRO, B 1, 1972.

- Software de télétraitement.
(G. DELBERGHE - G. MINOUN)
CRCA / IBM, 1973.

- The Design of Multipoint Linkages in a Teleprocessing tree Network.
(CHANDY - RUSSELL)
University Texas, Austin.

- Time Sharing for on line dialogues.
(D.L. DREW)
Comm. ACM 10 N 12.

- Transmission et traitement à distance de données.
(M. RABOT).
Rapport DCE n° 256.

V - MICROPROGRAMMATION

- Aide Mémoire de Microprogrammation.
  QO - THD - MIC - JMC - 11 - 1 (CAUSE).
  C II, Décembre 1973.

- Description micromachine.
  QO - BHD - MIC - JMC - 3 - 7 (CAUSE).
  C II, Décembre 1971.

- Graphes contrôlés et instructions (G. BOULAYE).
  RAIRO, B 2, 1971.

- Initiation à la théorie des graphes
  (S. HOCQUENGHEM - B. LEMAIRE - E. PICHAT - R. THEOPOR).
  Editions Scientifiques RIBER.

- La Microprogrammation (G. BOULAYE).
  Maîtrise d'Informatique, Dunod, 1971.

- Logique et organes des calculatrices numériques.
  Dunod, 1970.

- Micromachine et microprogrammation (CAUSE).
  QO - BHD - MIC - JMC - 3 - 1, C II, Mars 1971.

- Microprogramming (N. WIRTH).
  Cours CS 231, 1966-1967.
  University de Stanford, U.S.A.

- Microprogramming : Principles and practives (S.S. HUSSON).
  Prendice Hall, 1970.

- Spécifications Techniques de l'Unité de Traitement.
(J. CEZARD - D. SARTRE).
QO - BHD - UT - JC - 2 - 1, Juin 1972, C I I.

VI - HARDWARE - AMC - COUPLEURS

- Cours d'Applications.
TEXAS, 1974.

- Cours d'Electronique Industrielle (PEUTMANN).
4ème Année Ingénieur ENREA, 1971.

- Création des voies VMC (J.P. GAIGNOT)
N.T. MITRA 09, Octobre 1973.

- Fiche de codification coupleur AMC (BOLATRE)
EP 19 - 671 - 485.

- Guide du couplage
C I I - 4245 U 1 / FR, Octobre 1973.

- High Speed Optically Coupled Isolations
Hewlett Packard, Juin 1973.

- Interconnexions entre AMC (J.P. GAIGNOT).
MI - AP - 021 - B, Septembre 1972.

- Manuel de fonctionnement Accès Mode Canal (FON TAN).
DAV / DME - TF 0902 01 - 01 - AO, Septembre 1973.

- Machines de Traitement de l'Information (P. DEBRAINE).
Masson.

- Microélectronique Industrielle Special TEXAS
  n° 151, Février 1972.

- Note Technique relative au système de transmissions d'informations de SATURNE.
  SEFS, TD, 73/33, Mars 1973.

- Photo-coupleurs à grande rapidité.
  H.P. Note d'application 939.

- Peripheral Interface Circuits with SN 75 450.
  TEXAS, RN A 2.

- Problèmes d'emploi et de spécifications des circuits logiques intégrés TTL (G. PIEL).
  L'Onde Electrique, Mai 1968.

- Quelques aspects de fonctionnement des circuits intégrés logiques TTL (DEPEY).
  L'Onde Electrique, Mai 1968.

- Règle d'utilisation des circuits intégrés QO (C. NOYER).
  QO - BHD - TEC - CN - 6 - 2, Février 1971, C II.

- Schema de la carte AMC.
  671 - 485 - 948, C II.

- Spécifications de réalisation du programme de test de l'Accès Mode Canal (J. CREN).
  QO - BHR - TES - JC - 52 - 1, C II, Février 1973.

- Spécifications de réalisation de la carte Accès Mode Canal (OLIVIER).
  QO - THD - TR - FLB - 21 - 1, Octobre 1973, C II.

- Test AMC (BANOIS).
  QO - 9 - 862 - 00, C II, Août 1972.

- Théorie et Techniques de la Transmission des données.
(J. CLAVIER - G. GOFFINET - M. NIQUIL - F. BEHR)
ENSTA, Masson, 1972.

- Utilisation de l'AMC.
MI - AP - 032 - B, C II, Juillet 1973.

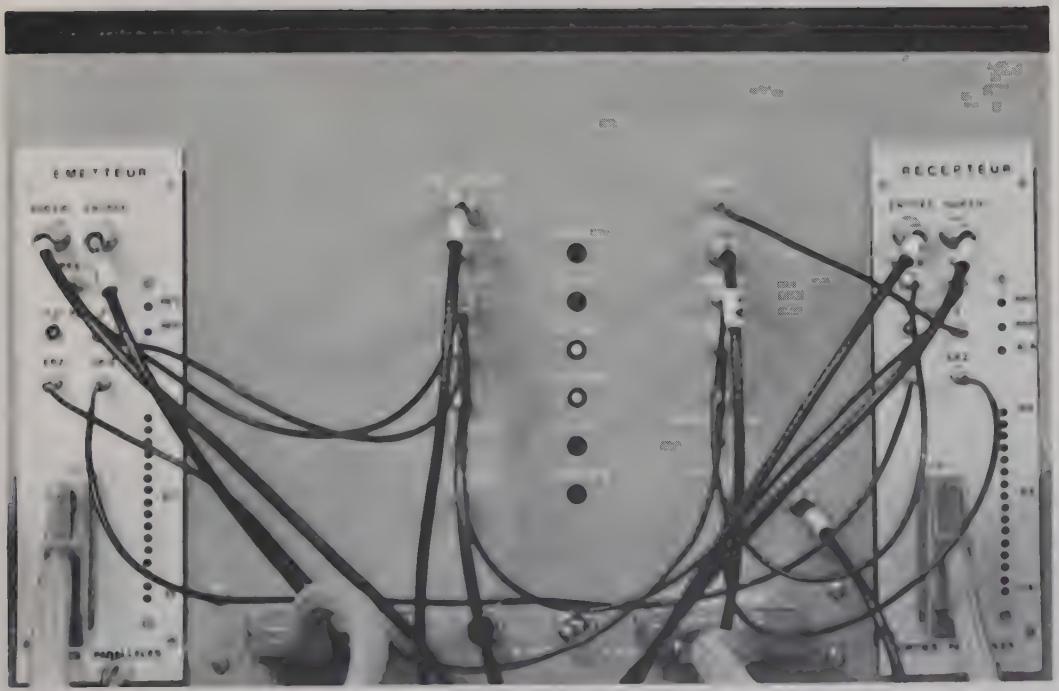
ILLUSTRATIONS

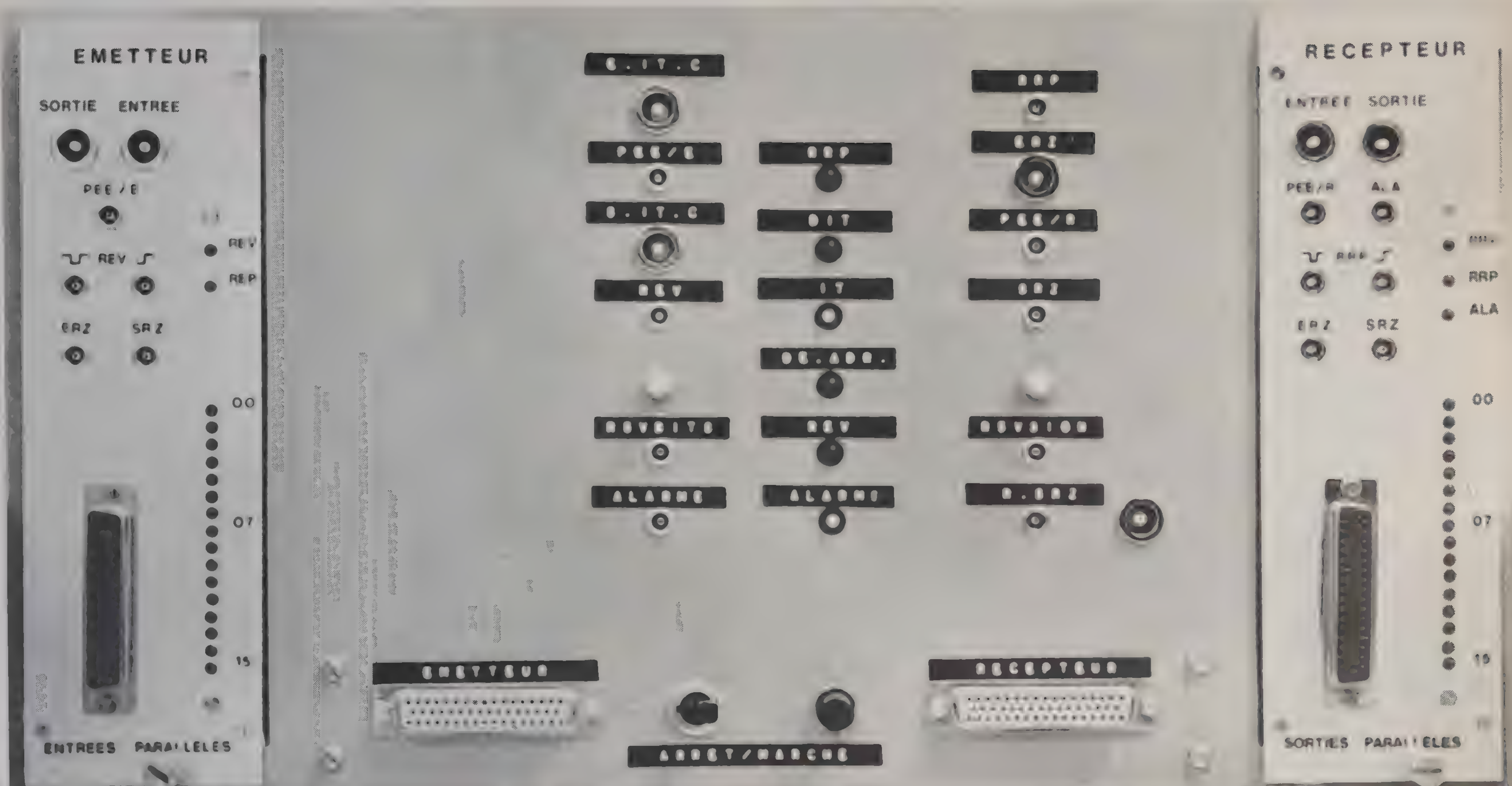
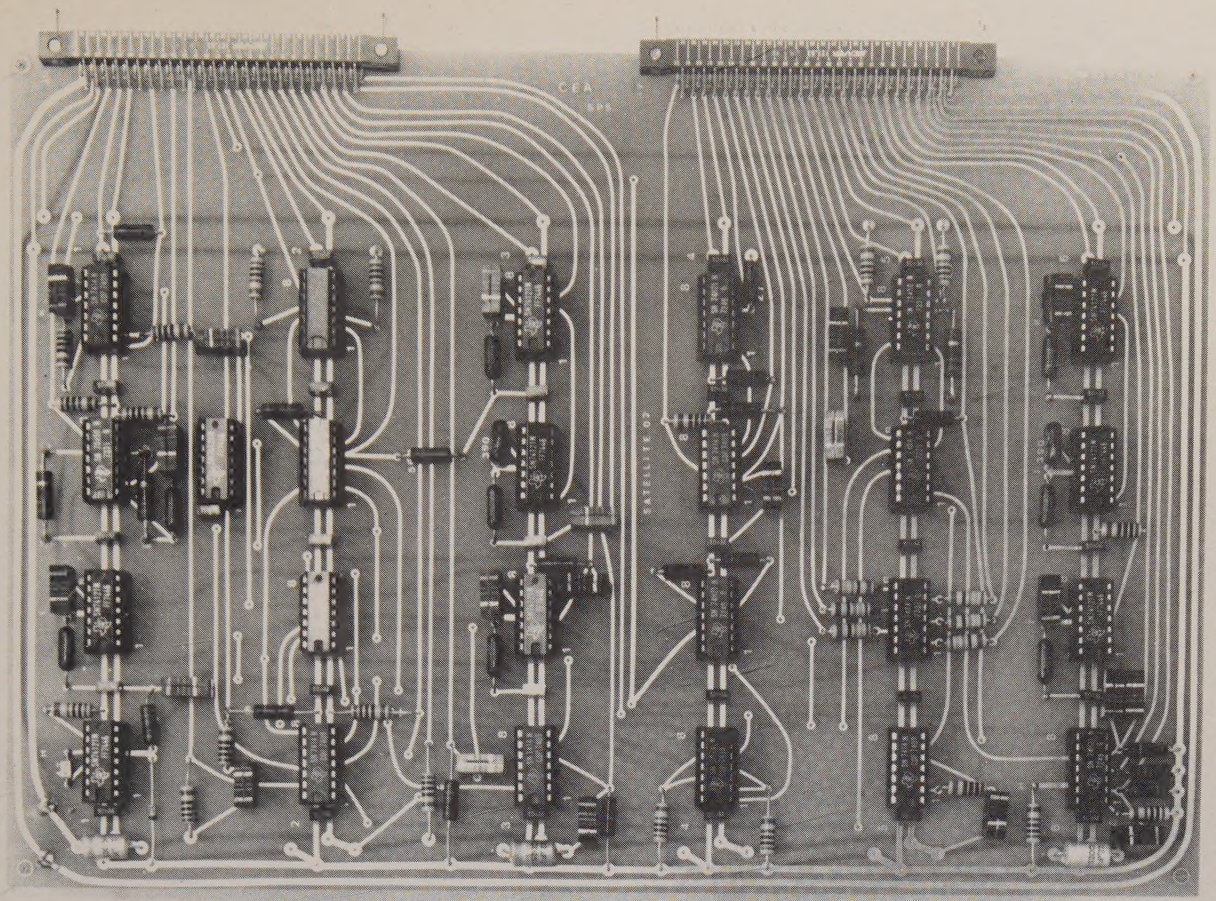
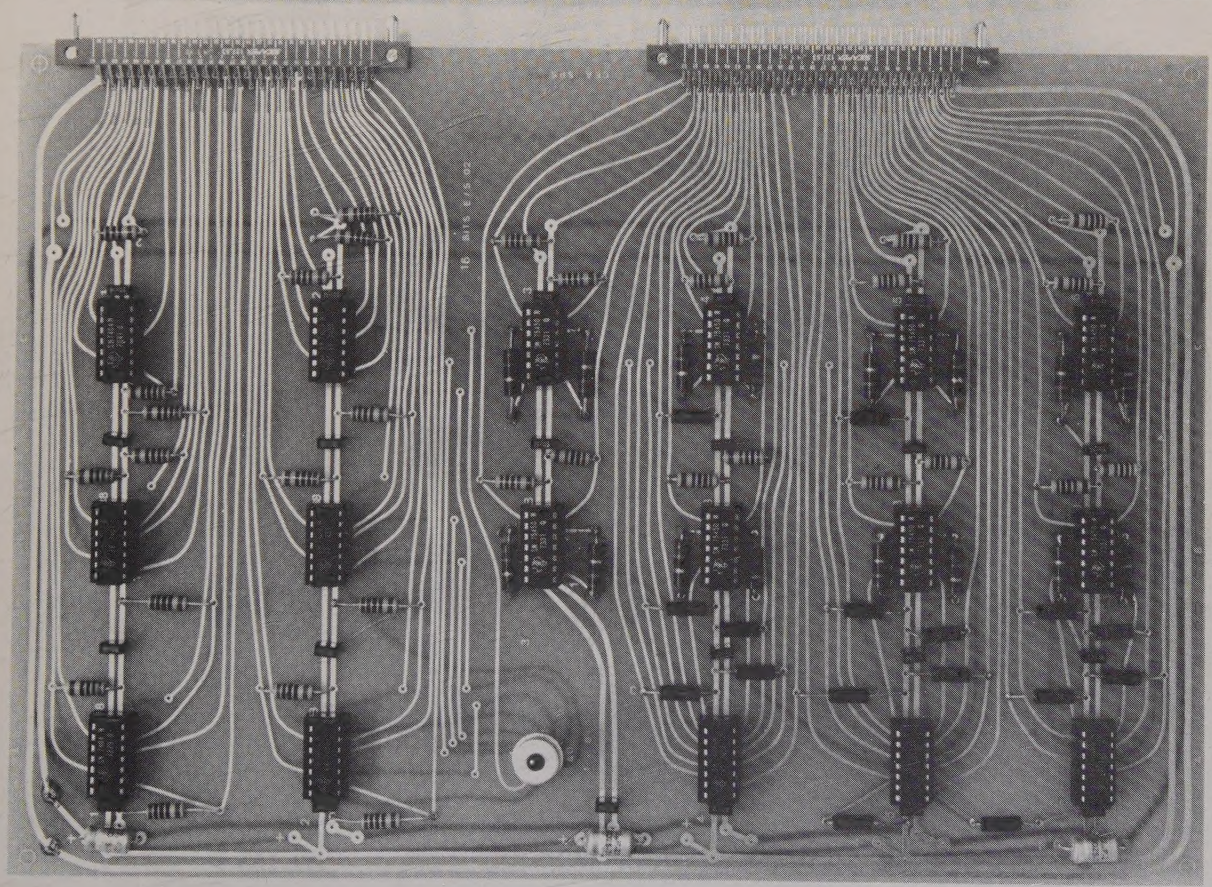
Première Photo : Tiroir de liaison "Interface Satellite" connecté à l'Unité Centrale située au-dessus dans une baie MITRA 15.

Deuxième Photo : Face avant d'une Interface Satellite équipée d'un couple Emetteur-Récepteur.

Troisième Photo : Plaquettes équipant une Interface Satellite (sans couplage opto-électronique).

cii
mitra 15


EMETTEUR
RECEPTEUR


EMETTEUR
SORTIE
ENTREE
PEE / E
REV
REP
ERZ
SRZ
00
07
15
ENTREES
RECEPTEUR
ENTREE
SORTIE
A. A
RRP
ALA
SRZ
00
07
SORTIES